Вінницький національний технічний університет Міністерство освіти і науки України

> Кваліфікаційна наукова праця на правах рукопису

МУРАЩЕНКО ОЛЕКСАНДР ГЕННАДІЙОВИЧ

УДК 681.325:004.3

ДИСЕРТАЦІЯ

МЕТОД ТА ЗАСОБИ ГЕНЕРУВАННЯ ПИЛКОПОБІДНИХ СИГНАЛІВ ПІДВИЩЕНОЇ ЛІНІЙНОСТІ НА БАЗІ ЦАП ІЗ НИЗЬКОГЛІТЧЕВИМ КОДУВАННЯМ

05.13.05 – комп'ютерні системи та компоненти

Технічні науки

Подається на здобуття наукового ступеня кандидата технічних наук

Дисертація містить результати власних досліджень. Використання ідей,

результатів і текстів інших авторів мають посилання на відповідне джерело

_____ О. Г. Муращенко

Науковий керівник

Азаров Олексій Дмитрович доктор технічних наук, професор

Вінниця – 2020

Муращенко О. Г. Метод та засоби генерування пилкоподібних сигналів на базі ЦАП із низькоглітчевим кодуванням. – Кваліфікаційна наукова праця на правах рукопису.

Дисертація на здобуття наукового ступеня кандидата технічних наук за спеціальністю 05.13.05 «Комп'ютерні системи та компоненти». – Вінницький національний технічний університет. – Вінниця, 2020.

Дисертаційній робота присвячена розробці методу та засобів генерування пилкоподібних сигналів підвищеної лінійності на базі ЦАП із низькоглітчевим кодуванням. Метою досліджень є покращення лінійності цифрових генераторів пилкоподібних сигналів, що відрізняються від існуючих застосуванням низькоглітчевого кодування на основі ЦАП із ваговою надлишковістю.

Проведено аналіз існуючих математичних моделей глітчів у ЦАП та показано їх недосконалість та неточність, що, в свою чергу, обмежує можливість їх застосування під час розробки та аналізу ЦАП та систем на їх основі. Розглянуто вплив глітчів на динамічні похибки в ЦАП та на швидкість порозрядного аналого-цифрового перетворення та показано їх негативні наслідки на динамічні характеристики ЦАП, особливо при збільшенні розрядності перетворювача. Проведено аналіз традиційних методів і засобів зменшення глітчів у ЦАП та вказано на їх недоліки. Показано, як зазначені недоліки призводять до одного або декількох з таких негативних наслідків: зменшення швидкодії ЦАП, зростання динамічних похибок перетворювача, збільшення кількості обладнання, зростання алгоритмічної складності перетворення.

Вперше запропоновано метод зменшення глітчів у генераторах пилкоподібних сигналів підвищеної лінійності, якого полягає в застосуванні низькоглітчевого кодування на базі ЦАП із ваговою надлишковістю, що дозволило підвищити лінійність сигналу, що генерується.

Вперше розроблено математичну модель глітчів, що виникають у ЦАП із ваговою надлишковістю, особливістю якої є можливість її застосування для

довільного числа розрядів, що дозволило оцінити час дії та амплітуду глітчів під час перемикання розрядів залежно від різних чинників, а саме: параметрів ключових елементів, числа розрядів, амплітуди керуючих сигналів та опору навантаження. Проведено аналіз вказаної математичної моделі. Розглянуто причини та специфіку виникнення глітчів в α-ЦАП. Показано, що виникнення глітчів у ЦАП значно обмежує можливості його застосування, зокрема, при цифровому синтезі аналогових сигналів. Використовуючи прямому запропоновану математичну модель було доведено, що на амплітуду глітча суттєво впливає значення напруги керування ЦАП та паразитних ємностей цифрових ключів, а на час згасання (тривалість) глітча істотно впливає значення опору навантаження.

Доведено доцільність застосування ЦАП на основі СЧВН, зокрема з дробовими вагами розрядів, а саме р-кодів золотої пропорції, та цілочисловими вагами розрядів, а саме р-кодів Фібоначчі. Доведено, що із збільшенням параметра р характеристики глітчів значно покращуються, причому амплітуда і час їх згасання зменшуються. Запропоновано структурну схему низькоглітчевого ЦАП на основі модифікованої системі числення Фібоначчі (МФ-системи числення).

Вперше запропоновано методику оцінювання ефективності застосування вагової надлишковості, критерієм якої є зменшення рівня глітчів у ЦАП та запропоновано оптимальні параметри систем числення, на основі яких побудовано ЦАП, що дає можливість досягти максимального результату при мінімальному подовженні розрядної сітки. Оцінено ефективність застосування вагової надлишковості для зменшення рівня глітчів у ЦАП та запропоновано оптимальні параметри систем числення, на основі яких побудовано ЦАП. Доведено, що оптимальним є застосування p = 3 коду Фібоначчі та p = 3, p = 4коду золотої пропорції.

Запропоновано модифіковану систему числення Фібоначчі (МФ-систему числення) для побудови лічильників із швидкісним перенесенням, яка відрізняється розширенням діапазону лічби, що дає можливість зменшити кількість обладнання при побудові вказаних лічильників. Наведено формальний опис цієї системи числення за допомогою алфавіту та фібоначчієвого співвідношення, що задає базис, та запропоновано методи лічби в ній. Запропонована система числення має меншу надлишковість, ніж відома фібоначчієва система числення. Описано правила представлення цілих чисел у МФ-системі числення. Доведено твердження про обмеженість довжини перенесення, що може виникнути на кожному такті, що призводить до підвищення швидкодії лічби.

На основі теоретичних досліджень вперше запропоновано метод побудови швидкодіючих фібоначчієвих лічильників в МФ-системі числення трьох видів: лічильник, що додає, лічильник, що віднімає і реверсивний лічильник. Особливістю таких лічильників є використання для їх синтезу модифікованої системи числення Фібоначчі, що дозволяє розширити діапазон лічби та зменшити кількість обладнання порівняно з відомою системою числення Фібоначчі, а також зменшити кількість перенесень (максимум до 5) порівняно із класичною двійковою системою числення. Розроблено загальні схеми структурної організації кожного виду лічильника та схеми структурної організації їх окремих розрядів.

Розроблено структурні і принципові схеми двотактних підсилювачів постійного струму (ДППС) з параметричним коригуванням зсуву нуля та з вхідним каскадом на польових транзисторах. Використання запропонованих високолінійних і швидкодіючих схем ДППС дозволить покращити їх статичні і динамічні характеристики та багаторозрядних аналого-цифрових систем у цілому.

На основі запропонованих у роботі методів та засобів надано рекомендації щодо проектування аналогових і цифрових генераторів пилкоподібних сигналів підвищеної лінійності на базі ЦАП із низькоглітчевим кодуванням. Запропоновано структурну організацію генераторів вказаних аналогових сигналів на основі фібоначчієвого цифроаналогового перетворювача та з використанням швидкодіючих фібоначчієвих лічильників. Надано опис структурної організації таких генераторів та функціональних схем їх лічильників, а також детально розглянута та проаналізована їх робота. Обґрунтовано, що використання запропонованих генераторів у порівнянні з відповідними рішеннями на основі двійкової системи числення дозволяє підвищити швидкодію та зменшити рівень глітчів у процесі генерування аналогових сигналів, що змінюються лінійно.

Описано розробку програмних засобів для моделювання роботи швидкодіючих фібоначчієвих лічильників. Проведене моделювання підтвердило працездатність лічильників та розраховані аналітичним шляхом характеристики.

Наукова новизна отриманих результатів:

1. Вперше запропоновано метод зменшення глітчів у генераторах пилкоподібних сигналів, особливість якого полягає в застосуванні низькоглітчевого кодування на базі ЦАП із ваговою надлишковістю, що дозволило підвищити лінійність сигналу, що генерується.

2. Вперше розроблено математичну модель глітчів, що виникають у ЦАП із ваговою надлишковістю, особливістю якої є можливість її застосування для довільного числа розрядів, що дозволило оцінити час дії та амплітуду глітчів під час перемикання розрядів ЦАП.

3. Вперше запропоновано метод побудови швидкодіючих лічильників, особливість якого полягає у використанні для їх синтезу модифікованої системи числення Фібоначчі (МФ-системи числення), що дозволяє розширити діапазон лічби та зменшити кількість обладнання порівняно з відомою системою числення Фібоначчі, а також зменшити кількість перенесень (максимум до 5) порівняно із класичною двійковою системою числення.

4. Вперше запропоновано методику оцінювання ефективності застосування вагової надлишковості, критерієм якої є зменшення рівня глітчів у ЦАП та запропоновано оптимальні параметри систем числення, на основі яких побудовано ЦАП, що дає можливість досягти максимального результату при мінімальному подовженні розрядної сітки.

Практичне значення отриманих результатів полягає в тому, що на основі отриманих в дисертації теоретичних положень та методів:

1. Розроблено загальні схеми структурної організації фібоначчієвих лічильників в МФ-системі числення трьох видів: лічильник, що додає, лічильник, що віднімає, а також реверсивний лічильник та схеми структурної організації їх окремих розрядів. Проведено аналіз наведених структурних рішень і їх динамічних характеристик. Виконана оцінка апаратних витрат і швидкодії розроблених лічильників. Вказаний аналіз довів, що описані фібоначчієві лічильники поєднують ефективну апаратну реалізацію з високою швидкодією.

2. Запропоновано структурну організацію низькоглітчевого ЦАП на основі систем числення із ваговою надлишковістю, а саме з дробовими вагами розрядів, зокрема р-кодів золотої пропорції, та цілочисловими вагами розрядів, зокрема р-кодів Фібоначчі.

3. Розроблено структурні і принципові схеми двотактних підсилювачів постійного струму (ДППС) з низькоомним та високоомним входами. Доведено, що використання ДППС з низькоомним входом дозволить покращити динамічні характеристики перетворювача код-струм з підвищеною паразитною вхідною ємністю ЦАП порівняно з високоомним.

4. Запропоновано структурні схеми генераторів пилкоподібних сигналів підвищеної лінійності на основі фібоначчієвого цифроаналогового перетворювача та з використанням швидкодіючих фібоначчієвих лічильників. Надано опис структурної організації таких генераторів та функціональних схем їх лічильників, а також детально розглянута та проаналізована їх робота. Обґрунтовано, що використання запропонованих генераторів у порівнянні з відповідними рішеннями на основі двійкової системи числення дозволяє

підвищити швидкодію та зменшити рівень глітчів у процесі генерування пилкоподібних сигналів.

5. Розроблено програмні засоби для моделювання роботи швидкодіючих фібоначчієвих лічильників. Проведене комп'ютерне моделювання підтвердило розраховані аналітичним шляхом характеристики вказаного лічильника.

Ключові слова: генератори пилкоподібних сигналів, цифроаналогове перетворення, глітчі в ЦАП, надлишкові позиційні системи числення, лічильники в кодах Фібоначчі.

СПИСОК ПУБЛІКАЦІЙ ЗДОБУВАЧА ЗА ТЕМОЮ ДИСЕРТАЦІЇ

[1] O. D. Azarov; O. G. Murashchenko; O. I. Chernyak; A. Smolarz; and G.Kashaganova, "Method of glitch reduction in DAC with weight redundancy". SPIE 9816, Optical Fibers and Their Applications 2015, 98161T (17 December 2015).

[2] O. D. Azarov, O. G. Murashenko, S. S. Katsiv, K. Gromaszek, G. Duskazaev, and O. Ussatova, "Mathematical model of glitches in DAC with weight redundancy", Proc. SPIE 11045, Optical Fibers and Their Applications 2018, 1104511 (15 March 2019).

[3] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко. "Метод побудови швидкодіючих фібоначчієвих лічильників", Проблеми інформатизації та управління, № 2(46), с. 5-8, 2014.

[4] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко, "Інформаційні аспекти лічби у модифікованій фібоначчієвій системі числення", Інформаційні технології та комп'ютерна інженерія. - №1(38), с. 48-52, 2017.

[5] О. Азаров, О. Черняк, та О. Муращенко "Методи перенесення і запозичення у швидкодіючих фібоначчієвих лічильниках", Інформаційні технології та комп'ютерна інженерія, №2(42), с. 55-63, 2018.

[6] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко, "Швидкодіючий реверсивний фібоначчієвий лічильник", Інформаційні технології та комп'ютерна інженерія, №1(32), с. 27-32, 2015.

[7] О. Д. Азаров, О. В. Кадук, О. В. Дудник, та О. Г. Муращенко, "Пряме і зворотне перетворення «робочий код – цифровий еквівалент» у АЦП і ЦАП, що самокалібруються, з ваговою надлишковістю", Проблеми інформатизації та управління, №2(30), с. 6-13, 2010.

[8] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко, "Порозрядне додавання в АМ-системах числення на основі адитивних перетворень", Проблеми інформатизації та управління, №1(45), с. 14-21, 2014.

[9] О. Д. Азаров, О. О. Решетнік, О. Г. Муращенко, та М. Ю. Теплицький, "Структурна організація АЦП з прогресуючими тривалостями тактів порозрядного наближення", Інформаційні технології та комп'ютерна інженерія. №2, с. 6-13, 2010.

[10] О. Д. Азаров, М.Ю. Шабатура, та О.Г. Муращенко, "Динамічні похибки II роду в АЦП прискореного порозрядного наближення з ваговою надлишковістю", Наукові Праці Вінницького Національного Технічного Університету, №3, с. 9, 2010. [Електронний ресурс], Доступно: https://praci.vntu.edu.ua/index.php/praci/article/view/

219.

[11] О. Д. Азаров, О. О. Лукащук, В.Г. Огнєв, О. Г. Муращенко, та О.М. Хорьков, заявник та патентовласник Вінницький національних технічний університет, "Підсилювач постійного струму", № 21203, Україна, МПК: H03F 3/26, 15.03.2007. [12] О. Д. Азаров, С. В. Богомолов, В.Є. Яцик, та О. Г. Муращенко, заявник та патентовласник Вінницький національних технічний університет, "Двотактний симетричний підсилювач струму", №70121, Україна, МПК: H03F 5/22, 25.05.2012.

[13] О. Д. Азаров, С. В. Богомолов, М.В. Пономарьова, та О. Г. Муращенко, заявник та патентовласник Вінницький національних технічний університет, "Вхідний пристрій схеми порівняння струмів", №72312, Україна, МПК: H03F 5/00, 10.08.2012.

[14] О. Д. Азаров, О. I Черняк., та О. Г. Муращенко, заявник та патентовласник Вінницький національних технічний університет, "Лічильник, що віднімає у фібоначчієвій системі числення", №97829, Україна, МПК Н03К 23/00, 10.04.2015.

[15] О. Д. Азаров, О. І. Черняк, О. Г. Муращенко, та С. В. Богомолов, заявник та патентовласник Вінницький національних технічний університет, "Цифроаналоговий перетворювач", №94085, Україна, МПК: Н03М 1/46, 27.10.2014.

[16] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко, заявник та патентовласник Вінницький національних технічний університет, "Цифроаналоговий перетворювач", №109785, Україна, МПК Н03М 1/46, 12.09.2016.

[17] О.Д. Азаров, О.В. Черняк, та О.Г. Муращенко, заявник та патентовласник Вінницький національних технічний університет, "Реверсивний лічильник у фібоначчієвій системі числення", №109080, Україна, МПК Н03К 23/00, Н03М 7/00, 10.08.2016.

[18] О. Д. Азаров, О. I. Черняк, О. Г. Муращенко, "Лічильник", №127185, Україна, МПК Н03М 1/46, 25.07.2018.

[19] О. Д. Азаров, О. Г. Муращенко, "АЦП порозрядного наближення з антиглітчевим кодуванням", на Міжнародній науково-практичній конференції "Інформаційні технології та комп'ютерна інженерія", Вінниця, 2010.

[20] О. Д. Азаров, та О. Г. Муращенко, "Метод антиглітчевого кодування в АЦП порозрядного наближення", на Міжнародній науковопрактичній конференції "Методи та засоби кодування, захисту й ущільнення інформації", Вінниця, 2011.

[21] О. Д. Азаров, та О. Г. Муращенко, "Метод зменшення глітчів у ЦАП із ваговою надлишковістю", на Міжнародній науково-практичній конференції "Методи та засоби кодування, захисту й ущільнення інформації", Вінниця, 2017.

[22] О. Д. Азаров, та О. Г. Муращенко, "Дослідження глітчів ЦАП залежно від рівня надлишковості р-кода Фібоначчі", свідоцтво про реєстрацію авторського права на твір №54904, 20.05.2014.

[23] О. Д. Азаров, та О. Г. Муращенко, "Дослідження глітчів ЦАП залежно від затримок вмикання і вимикання розрядів", свідоцтво про реєстрацію авторського права на твір №54903, 20.05.2014.

ABSTRACT

Oleksandr G. Murashchenko. Method and tools for high-linear ramp generation based on DAC with weight redundancy. – Qualifying scientific work on the rights of the manuscript.

Thesis for the degree of candidate of technical science in specialty 05.13.05 "Computer systems and components". – Vinnytsia National Technical University, Vinnytsia, 2020.

This dissertation work is devoted to the development of methods and means of high linearity ramp generation based on DAC with low-glitch coding. The aim of the research is to improve the linearity of digital ramp generators, which differs from the existing in application of low-cellular coding based on DAC with weight redundancy.

The analysis of existing mathematical models of glitches in DAC was performed and their imperfection and inaccuracy are shown, which limits the possibility of their usage in the development and analysis of DACs and systems based on them. The impact of glitches on the dynamic errors in the DAC and on the speed of bitwise analog-to-digital conversion is considered and their negative effects on the dynamic characteristics of the DAC are shown, especially with increasing the bit capacity of the converter. The analysis of traditional methods and means of reducing glitches in DAC was performed and their disadvantages were pointed out. It is shown how these disadvantages lead to one or more of the following negative consequences: reduction of the DAC performance, increase of dynamic errors of the converter, increase of equipment quantity, increase of algorithmic complexity of transformation.

The method for reducing glitches in high linearity ramp generators is proposed, a feature of which is the use of low-glitch coding based on DAC with weight redundancy.

The mathematical model of glitches in DAC with weight redundancy has been developed that allows you to estimate the duration and amplitude of glitches while switching DAC bits depending on various factors, such as: parameters of key elements, number of bits, amplitude of control signals and load resistance. The analysis of the specified mathematical model was performed. The causes and specifics of the occurrence of glitters in α -DAC were considered. It has been shown that the appearance of glitches in the DAC significantly limits the possibility of its use, in particular, in the direct digital synthesis of analog signals. Using the proposed mathematical model, it was proved that the amplitude of the glitch is significantly influenced by the control voltage of the DAC and the parasitic capacities of the digital keys, and the value of the load resistance significantly affects the damping time (duration) of the glitch.

The expediency of using DAC based on weight redundancy has been proved, in particular with fractional digit weights of bits, namely golden p-ratio numbers, with whole number weights of bits, namely Fibonacci p-codes. It was proved that with increasing of p parameter, the characteristics of glitches are greatly improved, and the amplitude and time of their attenuation decrease. A structural diagram of a low-glitch DAC based on a modified Fibonacci calculus system (MF calculus) was proposed.

The efficiency of the use of weight redundancy to reduce the level of glitches in the DAC was evaluated and the optimal parameters of the numerical systems on the basis of which the DAC was built were proposed. It was proved that the use of p = 3 of the Fibonacci code and p = 3, p = 4 of the golden ratio codes is optimal.

Further development took the approach to modify the Fibonacci calculus system. A modified Fibonacci calculus system (MF-system) is proposed for the construction of high-speed counters, which is characterized by an extension of the digit range, which makes it possible to reduce the number of equipment when constructing mentioned counters. A formal description of this system of calculus is given using the alphabet and the Fibonacci ratio, which specifies the basis, and the methods of counting in it are proposed. The proposed calculus system has less redundancy than the known Fibonacci calculus system. The rules for representing integers in the MF calculus system are described. The statement about the limitation of the length of the transfer, which can occur at each cycle, which leads to an increase in the speed of the counting, is proved.

On the basis of theoretical research, the method for the construction of highspeed Fibonacci counters in the MF-system of calculus of three types was first proposed: the adding counter, the subtracting counter and the reversing counter. The general schemes of the structural organization of each type of counter and the schemes of the structural organization of their individual digits have been developed.

Structural and schematic diagrams for two-stroke DC amplifier have been developed. The use of the proposed high-linear and high-speed two-stroke DC amplifier circuits will improve their static and dynamic characteristics and multi-bit analog-digital systems as a whole.

Recommendations for the design of analog and digital ramp generators of highline signals based on DAC with low-glitch coding were provided on the basis of the methods and tools proposed in this work. The structural organization of the generators of the specified analog signals based on the Fibonacci digital-to-analog converter and using high-speed Fibonacci counters is proposed. The structural organization of such generators and the functional circuits of their meters are described, and their work is reviewed and analyzed in detail. It is substantiated that the use of the proposed generators in comparison with the corresponding solutions based on the binary number system allows to increase the speed and reduce the level of glitches in the process of generating analog signals that change linearly.

The development of software for modeling the operation of high-speed Fibonacci counters is described. The simulation confirmed analytically calculated characteristics.

Key words: Ramp generators, Digital to Analog converters, glitches in DAC, redundant positional number system, Fibonacci counters.

3MICT

ПЕРЕЛІК УМОВНИХ ПОЗНАЧЕНЬ	16
ВСТУП	18
РОЗДІЛ 1 АНАЛІЗ СУЧАСНИХ МЕТОДІВ ТА ЗАСОБІВ	
НИЗЬКОГЛІТЧЕВОГО КОДУВАННЯ В ЦАП ІЗ ВАГОВОЮ	
НАДЛИШКОВІСТЮ	26
1.1 Існуючі математичні моделі глітчів, що виникають під час	
цифроаналогового перетворення	26
1.2 Вплив глітчів на динамічні похибки в ЦАП	31
1.3 Традиційні методи та засоби зменшення глітчів у ЦАП	35
1.4 Аналіз можливостей низькоглітчевого кодування в ЦАП із	
ваговою надлишковістю	42
1.5 Визначення мети, вибір напрямку і постановка задач	
дослідження	45
1.6 Висновки	46
РОЗДІЛ 2 МЕТОД ГЕНЕРУВАННЯ ПИЛКОПОДІБНИХ СИГНАЛІВ	
ПІДВИЩЕНОЇ ЛІНІЙНОСТІ НА БАЗІ ЦАП ІЗ НИЗЬКОГЛІТЧЕВИМ	
КОДУВАННЯМ	48
2.1 Математична модель глітчів у ЦАП із ваговою надлишковістю	48
2.2 Метод зменшення глітчів у генераторах сигналів, побудованих	
на базі ЦАП із ваговою надлишковістю	62
2.3 Аналіз ефективності низькоглітчевого кодування залежно від	
рівня вагової надлишковості	72
2.4 Вибір оптимальної основи системи числення для ефективного	
низькоглітчевого кодування на базі ЦАП із ваговою надлишковістю	77
2.5 Висновки	82
РОЗДІЛ З МЕТОДИ ПОБУДОВИ МОДИФІКОВАНИХ ЛІЧИЛЬНИКІВ	
ФІБОНАЧЧІ ДЛЯ НИЗЬКОГЛІТЧЕВИХ ГЕНЕРАТОРІВ СИГНАЛІВ	83
3.1 Формальний опис та методи лічби у модифікованій	

	15		
фібоначчієвій системі числення	83		
3.2 Методи структурно-функціональної організації швидкодіючих			
лічильників у МФ-системі числення			
3.2.1 Лічильник, що додає			
3.2.2 Лічильник, що віднімає			
3.2.3 Реверсивний лічильник			
3.3 Висновки			
РОЗДІЛ 4 РЕКОМЕНДАЦІЇ ЩОДО ПРОЕКТУВАННЯ ЗАСОБІВ			
ГЕНЕРУВАННЯ ПИЛКОПОДІБНИХ СИГНАЛІВ ПІДВИЩЕНОЇ			
ЛІНІЙНОСТІ ІЗ НИЗЬКОГЛІТЧЕВИМ КОДУВАННЯМ	124		
4.1 Перетворювач струм-напруга на базі швидкодіючого			
двотактного балансного підсилювача	124		
4.2 Структури генераторів пилкоподібних сигналів підвищеної			
лінійності із низькоглітчевим кодуванням			
4.2.1 Генератор пилкоподібних сигналів	136		
4.2.2 Генератор конусоподібних сигналів	144		
4.3 Програмні засоби для моделювання швидкодіючих			
фібоначчієвих лічильників	150		
4.3.1 Шаблон програми та інтерфейс користувача	150		
4.3.2 Класи, функції та змінні	153		
4.4 Висновки	159		
ВИСНОВКИ			
СПИСОК ВИКОРИСТАНИХ ЛІТЕРАТУРНИХ ДЖЕРЕЛ			
ДОДАТКИ			

ПЕРЕЛІК УМОВНИХ ПОЗНАЧЕНЬ

α-ЦАП – цифроаналоговий перетворювач із ваговою надлишковістю;

DDS – Direct Digital Synthesis (прямий цифровий синтез);

F-перетворення – фібоначчієве перетворення коду;

FL-перетворення – фібоначчієве перетворення коду з перенесенням в старші розряди;

FR-перетворення- фібоначчієве перетворення коду з перенесенням в молодші розряди;

АЦП – аналого-цифровий перетворювач;

АМ-системи числення – системи числення з адитивними та мультиплікативними співвідношеннями певного виду між вагами розрядів;

АЧХ – амплітудо-частотна характеристика;

БАН – блок автокоригування зсуву нуля;

БЗЗ – балансний зворотній зв'язок;

БК – блок керування;

ВДК – вхідний двотактний каскад;

ВС – відбивач струму;

ГТІ – генератор тактових імпульсів;

ГЛАС – генераторів лінійно-змінюваних аналогових сигналів;

ДВК – двотактний вихідний каскад;

ДППС – двотактних підсилювачів постійного струму;

МФ-система числення- модифікована фібоначчієва система числення;

НГКС – низькоглітчевий генератор конусоподібних аналогових сигналів;

НГПС – низькоглітчевий генератор пилкоподібних аналогових сигналів;

НПСЧ – надлишкова позиційна система числення;

ОП – операційних підсилювач;

ПЗП – постійний запам'ятовуючий пристрій;

ППК – проміжний підсилювальний каскад;

ПС – підсилювач струму;

СЕВ – пристрій підсумовування еталонних величин;

СЧВН – системи числення з ваговою надлишковістю;

СЧ – система числення;

ТІ – тактовий імпульс;

ФЛ – лічильник у коді Фібоначчі;

ФНЧ – фільтр низьких частот;

ФЧХ – фазо-частотна характеристика;

ФЦАП – цифро-аналоговий перетворювач в коді Фібоначчі;

ЦАП – цифроаналоговий перетворювач.

ВСТУП

Обґрунтування вибору теми дослідження. Генератори сигналів, а також пристрої, на яких побудовано вказані генератори, зокрема цифроаналогові перетворювачі (ЦАП) та лічильники імпульсів, широко застосовуються в системах опрацювання сигналів, телекомунікації, бездротового зв'язку, різноманітних системах керування і тому подібне. Варто зазначити, що сфера застосування цифроаналогових перетворювачів не обмежується галуззю перетворення «код-аналог». Використовуючи ЦАП можна визначати добутки двох або більше сигналів, будувати дільники функцій, аналогові ланки, керовані від мікроконтролерів, такі як атен'юатори та інтегратори. Важливою галуззю застосування ЦАП є також генератори сигналів довільної форми, зокрема систем прямого цифрового синтезу (DDS) [1]-[5]. Причому саме ЦАП у кінцевому випадку визначає точність формування вихідного аналогового сигналу. Слід також відзначити, що переважна більшість наукових досліджень у цьому напрямку присвячена опису принципів синтезу аналогового сигналу по дискретних відліках і реалізації цифрової частини систем. Водночас аналіз впливу динамічних характеристик ЦАП на похибку формування аналогового сигналу розглянуто недостатньо. Це, безумовно, призводить до спрощеного сприйняття можливостей пристроїв DDS і необґрунтованого завищення досяжних параметрів вихідного сигналу.

Окремим негативним чинником при цьому є так звані глітчі [6]-[9] – короткочасні паразитні викиди вихідного сигналу А_{вих}, що виникають під час зміни вхідного коду ЦАП. Вплив цих викидів на форму сигналу істотно посилюється за умови збільшення частоти зміни коду k_{вх}. Для вибору підходів, що використовуються для зменшення глітчів, надзвичайно важливо розуміти причини та чинники, що викликають виникнення глітчів у ЦАП.

Дослідженню та моделюванню глітчів у ЦАП присвячено деякі сучасні оригінальні розробки [10]-[15], проте в них є суттєві недоліки, які не дають можливості оцінити поведінку глітчів при збільшенні числа розрядів, що перемикаються та при використанні ЦАП як частини складніших систем генерування та опрацювання сигналів. Проте, саме у цих випадках вплив глітчів суттєво зростає, що, в свою чергу, впливає на точність, швидкодією та інші характеристики ЦАП, зокрема, та пристроїв і систем, де вони використовуються, в цілому. Іншим недоліком існуючих досліджень є те, що вони аналізують лише одну причину виникнення глітчів, ігноруючи ряд інших, що призводить до значних обмежень отриманих результатів.

Дослідженням теорії цифроаналогового аналого-цифрового та перетворення займаються школи професорів А. І. Кондалєва [16]-[22] (В. О. Багацький [18], [21]-[26], В.О. Романов [18], [22], [27]-[28]), П. П. Орнатського [29]-[32], М. В. Аліпова [33]-[36], Б. Й. Швецького [37]. Загальні принципи побудови та покращення характеристик перетворювачів інформації досліджувались та розроблялись науковими школами Е. І. Гітіса [38]-[41], В. Б. Смолова [42]-[48], та інших.

Водночас із вітчизняними науковцями питаннями дослідження глітчів в ЦАП займаються науковці за кордоном, зокрема: В. Кестер [49]-[54] з корпорації Analog Devices, Руді Дж. Ван Де Плаше [55]-[57] та інші з Philips, а також співробітники науково-дослідних підрозділів корпорацій Texas Instruments, Intel, MAXIM Integrated, Renesas, Linear Technology Corporation та інші [6]-[9], [58].

Для зменшення глітчів дієвим є застосування в ЦАП вагової надлишковості. Цей метод не залежить від конкретних параметрів обладнання та впливу навколишнього середовища, а також не вимагає використання значної кількості додаткового обладнання. Дослідженню цього підходу присвячено деякі сучасні оригінальні розробки науковців у різних країнах далекого зарубіжжя, зокрема, Японії [15], [59]-[60], однак в них є значні недоліки, для подолання яких необхідно введення у схему додаткового обладнання, що у свою чергу є нетривіальною задачею і може призвести до значних ускладнень, що пов'язані з точністю, швидкодією і т. ін..

Дослідження щодо покращення характеристик ЦАП на основі застосування вагової надлишковості виконуються с Вінницькому національному технічному університеті з 70-х років минулого століття в науковій школі професора О. Д. Азарова [61]-[71]. Так, зокрема, починаючи з 2000-х років здійснюються активні дослідження щодо застосування вагової надлишковості з метою зменшення глітчів у ЦАП та генераторах сигналів, побудованих на їх основі.

Слід зазначити, що задача дослідження та зменшення глітчів під час генерування сигналів підвищеної лінійності на теперішній час остаточно не вирішена, а кількість публікацій у науково-технічній літературі, присвячених дослідженню глітчів та засобів їх зменшення під час цифроаналогового перетворення, є незначною. У зв'язку з цим питання розробки методу та засобів генерування пилкоподібних сигналів підвищеної лінійності на базі ЦАП із низькоглітчевим кодуванням є актуальною задачею, що і стало темою цієї дисертації.

Мета і завдання дослідження: покращення лінійності цифрових генераторів пилкоподібних сигналів, що відрізняються від існуючих застосуванням низькоглітчевого кодування на основі ЦАП із ваговою надлишковістю.

Об'єкт дослідження: процес генерування пилкоподібних сигналів підвищеної лінійності шляхом застосування низькоглітчевого кодування на основі ЦАП із ваговою надлишковістю.

Предмет дослідження: глітчі, що виникають у генераторах пилкоподібних сигналів із низькоглітчевим кодуванням, а також пристрої, на яких побудовано вказані генератори, зокрема ЦАП і швидкодіючі лічильники імпульсів на основі систем числення з ваговою надлишковістю.

Треба підкреслити, що на похибку лінійності сигналу впливає як амплітуда, так і час згасання глітча. Амплітуда зменшується за рахунок використання ЦАП із ваговою надлишковістю. Час згасання глітча зменшується як за рахунок властивостей ЦАП, так і за рахунок застосування лічильників із швидкісним перенесенням в надлишковій системі числення. ЦАП із ваговою надлишковістю та вищезгадані лічильники є засобами низькоглітчевого кодування.

Низькоглітчеве кодування – це процес цифроаналогового перетворення, який включає в себе лічбу в надлишковій системі числення з подальшим перетворенням код-аналог зі зниженим рівнем глітчів.

Методи дослідження. У процесі досліджень використовувались: теорія цифроаналового перетворення з ваговою надлишковістю для аналізу глітчів в ЦАП; теорія цифрових автоматів для синтезу схем швидкодіючих лічильників в МФ-системі числення; теорія математичного аналізу, методи апроксимування та інтерполювання функцій та теорія чисельних методів для аналізу та створення математичної моделі глітчів в цифроаналогових перетворювачах та генераторах сигналів; алгебра логіки та теорія алгоритмів для створення нового методу зменшення глітчів у генераторах пилкоподібних сигналів; комп'ютерне моделювання для аналізу параметрів ЦАП з ваговою надлишковістю та двотактних підсилювачів постійного струму (ДППС), а також для перевірки отриманих теоретичних положень; теорія об`єктно-орієнтованого та системного програмування для розробки програмного забезпечення для розрахунку та дослідження ефективності застосування вагової надлишковості з метою зменшення глітчів та для моделювання роботи швидкодіючого фібоначчієвого лічильника.

Наукова новизна отриманих результатів:

1. Вперше запропоновано метод зменшення глітчів у генераторах пилкоподібних сигналів, особливість якого полягає в застосуванні низькоглітчевого кодування на базі ЦАП із ваговою надлишковістю, що дозволило підвищити лінійність сигналу, що генерується.

2. Вперше розроблено математичну модель глітчів, що виникають у ЦАП із ваговою надлишковістю, особливістю якої є можливість її застосування для довільного числа розрядів, що дозволило оцінити час дії та амплітуду глітчів під час перемикання розрядів ЦАП.

3. Вперше запропоновано метод побудови швидкодіючих лічильників, особливість якого полягає у використанні для їх синтезу модифікованої системи числення Фібоначчі (МФ-системи числення), що дозволяє розширити діапазон лічби та зменшити кількість обладнання порівняно з відомою системою числення Фібоначчі, а також зменшити кількість перенесень (максимум до 5) порівняно із класичною двійковою системою числення.

4. Вперше запропоновано методику оцінювання ефективності застосування вагової надлишковості, критерієм якої є зменшення рівня глітчів у ЦАП та запропоновано оптимальні параметри систем числення, на основі яких побудовано ЦАП, що дає можливість досягти максимального результату при мінімальному подовженні розрядної сітки.

Практичне значення отриманих результатів полягає в тому, що на основі отриманих в дисертації теоретичних положень та методів:

1. Розроблено загальні схеми структурної організації фібоначчієвих лічильників в МФ-системі числення трьох видів: лічильник, що додає, лічильник, що віднімає, а також реверсивний лічильник та схеми структурної організації їх окремих розрядів. Проведено аналіз наведених структурних рішень і їх динамічних характеристик. Виконана оцінка апаратних витрат і швидкодії розроблених лічильників. Вказаний аналіз довів, що описані фібоначчієві лічильники поєднують ефективну апаратну реалізацію з високою швидкодією.

2. Запропоновано структурну організацію низькоглітчевого ЦАП на основі систем числення із ваговою надлишковістю, а саме з дробовими вагами розрядів, зокрема р-кодів золотої пропорції, та цілочисловими вагами розрядів, зокрема р-кодів Фібоначчі.

3. Розроблено структурні і принципові схеми двотактних підсилювачів постійного струму (ДППС) з низькоомним та високоомним входами. Доведено, що використання ДППС з низькоомним входом дозволить покращити динамічні характеристики перетворювача код-струм з підвищеною паразитною вхідною ємністю ЦАП порівняно з високоомним. 4. Запропоновано структурні схеми генераторів пилкоподібних сигналів підвищеної лінійності на основі фібоначчієвого цифроаналогового перетворювача та з використанням швидкодіючих фібоначчієвих лічильників. Надано опис структурної організації таких генераторів та функціональних схем їх лічильників, а також детально розглянута та проаналізована їх робота. Обґрунтовано, що використання запропонованих генераторів у порівнянні з відповідними рішеннями на основі двійкової системи числення дозволяє підвищити швидкодію та зменшити рівень глітчів у процесі генерування пилкоподібних сигналів.

5. Розроблено програмні засоби для моделювання роботи швидкодіючих фібоначчієвих лічильників. Проведене комп'ютерне моделювання підтвердило розраховані аналітичним шляхом характеристики вказаного лічильника.

Результати дисертаційної роботи впроваджено в Інституті електроніки та зв'язку Української академії наук для побудови інформаційновимірювальних та радіотехнічних пристроїв з підвищеною завадостійкістю і швидкодією, а також у навчальний процес Вінницького національного технічного університету за спеціальністю 123 – в дисциплінах «Комп'ютерна схемотехніка», «Лінійні інтегральні схеми», та «Аналого-цифрова техніка».

Зв'язок роботи з науковими програмами, планами, темами. Дослідження виконувалися при реалізації НДР за темою 58-Д-393, «Спеціалізовані аналого-цифрові системи аудіолокації та ідентифікації об'єктів на місцевості» (номер державної реєстрації 0115U001119).

Особистий внесок здобувача. Усі наукові результати, викладені у дисертаційній роботі, отримані автором особисто. У роботах, опублікованих у співавторстві, автору належать такі результати: розробка математичної моделі та методу зменшення глітчів у ЦАП із ваговою надлишковістю [101]-[102], [120]-[121]; розробка методу побудови швидкодіючих фібоначчієвих лічильників [103]; ідея модифікації системи числення Фібоначчі та способу лічби в ній [104]-[105], [108]; розробка зв'язків між лічильними тригерами, входом тактових імпульсів та інформаційними виходами лічильників [106], [114], [117]-[118]; дослідження залежності похибок перетворення у ЦАП від [107], [109]-[110]; рівня вагової надлишковості запропоновано схеми двотактних підсилювачів постійного струму з низькоомним і високоомним входами [111]-[112]; розробка зв'язків між цифроаналоговим перетворювачем в Фібоначчі, генератором тактових імпульсів та колі лічильником В модифікованій фібоначчієвій системі числення [115]-[116]; дослідження залежності глітчів у ЦАП від різних чинників, зокрема, від кількості розрядів, що перемикаються, асинхронності вмикання та вимикання розрядів ЦАП, недосконалості елементної бази та конкретних параметрів схеми [115]-[116], [122]-[123]; структури низькоглітчевих перетворювачів форми сигналу з ваговою надлишковістю [119]; розробка та реалізація алгоритму комп'ютерної програми [120]-[121].

Апробація матеріалів дисертації. Основні положення дисертації доповідалися та обговорювалися на міжнародних конференціях: Міжнародна науково-практична конференція «Інформаційні технології та комп'ютерна інженерія» (Вінниця, 2010, 2014), Міжнародної науково-практичної конференції «Методи та засоби кодування, захисту й ущільнення інформації» (Вінниця, 2011, 2017), щорічні науково-технічні конференції професорськовикладацького складу співробітників та студентів ВНТУ з участю працівників науково-дослідних організацій та інженерно-технічних працівників підприємств м. Вінниці та області (2010-2019).

Публікації. Основні результати досліджень опубліковано у 23 наукових працях, у тому числі 10 статей у фахових виданнях, що входять до міжнародних наукометричних баз (з них 2 у базі Scopus та IEEE Xplore), 3 у матеріалах конференцій, 8 патентах України на корисну модель, 2 свідоцтва про реєстрацію авторського права на комп'ютерну програму.

Структура та обсяг дисертації. Дисертаційна робота складається зі вступу, чотирьох розділів, висновку, списку використаних джерел та додатків. Повний обсяг дисертації становить 202 сторінок, основний зміст викладено на 142 сторінках друкованого тексту. Робота містить 62 рисунки, 21 таблицю, список використаних джерел із 148 найменувань та 7 додатків.

РОЗДІЛ 1 АНАЛІЗ СУЧАСНИХ МЕТОДІВ ТА ЗАСОБІВ НИЗЬКОГЛІТЧЕВОГО КОДУВАННЯ В ЦАП ІЗ ВАГОВОЮ НАДЛИШКОВІСТЮ

У цьому розділі наведено існуючі математичні моделі глітчів, що виникають під час цифроаналогового перетворення та показано їх недосконалість. Розглянуто вплив глітчів на динамічні похибки в ЦАП. Наведено традиційні методи зменшення глітчів в ЦАП та їх недоліки. Проаналізовано можливість застосування надлишкових позиційних систем низькоглітчевого кодування ЦАП із числення 3 метою В ваговою надлишковістю. Вибрано напрямок та поставлено задачі дослідження.

1.1 Існуючі математичні моделі глітчів, що виникають під час цифроаналогового перетворення

Глітчі [6]-[9] – це короткочасні паразитні викиди вихідного сигналу А_{вих}, що виникають під час зміни вхідного коду ЦАП. Вплив цих викидів на форму сигналу істотно посилюється за умови збільшення частоти змінення коду k_{вх}. Схематичне зображення глітча наведено на рис. 1.1.



Рисунок 1.1. Умовне зображення глітча під час усталення сигналу

Глітчі можуть значно обмежити швидкодію ЦАП, що в свою чергу обмежує їх практичне використання при побудові реальних систем. Особливо критичним є виникнення глітчів у динамічних системах, наприклад в генераторах сигналів, де глітчі можуть істотно спотворити форму вихідного сигналу.

В ідеальному випадку під час зміни кодової комбінації вихідний сигнал ЦАП повинен змінюватись монотонно від попереднього до нового значення, як показано на рис 1.2а. Однак на практиці в результаті дії різних факторів (що будуть розглянуті далі) виникають глітчі, які можуть мати досить складну форму. В загальному випадку, можна виділити двонаправлену (double-lobe) та однонаправлену (single-lobe) форми глітчів [73], що залежить від архітектури та конкретних параметрів ЦАП. Зазначені форми глітчів схематично зображено на рис 1.26 та рис 1.2в відповідно.



Рисунок 1.2. Умовна форма глітчів під час перемикання розрядів ЦАП: а) ідеальний випадок; б) двонаправлений глітч; в) однонаправленний глітч

Слід зазначити, що на рис. 1.1. та 1.2 форми кривих є досить умовними, оскільки реальні глітчі можуть мати значно складнішу форму [73]-[75]. Однак найважливішими параметрами глітча є амплітуда та час його згасання. Водночас для оцінювання параметрів ЦАП доцільно використати термін

«енергія глітча» (glitch energy), яка математично визначається як інтеграл від потужності глітча по часу [6]-[9].

Проте на практиці для характеристики реальних ЦАП у науковій літературі та технічній документації часто використовують термін «площі глітча» («glitch impulse area» або «glitch area») [6], [76], що показана на рис. 1.3 і яка математично визначається як інтеграл від наруги глітча по часу та вимірюється у вольтах на секунду (B·c⁻¹), тобто:

$$G_{DAC} = \int_{t_1}^{t_2} V(t) dt$$



Рисунок 1.3. Форма глітча, що використовується для визначення його площі

На практиці значення площі глітча неможливо оцінити точно, тому застосовуються різні види апроксимації. В найпростішому випадку форма

глітча може бути спрощена до рівнобедренного трикутника [6], як показано на рис. 1.4, тоді площа глітча визначається таким чином:

$$G_{DAC}=\frac{A_{\scriptscriptstyle \Gamma\Pi}\cdot\Delta t}{2},$$

де $A_{{}_{\Gamma}\!{}_{\Gamma}}$ – амплітуда, а $\varDelta t$ – час згасання, тобто тривалість глітча.



Рисунок 1.4. Апроксимація при визначення площі глітча

Для точнішого розрахунку площі глітча при обчисленні інтегралу можливе використання чисельних методів, зокрема методу прямокутників, методу трапецій та методу Сімпсона [77]. Дослідженню переваг та недоліків використання певного метода для конкретних випадів присвячено ряд публікацій, зокрема [73]-[75].

Однак, зазначені підходи неможливо застосувати на етапі проектування структурних та принципових схем пристроїв, зокрема під час моделювання та вибору конкретних параметрів елементів та блоків ЦАП. Таким чином розробка математичних моделей глітчів є надзвичайно актуальною.

Дослідженню та моделюванню глітчів у ЦАП присвячено деякі сучасні оригінальні розробки [10]-[16], [78]-[80], проте усі розроблені моделі глітчів не є досконалими і мають значні обмеження при застосуванні в реальних умовах.

Варто зазначити, що не існує єдиного методу визначення глітча та математичної моделі для нього.

Зокрема деякі публікації [11], [13] для оцінки глітча пропонують представити його як дельта-функцію Дірака *б*. Тоді при перемиканні одного розряду ЦАП маємо:

$$A_{\Gamma \pi}(t) = \mathcal{F}\left(A \cdot \delta\left(t - \frac{\varepsilon}{2}\right)\right),$$

де A – вага розряду, ε – тривалість глітча, \mathcal{F} – оператор перетворення Фур'є, δ – функція Дірака. Проте ця модель має певні недоліки, зокрема вона не враховує реальні параметри схеми, що значно обмежує випадки практичного застосування. Іншим недоліком є те, що в реальних ЦАП глітч може набувати довільної форми і його представлення в вигляді функції Дірака є необґрунтовано спрощеним, тобто адекватність такої моделі є досить сумнівною.

Важливим фактором виникнення глітчів є так звана асиметрія перемикання розрядів, тобто коли час встановлення сигналу при вмиканні одного розряду відрізняється від часу згасання при вимиканні іншого. Додаткову складність додає факт розсинхронізації вмикання/вимикання, який спричиняється недосконалістю цифрових ключів ЦАП [81] та правилом асиметрії логіки вимірювання [82]. Варто зазначити, що цій складової глітча присвячені певні сучасні дослідження, результати яких опубліковані, зокрема, в [14], де для однорозрядного ЦАП середня енергія глітча визначається таким чином:

$$E_{\rm frm} = \frac{P_{\rm fr} w^2 I_{\rm p}^2}{2} \int_0^T (\Delta_{\rm BM}^2 - \Delta_{\rm BMM}^2) dt,$$

де $P_{\rm n}$ – ймовірність виникнення події перемикання, $I_{\rm p}$ – сила струму на джерелі розряду, що перемикається, w – вага розряду, що перемикається, $\Delta_{\rm BM}$ та $\Delta_{\rm BM}$ – функції зміни номінального струму під час вмикання та вимикання розряду

відповідно. Варто відзначити, що наведена математична модель розроблена лише для перемикання одного розряду і що зі збільшенням кількості розрядів вона значно ускладняється, що суттєво обмежує її застосування навіть для приблизної оцінки глітчів у ЦАП.

Моделюванню глітчів у ЦАП присвячено і деякі інші сучасні дослідження [10],[73], проте усі вони виконані лише для випадку перемикання лише одного (єдиного) розряду. Це обмеження не дає можливості оцінити поведінку глітчів при збільшенні числа розрядів, що перемикаються. Проте, саме в цих випадках вплив глітчів суттєво зростає, що, в свою чергу, впливає на точність, швидкодією та інші характеристики ЦАП, зокрема, та пристроїв і систем, де вони використовуються, в цілому.

Іншим недоліком існуючих математичних моделей є те, що вони аналізують лише одну причину виникнення глітчів, ігноруючи ряд інших, що призводить до значних обмежень застосування результатів. Причини виникнення глітчів та їх детальний аналіз наведено у розділі 2, в якому показано необхідність комплексного аналізу усіх факторів для зменшення глітчів в ЦАП.

Таким чином, існуючі математичні моделі глітчів, що виникають під час цифроаналогового перетворення, є неповними і неточними, що, в свою чергу, обмежує можливості застосування вказаних моделей під час розробки, аналізу та моделювання як власне самих ЦАП, так і систем та пристроїв, в яких ЦАП є лише однією з складових.

1.2 Вплив глітчів на динамічні похибки в ЦАП.

При послідовному наростанні значення вхідного сигналу ЦАП k_{Bx} від 0 до 2^{n-1} з кроком, що дорівнює вазі наймолодшого розряду, вихідний сигнал A_{Bux} утворює ступінчасту криву, яка наведена на рис. 1.5. Таку залежність називають характеристикою перетворення ЦАП. У випадку відсутності

похибок середні точки сходинок, що відповідають певній кодовій комбінації, розміщені на ідеальній прямій, яка проходить через початок координат. Однак реальна характеристика перетворення може значно відрізнятись від ідеальної, оскільки мають місце як статичні, так і динамічні похибки перетворення.

До основних статичних похибок ЦАП традиційно відносять: похибку повної шкали перетворення, похибку зміщення нуля, похибки інтегральної та диференціальної нелінійності та похибку температурної нестабільності. Приклад ідеальної перехідної характеристики та такої, на яку впливають зазначені статичні похибки, наведено на рис. 1.5 (криві а та б відповідно).



Рисунок 1.5. Характеристика перетворення ЦАП

Щодо динамічних властивостей ЦАП, то тут основним показником є час t_{уст} усталення вихідного сигналу. За змістом цей параметр найчастіше визначають як інтервал часу між зміною коду на вході ЦАП із мінімального на максимальне значення (чи навпаки) до моменту, коли значення вихідного сигналу ЦАП після перехідного процесу остаточно не увійде в зону усталеного значення з точністю ±0,5 наймолодшого розряду. Саме цей параметр найбільше обмежує швидкодію ЦАП.

Водночас поява глітчів, які виникають в результаті дії багатьох чинників (вказані чинники та причини їх виникнення будуть детально проаналізовані нижче), значно погіршує динамічні характеристики перетворювача і призводить то подальшого зменшення точності та швидкодії перетворення. Глітчі призводять до того, що в діаграмі вихідного сигналу ЦАП при переході від одного встановленого значення до другого виникають викиди різної амплітуди та направленості, що, в свою чергу, призводить до значного спотворення характеристики перетворення, як показано на рис. 1.6.



Рисунок 1.6. Характеристика перетворення ЦАП з урахуванням глітчів

Слід зазначити, що для кожної зміни кодової комбінації тривалість, амплітуда та направленість глітча різні. Найбільші глітчі спостерігаються в середині шкали при перемиканні одразу всіх розрядів двійкового ЦАП, тобто при зміні виду 011...1 на 100...0 та навпаки. Такі глітчі додають у спектр вихідного сигналу ЦАП другу гармоніку та субгармоніки вищого порядку. Ці паразитні спектральні складові дуже погано фільтруються традиційними методами, оскільки знаходяться або нижче половини частоти дискретизації або набагато вище за неї.

Враховуючи вищевказане очевидно, що при збільшенні кількості розрядів ЦАП вплив глітчів також буде істотно збільшуватись. У табл. 1.1 наведено динамічні характеристики, а саме час встановлення та площа глітча для деяких сучасних швидкодіючих ЦАП від провідних фірм-виробників мікроелектроніки: Analog Devices, Renesas (Intersil), Maxim Integrated [83]-[87]. Так, для 10-ти та 16-ти розрядних ЦАП одного і того ж виробника час встановлення збільшується з 4,5 нс до 25 нс, а значення площі глітча з 1,5 пВ/с до 35 пВ/с відповідно. Зрозуміло, що таке порівняння є досить умовним, оскільки мікроелектронна реалізація конкретних моделей ЦАП може відрізнятись, проте наведені у таблиці дані в загальному підтверджують тенденцію збільшення негативного ефекту глітчів.

Таблиця 1.1 – Порівняльна таблиця базових характеристик сучасних швидкодіючих ЦАП

Назва	Кількість розрядів	Час усталення	Площа глітча
AD9720	10	4,5 нс	1,5 пВ/с
MAX555	12	0,5 нс	5,6 пВ/с
HI5731	12	0,5 нс	3 пВ/с
AD9774	14	35 нс	5 пB/c
AD768	16	25 нс	35 пВ/с

Варто відзначити, що в сучасних швидкодіючих ЦАП використовуються ряд методів та засобів для зменшення впливу глітчів, що, безперечно, дає певний позитивний ефект (тобто ціною введення додаткового обладнання досягається зменшення часу встановлення або площі глітча). Проте, негативний вплив глітчів на динамічні характеристики ЦАП залишається значним, особливо це помітно при збільшенні розрядності цифроаналогового перетворювача.

1.3 Традиційні методи та засоби зменшення глітчів у ЦАП

Існує ряд традиційних підходів до зменшення глітчів, проте усі вони мають певні недоліки. Розглянемо зазначені підходи детальніше.

Найпростішим способом часткового зменшення глітча є використання фільтру низьких частот (ФНЧ) на виході ЦАП, як показано на рис. 1.7.



Рисунок 1.7. Схема підключення ФНЧ для зменшення глітчів в ЦАП

Хоча цей спосіб може не вимагати значного додаткового обладнання (в найпростішому варіанті може бути використаний звичайний RC-фільтр), проте він лише частково зменшує амплітуду глітча, причому позитивний ефект є порівняно незначним. Це пояснюється тим, що фільтрування видаляє лише високочастотні компоненти глітча, залишаючи низькочастотні, що мають більш значний вплив на сумарний глітч [6]-[7]. Крім того, використання фільтра жодним чином не впливає на складову глітча, що виникає за рахунок асиметрії вмикання/вимикання розрядів, хоча ця складова може бути визначальною у випадку одночасного перемикання великої кількості розрядів.

Іншим способом зменшення глітча є застосування цифрового калібрування до початку основної роботи ЦАП [11]. Узагальнену структурну схему ЦАП із цифровим калібруванням наведено на рис. 1.8. Слід зазначити, що калібрування само по собі є нетривіальною задачею, в процесі якого можуть виникати досить суттєві похибки. Крім того, це вимагає додаткового обладнання і лише частково зменшує рівень глітча. Цей підхід до того ж не є ефективним при змінних умовах навколишнього середовища, в яких потрібно було б постійно виконувати повторне калібрування.



Рисунок 1.8. Цифрове калібрування в ЦАП

Варто навести інший відомий підхід, а саме використання додаткового обладнання, такого як пристрій «вибірки-зберігання» (див. рис. 1.9) або аналогової лінії затримки [7]-[8], [10].



Рисунок 1.9. Використання пристрою «вибірки-зберігання» для зменшення глітчів в ЦАП

Такий підхід дозволяє частково позбутись глітчів за рахунок затримки перемикання сигналу з ЦАП на вихід пристрою. Однак це призводить до зменшення швидкодії ЦАП, збільшення похибки перетворення і вимагає додаткових апаратних затрат. Крім того сам пристрій «вибірки-зберігання» може вносити додаткові похибки.
Альтернативними підходом зменшення глітчів на виході ЦАП є використання так званого динамічного калібрування, при якому в схему вводиться додатковий коригувальний ЦАП, що компенсує похибки основного ЦАП [12]-[13]. Принцип роботи цього підходу схематично зображено на часових діаграмах на рис. 1.10, на якому видно, що сигнал із коригувального ЦАП вмикається з еквівалентною амплітудою і тривалістю глітча, проте з протилежним знаком (рис. 1.10а), що дає змогу частково компенсувати сумарний глітч (рис. 1.10б). Проте, на практиці схемотехнічна реалізація цього підходу є досить складною задачею і майже не застосовується в реальних ЦАП, що виробляються серійно.



Рисунок 1.10. Діаграма динамічного коригування для компенсації глітча в ЦАП

Слід зазначити, що одним з найефективніших методів зменшення глітчів є використання так званих унарних ЦАП (англ. unary DAC) [81], тобто коли вага кожного розряду перетворювача дорівнює значенню молодшого кванту. Це дозволяє за один раз перемикати лише один єдиний розряд, вага якого мінімальна з усіх можливих, результатом чого є суттєве зменшення глітча на виході ЦАП. Проте цей підхід вимагає 2ⁿ розрядів, що призводить до надзвичайного збільшення апаратних витрат при зростанні n. Тому цей спосіб майже не використовується під час побудови середньо та багаторозрядних перетворювачів.

Однак ідея використання унарного декодування набуває свого розвитку в так званих комбінованих ЦАП, де старші значущі розряди (англ. Most significant bits – MSB) реалізовано у вигляді унарного ЦАП, а менш значущі розряди (англ. less significant bits – LSB) у вигляді класичного двійкового ЦАП. Оскільки на сумарний глітч найбільш негативно впливають саме старші розряди, то такий підхід є досить ефективним. Для досягнення додаткового виграшу так звані комбіновані ЦАП можливо використовувати як складові схем з динамічним калібрування. Структурна схема такого 10-розрядного ЦАП наведена на рис. 1.11.

Проте цей спосіб поєднує вищевказані недоліки, а саме вимагає додаткового обладнання, повторного калібрування при зміні умов навколишнього середовища та може призводити до виникнення додаткових похибок калібрувального ЦАП.



Рисунок 1.11. Комбінований 10-розрядний ЦАП з динамічним калібруванням

Досить перспективним є підхід, запропонований японськими науковцями К. Хоказано, Д. Камемото та ін. [15], в якому пропонується побудова ЦАП на базі Фібоначчієвої системи числення, яка однак, дещо видозмінена. Порівняно з класичною СЧ Фібоначчі, тут не використовують молодший розряд, тобто початок ряду виглядає таким чином: 1, 2, 3, 5, 8, 13, 21... Крім того для зменшення кількості необхідних розрядів ЦАП авторами пропонується ввести додаткове зміщення нуля I_{3M} , хоча в цьому випадку і втрачаються переваги вагової надлишковості. Структурна схема 6-бітного ЦАП, побудованого за вказаним принципом, наведено на рис. 1.12.



Рисунок 1.12. 6-розядний ЦАП на основі Фібоначчієвої системи зі зміщенням

У табл. 1.2 представлено принцип декодування вхідного коду цього ЦАП. Слід зазначити, що введення у схему додаткового обладнання у вигляді дешифратора та буфера синхронізації призводить, зокрема, до зменшення швидкодії ЦАП. Іншим значним недоліком вказаного підходу є істотний зсув нуля на виході схеми при нульовому вхідному коді $k_{вx}$, що вимагає введення у схему додаткового обладнання для компенсації цього зсуву, що у свою чергу є нетривіальною задачею і може призвести до значних ускладнень, що пов'язані з точністю, швидкодією і т. ін..

				d_k				
Цифровий вхід	$d_{ heta}$	d_1	d_2	d_3	<i>d</i> ₄	d_5	d_6	Аналоговий вихід
	(10I _{LSB})	(111 _{LSB})	(12I _{LSB})	(14I _{LSB})	(17I _{LSB})	(22I _{LSB})	(30I _{LSB})	
000000	1	1	0	0	0	0	0	I_{3M}
000001	1	0	1	0	0	0	0	$I_{LSB}+I_{3M}$
000010	0	1	1	0	0	0	0	$2I_{LSB}+I_{3M}$
:	:	:	:	:	:	:	:	:
111110	1	0	1	1	1	0	1	$62I_{LSB}+I_{3M}$
111111	0	1	1	1	1	0	1	$63I_{LSB}+I_{3M}$

Таблиця 1.2 – Декодування 6-розядного ЦАП на основі Фібоначчієвої системи зі зміщенням

Окрім зазначених вище, в сучасній науково-технічній літературі опубліковано деякі інші підходи до зменшення глітчів у ЦАП, наприклад, метод динамічної компенсації глітчів, які виникають внаслідок асиметрії зростання/спадання сигналу [14] та деякі інші. При цьому слід зазначити недоліки вказаних методів:

- методи є алгоритмічно складними, оскільки вимагають складної апаратної реалізації;

- враховується лише одна складова глітчів, що є недостатнім для ефективного зменшення рівня глітчів у реальних ЦАП.

- не враховується розбалансування схеми під час зміни умов експлуатації.

Слід зазначити, що ряд сучасних ЦАП, що виробляються провідними фірмами, не потребують зовнішніх схемотехнічних методів зменшення глітчів, оскільки вже містять певні рішення «на кристалі». Зокрема, ідея побудови так званого комбінованого ЦАП, в якому старші розряди реалізовано у вигляді унарного ЦАП, реалізовано у виробах HI5721, HI5731 фірми Renesas (Intersil), AD768 фірми Analog Devices, та ряду інших. Інший підхід, а саме використання пристрій вибірки-зберігання реалізовано у виробах DAC 9881 фірми Texas Instruments [88] та MAX5839 фірми Maxim Integrated [89].



Рисунок 1.13. Спрощена функціональна схема ЦАП HI2315 фірми Renesas (Intersil)

Варто зазначити, що в сучасному мікроелектронному виконанні можлива реалізація і певної комбінації описаних вище підходів, як наприклад у HI2315 фірми Renesas (Intersil) [90], де одночасно реалізовано і ідею унарних ЦАП для старших розрядів, і ідею використання пристрою вибірки-зберігання. Спрощену функціональну схему зі специфікації вказаного виробу наведена на рис. 1.13.

Таким чином, традиційні методи та засоби зменшення глітчів в цифроаналогових перетворювачах мають суттєві обмеження та недоліки, що значно обмежує можливість покращення характеристик як власне ЦАП, так і пристроїв та систем, побудованих на їх основі, зокрема генераторів сигналів та систем прямого цифрового синтезу. 1.4 Аналіз можливостей низькоглітчевого кодування в ЦАП із ваговою надлишковістю

Слід зазначити, що для зменшення глітчів дієвим є застосування в ЦАП вагової надлишковості. Цей метод не залежить від конкретних параметрів обладнання та навколишнього середовища, а також не вимагає використання значної кількості додаткового обладнання.

Взагалі кажучи, системи числення з ваговою надлишковістю (СЧВН) або надлишкові позиційні системи числення (НПСЧ) [92] можна розбити на дві групи: з дробовими вагами розрядів і з цілочисловими вагами розрядів.

У випадку застосування систем числення з дробовими вагами розрядів доцільним є використання систем числення на основі золотої *p*-пропорції та *S*-пропорції, запропонованих О. П. Стаховим [93], та похідних від них. Для цих систем числення будь-яке натуральне число N можна зобразити у вигляді

$$N = \sum_{i=-n}^{n-1} a_i \alpha_p^i$$

де $\alpha_p^i = a_i \alpha_p^{i-1} + a_i \alpha_p^{i-p-1}$ – i-та ступінь золотої *p*-пропорції.

Значення золотої *p*-пропорції розраховується як дійсний додатний корінь полінома $x^{p+1} - x^p - 1 = 0$ [93]. Тут для окремих значень *p* маємо такі α_p :

р	0	1	2	3	4	5	6		8
α_p	2	1,618	1,465	1,380	1,324	1,285	1,256	•••	1

При p = 0 НПСЧ вироджується у двійкову систему числення, p = 1 -систему золотої пропорції, $p = \infty -$ одиничний код.

Для золотих *S*-пропорцій значення α обчислюються з полінома

$$x^{S+1} - \sum_{i=0}^{S} x^i = 0$$

Відповідно отримаємо такі α_S:

S	0	1	2	3	4	5	•••	∞
α_S	1	1,618	1,839	1,928	1,966	1,9	•••	2

Аналогічно така СЧ при S = 0 вироджується у двійкову систему числення, S = 1 – систему золотої пропорції, $S = \infty$ – одиничний код.

У випадку застосування систем числення з цілочисловими вагами розрядів доцільним є використання систем числення на основі *p*-чисел Фібоначчі [94] та похідних від них. Для цих систем числення будь-яке натуральне число можна зобразити у вигляді

$$N = \sum_{0}^{n-1} a_i \varphi_p(i)$$

де $\varphi_p(i)$ - вага і-го розряду, що дорівнює і-му р-числу Фібоначчі. При $p \ge 0$ *p*-числа Фібоначчі задаються рекурентним співвідношенням:

$$arphi_p(i) = \left\{ egin{array}{ll} 0, \mbox{ при } i < 0, \ 1, \mbox{ при } i = 0, \ arphi_p(i-1) + arphi_p(i-p-1), \mbox{ при } i > 0. \end{array}
ight.$$

При p = 0 маємо $\varphi_p(i) = 2\varphi_p(i-1)$ і вищенаведене представлення для N вироджується у двійкову систему числення. При p = 1 з'являється класична система числення Фібоначчі.

Дослідженням застосування різних видів надлишкових позиційних систем числення в ЦАП активно займається наукова школа професора О. Д. Азарова, до якої, зокрема, належить автор цієї дисертації. В рамках досліджень вказаної наукової школи доведено [67]-[71], [92], що використання вагової надлишковості дозволяє покращити динамічні характеристики ЦАП, зокрема зменшити динамічні похибки та значно збільшити швидкодію цифроаналогового перетворення.

Водночас НПСЧ мають певні властивості, які можна використати і для зменшення глітчів. Зокрема однією з природних особливостей вказаних систем числення при зміні кодової комбінації є факт одночасного перемикання певної обмеженої кількості розрядів, що є відносно малою порівняно з загальною їх кількістю. Конкретна кількість розрядів, що перемикаються, залежить від вибраного типу системи числення та її основи, однак тут НПСЧ однозначно мають перевагу порівняно із класичної двійковою системою. На основі цієї властивості у другому розділі розроблено метод зменшення глітчів та оцінено ефективність застосування вагової надлишковості в ЦАП.

позиційні Крім цього, надлишкові системи числення доцільно використати при побудові лічильників, які є складовими ЦАП в режимі аналогових сигналів, наявність генерування неперервних a вагової надлишковості дозволяє при необхідності модифікувати вихідні коди з метою зменшення кількості розрядів, що перемикаються. Таким чином, застосування НПСЧ дозволяє будувати швидкодіючі лічильники, в яких апаратні витрати є порівняно невеликими і зростають пропорційно збільшенню розрядів, що також суттєво впливає на сумарний глітч в ЦАП. Детальний аналіз вказаних лічильників та розробка інформаційних аспектів лічби наведено у третьому розділі.

1.5 Вибір напрямку і постановка задач дослідження

Аналіз існуючих методів побудови систем генерування та опрацювання сигналів показав, що статичні та динамічні характеристики ЦАП, що входять до їх складу, в значній мірі визначаюсь кінцеві характеристики зазначених систем, причому виникнення глітчів під час цифроаналогового перетворювання є надзвичайно важливим негативним чинником. Традиційні підходи щодо зменшення глітчів в ЦАП не завжди здатні призвести до значного покращення характеристик перетворення, тому для розробки ЦАП та систем, побудованих на їх базі, потрібен пошук нових підходів щодо структурної та схемотехнічної організації. При цьому ефективним підходом є застосування вагової надлишковості для побудови швидкодіючих лічильників, цифроаналогових перетворювачів, а також систем на їх базі, зокрема генераторів сигналів та систем прямого цифрового синтезу. Використання НПСЧ дозволить значно зменшити глітчів в ЦАП, що в свою чергу призведе до покращення динамічних характеристик та збільшення швидкодії ЦАП.

Таким чином, основним напрямком дисертаційної роботи є розробка метода та засобів низькоглітчевого кодування в генераторах пилкоподібних сигналів з підвищеною лінійністю, а також пристроїв, на яких побудовано вказані генератори, зокрема ЦАП і швидкодіючих лічильників імпульсів на основі систем числення з ваговою надлишковістю.

Проведений аналіз практичних результатів і тенденцій у галузі створення методів та засобів низькоглітчевого кодування в ЦАП із ваговою надлишковістю дозволив виділити питання, що вимагають подальшого вирішення:

1. Запропонувати новий метод генерування пилкоподібних сигналів підвищеної лінійності шляхом застосування низькоглітчевого кодування на основі ЦАП із ваговою надлишковістю. 2. Скласти математичну модель глітчів у ЦАП із ваговою надлишковістю та провести її аналіз. Визначити параметри та фактори, що впливають на амплітуду та тривалість глітча в ЦАП.

3. Запропонувати та проаналізувати методи швидкої лічби в модифікованій системі числення Фібоначчі та навести її формальний опис. Розглянути підходи щодо структурної організації лічильників для вказаних СЧ Фібоначчі як складових частин низькоглітчевих генераторів пилкоподібних сигналів. Оцінити апаратні витрати та швидкодію вказаних лічильників.

4. Проаналізувати ефективність застосування вагової надлишковості для зменшення рівня глітчів у ЦАП як складових частин низькоглітчевих генераторів пилкоподібних сигналів та визначити оптимальні параметри систем числення для таких ЦАП.

5. Навести рекомендації щодо проектування аналогових та цифрових вузлів низькоглітчевих генераторів пилкоподібних сигналів підвищеної лінійності, зокрема перетворювача струм-напруга на базі швидкодіючого двотактного балансного підсилювача та низькоглітчевих цифроаналогових перетворювачів із ваговою надлишковістю. Систематизувати їх статичні та динамічні характеристики.

6. Виконати програмне моделювання характеристик аналогових та цифрових вузлів вказаних генераторів як за допомогою існуючих інтегрованих пакетів прикладних програм, так і розроблених спеціальних програмних засобів.

1.6 Висновки до розділу

У цьому розділі автором було:

1. Проаналізовано причини виникнення глітчів, що виникають під час цифроаналогового перетворення. Розглянуто сучасні дослідження глітчів в ЦАП, наведено їх існуючі математичні моделі та показано їх недосконалість та

неточність, що, в свою чергу, обмежує можливість їх застосування під час розробки та аналізу ЦАП та систем на їх основі.

2. Розглянуто вплив глітчів на швидкість порозрядного аналогоцифрового перетворення та показано їх негативні наслідки на динамічні характеристики ЦАП, особливо при збільшенні розрядності перетворювача.

3. Наведено традиційні (як алгоритмічні, так і схемотехнічні та комбіновані) методи зменшення глітчів в ЦАП та вказано на недоліки існуючих підходів. Показано, як зазначені недоліки призводять до одного або декількох з таких негативних наслідків: зменшення швидкодії ЦАП, зростання динамічних похибок перетворювача, збільшення кількості обладнання, зростання алгоритмічної складності перетворення.

4. Проаналізовано можливість та показано доцільність застосування надлишкових позиційних систем числення з метою низькоглітчевого кодування в ЦАП з ваговою надлишковістю, а також для побудови швидкодіючих лічильників імпульсів, які є складовими генераторів пилкоподібних сигналів підвищеної лінійності.

5. Вибрано напрямок, сформовано мету, об'єкт та предмет досліджень та поставлено задачі до розв'язання в дисертаційній роботі.

Наукові результати досліджень причин виникнення та негативного впливу глітчів в ЦАП на швидкість перетворення та динамічні характеристики цифроаналогового перетворювача були опубліковані в [108], [120]-[123].

РОЗДІЛ 2 МЕТОД ГЕНЕРУВАННЯ ПИЛКОПОДІБНИХ СИГНАЛІВ ПІДВИЩЕНОЇ ЛІНІЙНОСТІ НА БАЗІ ЦАП ІЗ НИЗЬКОГЛІТЧЕВИМ КОДУВАННЯМ

У цьому розділі розглянуто метод генерування пилкоподібних сигналів підвищеної лінійності базі ЦАП із низькоглітчевим кодуванням. Запропоновано математичну модель глітчів у цифроаналогових перетворювачах із ваговою надлишковістю, що дозволяє оцінити час дії та їх амплітуду під час перемикання розрядів ЦАП залежно від різних чинників, а саме: параметрів ключових елементів, числа розрядів, амплітуди керуючих сигналів та опору навантаження. Проаналізовано запропонований метод зменшення глітчів у цифроаналогових перетворювачах із ваговою надлишковістю в режимі сигналів. Оцінено генерування неперервних аналогових ефективність застосування вагової надлишковості та наведено рекомендації щодо вибору оптимальної основи системи числення для зменшення рівня глітчів у вказаних генераторах сигналів.

2.1 Математична модель глітчів у ЦАП із ваговою надлишковістю

Поява глітчів негативно впливає як на швидкість, так і на точність перетворення і може призвести до значних похибок і спотворення вихідного сигналу А_{вих} ЦАП. Варто зазначити, що вплив глітчів на форму сигналу істотно посилюється за умови збільшення частоти зміни вхідного коду k_{вх}.

Існуючі підходи до зменшення глітчів [6]-[15] та їх недоліки було детально розглянуто в першому розділі. Зазначені недоліки значно обмежують можливість практичного застосування таких підходів. Водночас, для зменшення глітчів у ЦАП дієвим є застосування вагової надлишковості. Цей метод не залежить від конкретних параметрів обладнання та навколишнього середовища, а також не вимагає використання значної кількості додаткового обладнання.

Власне кажучи, глітчі можуть мати досить складну форму, проте найважливішими їх параметрами є амплітуда та час згасання. Оскільки глітчі виникають під час перемикання розрядів ЦАП (зміни кодової комбінації), амплітуда та час згасання глітча залежать від одночасної дії багатьох чинників, зокрема:

-загальної кількості розрядів ЦАП;

-кількості розрядів, що перемикаються за 1 такт;

-асинхронності вмикання/вимикання цифрових ключів;

-конкретних параметрів цифрових ключів, а саме «паразитних» характеристик елементів, на яких виконані ключі, зокрема, ємностей в режимі «розімкнено»;

-характеристик системи числення, на основі якої побудовано ЦАП;

-алгоритму перетворення;

-амплітуди керуючого сигналу (напруги або струму);

-опору навантаження ЦАП.

Узагальнена структурна схема системи простого прямого цифрового синтезу аналогового сигналу (А_{вих}) на базі ЦАП із ваговою надлишковістю може мати вигляд такий, як показано на рис. 2.1.



Рисунок 2.1. Узагальнена структурна схема системи прямого цифрового синтезу на основі ЦАП із ваговою надлишковістю

Схема містить: генератор тактових імпульсів (ГТІ), блок керування (БК), дільник частоти, лічильник (ЛЧ), постійний запам'ятовуючий пристрій (ПЗП), цифроаналоговий перетворювач на основі системи числення з ваговою надлишковістю (α-ЦАП) [95]-[96]. У цій схемі дільник частоти призначено для регулювання швидкості змінення вхідного сигналу $\nu = \frac{A_{max}}{T}$, де T – період часу, за який вихідний сигнал досягає заданої амплітуди. ПЗП зберігає коди відповідних значень сигналу, що генерується (це може бути, наприклад, синусоїда або сигнал, що монотонно зростає/спадає та ін.), а лічильник формує відповідний адресний код для ПЗП. Значення сигналу k_{вх} надходить з ПЗП на α-ЦАП, вихід якого (з під'єднаним резистором навантаження R'_н) може бути збільшення безпосередньо виходом синтезатора Авих. Проте, для навантажувальної здатності доцільно ДО виходу α-ЦАП підключити операційний підсилювач (ОП), що має низький вхідний опір, де Сф – конденсатор фільтра, R_м – резистор масштабу, а R"_н – резистор навантаження. Це дозволяє додатково покращити характеристики системи прямого цифрового синтезу.

При побудові α-ЦАП важливим моментом є вибір конкретної системи числення. У випадку застосування систем числення з дробовими вагами розрядів доцільним є використання систем числення на основі золотої рпропорції [61], та похідних від них (числа Люка, золота S-пропорція [92], AM-системи числення [95], [111]). У випадку застосування систем числення з цілочисловими вагами розрядів доцільним бачиться використання систем числення на основі р-чисел Фібоначчі [92], [95] та похідних від них. Треба також відзначити доцільність застосування НПСЧ на базі ненадлишкових двійкових рядів [96]-[97].

На рис. 2.2 зображено несекціонований п-розрядний струмовий ЦАП на основі систем числення з ваговою надлишковістю, реалізований на базі біполярних транзисторів в діодному вмиканні. Пристрій містить п зважених генераторів струму, а комутація діодних ключів здійснюється за допомогою

напруги керування від джерел U₀-U_{n-1}.



Рисунок 2.2. n-розрядний несекціонований струмовий ЦАП

Якщо за систему числення, на основі якої побудований зазначений α-ЦАП, вибрано систему числення золотої *p*-пропорції, то значення розрядних струмів визначаються за допомогою співвідношень:

$$I_1 = I_0 \cdot \alpha; I_2 = I_0 \cdot \alpha^2; \dots; I_{n-1} = I_0 \cdot \alpha^{n-1}.$$

У випадку використання *p*-чисел Фібоначчі значення розрядних струмів визначаються таким чином:

$$I_1 = I_0 \cdot \varphi_p(1); I_2 = I_0 \cdot \varphi_p(2); ...; I_{n-1} = I_0 \cdot \varphi_p(n-1).$$

На рис. 2.3 зображено п-розрядний секціонований струмовий ЦАП, побудований на базі біполярних транзисторів в діодному вмиканні. Вказаний ЦАП містить набір однотипних резистивних секцій [92], до кожної з яких підключаються т зважених генераторів струму. Значення розрядних струмів для кожної секції розраховуються аналогічно несекціонованому ЦАП для т розрядів за співвідношеннями, наведеними вище. Комутація діодних ключів здійснюється за допомогою напруги керування на джерелах U_0 - U_{n-1} . Слід

зазначити, що секціонування при побудові ЦАП дає змогу істотно зменшити вплив глітчів молодших секцій.



Рисунок 2.3. п-розрядний секціонований струмовий ЦАП на основі СЧВН

На рис. 2.4 зображено глітч, що виникає під час перемикання однорозрядного ЦАП, причому суцільною лінією зображено реальний сигнал, а пунктирною – ідеальний.

Треба відзначити такі фундаментальні причини виникнення глітчів, а також, відповідно, складові їх моделей. Перша: виникнення глітча внаслідок асинхронності вмикання та вимикання розрядів ЦАП. Друга: глітч виникає внаслідок недосконалості елементної бази ЦАП, зокрема, наявності паразитних ємностей у ключових елементах, внаслідок чого керуючі сигнали проникають у коло перетворення і далі в навантаження. Розглянемо цю складову докладніше.

Для дослідження механізму виникнення глітчів вибрано струмовий ЦАП на основі діодних ключів, як такий, що має максимальну швидкодію і точність. На рис. 2.5 представлено схему однорозрядного ЦАП, де діодні ключі реалізовано на транзисторах у діодному вмиканні (рис. 2.5а), та схеми заміщення для вимкненого (рис. 2.5б) та ввімкненого (рис. 2.5в) розряду.



Рисунок 2.4. Глітч, що виникає в ЦАП під час перемикання розряду: а) реальний сигнал; б) ідеальний сигнал



Рисунок 2.5. Однорозрядний струмовий ЦАП на основі діодних ключів: а).принципова схема; схеми заміщення для стану, коли розряд: б) вимкнений; в) ввімкнений

Слід зазначити, що моделювання глітчів для однорозрядного ЦАП має певні недоліки, оскільки не дає повної картини і не враховує взаємний вплив

розрядів, що перемикаються одночасно. Тому дослідження механізму появи глітчів пропонується виконати для 3-розрядного ЦАП. На рис. 2.6 зображено схему 3-розрядного ЦАП на основі діодних ключів, які реалізовані на базі біполярних транзисторів.



Рисунок 2.6. Схема 3-розрядного струмового ЦАП

Оскільки найбільша амплітуда глітча виникає у випадку, коли усі розряди двійкового або α-ЦАП перемикаються одночасно, причому найгіршим є випадок, коли старший розряд змінює своє значення, то саме для такого випадку і доцільно виконати моделювання.

Часові діаграми перемикання розрядів 3-розрядного ЦАП (див. рис. 2.6), тобто зміни напруги на джерелах кола керування U_1 , U_2 , U_3 та глітчі, що виникають під час вказаного перемикання, наведено на рис. 2.7.

На рис. 2.8 зображено електричну схему заміщення 3-розрядного ЦАП для випадку, коли старший розряд вимикається, а два молодші вмикаються.

Оскільки у схемі ЦАП застосовуються однакові інтегральні транзистори, то і схеми заміщення цих транзисторів мають однакові параметри. Тому для спрощення розрахунків вважаємо, що значення паразитних ємностей однакові, тому $C_1=C_2=C_3=C_4=C$.



Рисунок 2.7. Виникнення глітча під час перемикання розрядів у 3-розрядному струмовому ЦАП



Рисунок 2.8. 3-розрядний струмовий ЦАП на основі діодних ключів.

Схема заміщення в момент перемикання

Для наведеної на рис. 2.8 схеми, використовуючи перший закон Кірхгофа в операторній формі, можна скласти такі рівняння:

-для вузла А:

$$i_1(s) + i_{\rm H}(s) = \frac{l_1}{s} + \frac{l_2}{s} + \frac{l_3}{s},$$
 (2.1)

де $i_1(s)$ – операторний струм на ділянці кола AD, $i_H(s)$ – операторний струм на резисторі R_H , а $\frac{I_1}{s}$, $\frac{I_2}{s}$, $\frac{I_3}{s}$, операторні струми на джерелах струму I_1 , I_2 та I_3 відповідно.

-для вузла В:

$$i_{\rm H}(s) - i_2(s) = \frac{l_2}{s} + \frac{l_3}{s},$$
 (2.2)

де $i_2(s)$ – операторний струм на конденсаторі C_2 .

Слід зазначити, що тут і надалі під операторним опором, напругою чи струмом мається на увазі відповідне зображення функції, визначене згідно прямого перетворення Лапласа [98].

Оскільки операторний опір конденсатора дорівнює $\frac{1}{sc}$, то операторний опір ділянки кола FD визначається як

$$z_1(s) = \frac{r\frac{1}{sC}}{r + \frac{1}{sC}}.$$
 (2.3)

Для наведеної на рис. 2.8 схеми, використовуючи другий закон Кірхгофа в операторній формі, можна скласти такі рівняння:

-для контуру ①:

$$i_1(s)z_1(s) + U_{I_1}(s) = \frac{E}{s},$$
 (2.4)

де $U_{I_1}(s)$ – операторна напруга на джерелі струму I_I , а $\frac{E}{s}$ – операторна напруга на джерелі напруги E.

-для контуру 2:

$$i_{\rm H}(s)R_{\rm H} + i_2(s)\frac{1}{sC} + U_{I_1}(s) = 0.$$
 (2.5)

Як підсумок, маємо таку систему рівнянь в операторній формі:

$$\begin{cases} i_{1}(s) + i_{H}(s) = \frac{l_{1}}{s} + \frac{l_{2}}{s} + \frac{l_{3}}{s} \\ i_{n}(s) - i_{2}(s) = \frac{l_{2}}{s} + \frac{l_{3}}{s} \\ i_{1}(s)z_{1}(s) + U_{I_{1}}(s) = \frac{E}{s} \\ i_{H}(s)R_{H} + i_{2}(s)\frac{1}{sC} + U_{I_{1}}(s) = 0. \end{cases}$$

$$(2.6)$$

3 виразу (2.1) слідує:

$$i_1(s) = \frac{l_1}{s} + \frac{l_2}{s} + \frac{l_3}{s} - i_{\rm H}(s).$$

Аналогічно з (2.2) отримаємо:

$$i_2(s) = i_{\rm H}(s) - \frac{I_2}{s} - \frac{I_3}{s}.$$

При цьому з (2.4) маємо:

$$U_{I_1}(s) = \frac{E}{s} - i_1(s)z_1(s).$$

Підставивши отримані значення у вираз (2.5) та виконавши необхідні перетворення, зазначимо, що вихідний струм на резисторі навантаження $R_{\rm H}$ можна виразити таким чином:

$$i_{\rm H}(s) = \frac{\left(\frac{l_1}{s} + \frac{l_2}{s} + \frac{l_3}{s}\right)z_1(s) + \left(\frac{l_2}{s} + \frac{l_3}{s}\right)\frac{1}{sC} - \frac{E}{s}}{R_{\rm H} + \frac{1}{sC} + z_1(s)}.$$
(2.7)

Оскільки у виразах (2.3) і (2.7) значення r та C є постійними і залежать від вибраної елементної бази, а значення I_1 , I_2 та I_1 задають значення відповідних розрядів ЦАП, то суттєво вплинути на характер зміни вихідного сигналу ЦАП можливо лише змінюючи значення опору $R_{\rm H}$ навантаження ЦАП та значення джерела напруги керування E. Слід зазначити, що оскільки діапазон зміни напруги керування E також обмежений (~ ±1,0 В), то суттєвий вплив на глітч матиме лише зміна значення опору навантаження схеми.



Рисунок 2.9. Результат моделювання глітча в 3-розрядному струмовому ЦАП

Для аналізу виразу (2.7), зокрема, виконання зворотного перетворення Лапласа, використано програмний пакет MathCAD 15. Графічне зображення результату моделювання для значень E = 1 В та $R_{\rm H} = 100$ Ом наведено на рис. 2.9.

У табл. 2.1 наведено значення амплітуди глітча та його тривалості для деяких значень вихідного опору *R*_н.

Таблиця 2.1 – Значення амплітуди та тривалості глітча в 3-розрядному ЦАП для деяких значень вихідного опору *R*_н

<i>R</i> _н , Ом	10	20	50	100	150	200	300	500	750	1000
t _{уст} , нС	0,22	0,25	0,44	0,77	1,08	1,35	1,85	2,95	4,3	6,3

I _{вих} , mA	-1	-1,25	-2	-3,3	-5	-7	-10	-20	-50	-100
-----------------------	----	-------	----	------	----	----	-----	-----	-----	------

Аналізуючи отримані дані можна зробити висновок, що зі збільшенням значення опору навантаження $R_{\rm H}$ час усталення вихідного сигналу І_{вих} збільшується, водночас значно зростає і амплітуда глітча, що критично впливає на швидкодію ЦАП. Графіки залежності часу усталення сигналу, тобто тривалості глітча, та амплітуди глітча від опору навантаження ЦАП зображено на рис. 2.10а та 2.10б відповідно. Аналізуючи наведені графіки можна зробити висновок, що тривалість глітча залежить від опору навантаження майже лінійно, водночас залежність амплітуди глітча від $R_{\rm H}$ має логарифмічний характер.



Рисунок 2.10. Графік залежності параметрів глітча від навантаження на виході ЦАП: а) тривалість глітча; б) амплітуда глітча

Адекватність складеної математичної моделі підтверджено за допомогою комп'ютерного моделювання, яке було виконано в інтегральному пакеті Micro-CAP 10 із використанням моделей реальних інтегрованих транзисторів NUHFARRY.

На рис. 2.11а зображено глітчі в ЦАП в момент, коли старший розряд вимикається залежно від певних значень вихідного навантаження згідно

табл. 2.1. Моделювання доводить той факт, що зі збільшенням опору $R_{\rm H}$ збільшується і амплітуда глітча.

На рис. 2.11б зображено глітчі в момент, коли старший розряд ЦАП вимикається для різних значень напруги керування. Результати моделювання підтверджують той факт, що зі збільшенням значення напруги керування ЦАП збільшується і амплітуда глітча і час його згасання.

На рис. 2.11в зображено глітчі в момент, коли старший розряд ЦАП вимикається для різних значень паразитної ємності база-емітер моделі транзисторів, на яких побудовано діодні ключі. Моделювання виконано у рамках відхилень від -50% до +100% від заданого значення моделі біполярного транзистора NUHFARRY з бібліотеки компонентів програмного пакету Місго-CAP 10. Отримані результати доводять, що зі збільшенням значення паразитних ємностей збільшуються амплітуда глітчів і час їх згасання.

Важливим чинником, що впливає на характеристики глітчів є також кількість розрядів, що перемикаються одночасно, при чому чим більша їх кількість, тим більшим буде амплітуда глітча. У випадку класичної двійкової системи числення найгірший випадок виникає при перемиканні всіх розрядів одночасно. Застосування надлишкових позиційних систем числення, зокрема, НПСЧ на основі золотої р-пропорції та чисел Фібоначчі [83], [93]-[94], дозволяє обмежити кількість розрядів, що перемикаються одночасно, що в свою чергу призведе до зменшення амплітуди сумарного глітча.



Рисунок 2.11. Залежність часу згасання та амплітуди глітчів у ЦАП залежно від: а) опору *R*_н; б) напруги *U* керування; в) паразитної ємності діодних ключів

Слід зазначити, що опір навантаження $R_{\rm H}$ на виході ЦАП визначається практичним застосуванням ЦАП. Так, у системі DDS, схему якої наведено на рис. 2.1, до виходу ЦАП доцільно підключити двотактний симетричний підсилювач струму [99], наприклад запропонований автором [100]-[102]. Такий підсилювач має низький вхідний опір, за рахунок чого значно зменшується час згасання глітча. Використання підсилювача також дає змогу мінімізувати напругу керування ЦАП, що у свою чергу призведе до додаткового зменшення амплітуди глітчів.

2.2 Метод зменшення глітчів у генераторах сигналів, побудованих на базі ЦАП із ваговою надлишковістю

Запропонований метод передбачає побудову генератора сигналів на базі цифроаналогового перетворювача на основі систем числення з ваговою надлишковістю, зокрема, на основі р-кодів Фібоначчі, а також перетворювача число-імпульсного коду в паралельний за допомогою лічильника Фібоначчі.

Суть методу полягає у використанні в процесі цифроаналогового перетворення вагової надлишковості, що дозволяє зменшити перепади значень аналогової величини під час зміни вхідного коду k_{вх}. Причому, чим більшим є рівень цієї надлишковості, тим меншим є цей перепад у відносних одиницях.

Слід зазначити, що використання систем числення з ваговою надлишковістю в ЦАП та АЦП має ряд переваг порівняно з класичною двійковою системою. Зокрема:

- можливість компенсації розривів у характеристиці перетворення, що виникає в разі наявності відхилення ваг розрядів ЦАП [92];

- підвищення точності ЦАП шляхом зменшення статичних похибок перетворення, що досягається за рахунок використання властивостей НПСЧ [61, 92];

- підвищення швидкодії ЦАП за рахунок зменшення динамічних похибок перетворення, що досягається за рахунок використання властивостей НПСЧ [61, 92, 96, 117];

· зменшення глітчів в ЦАП.

У попередньому пункті було розглянуто складову глітча, яка виникає внаслідок недосконалості елементної бази та конкретних параметрів схеми ЦАП. Однак, існує ще друга складова, а саме короткочасний викид вихідного сигналу, що виникає за рахунок асинхронності перемикання розрядів [103]. Вказана асинхронність, а конкретніше різниця в часі, може виникати внаслідок різних чинників, зокрема внаслідок затримки на цифрових ключах та як результат принципу асиметрії логіки вимірювання [82]-[83]. Для зменшення цієї складової глітчів також дієвим є застосування вагової надлишковості в ЦАП. Цей метод не залежить від конкретних параметрів обладнання та навколишнього середовища, а також не вимагає використання значної кількості додаткового обладнання. Розглянемо цю складову докладніше.

Найгірший випадок виникає коли старший розряд уже увімкнувся, а молодші ще не встигли вимкнутись, тобто сигнал на виході ЦАП дорівнюватиме сумі цих розрядів, а значення глітча А_{гл} визначається як сума розрядів, що вимикаються.

У випадку класичної двійкової системи числення для п-розрядного ЦАП максимальна кількість розрядів, що перемикаються одночасно, дорівнює n-1, тобто максимальний імпульс виникне під час зміни кодової комбінації вигляду 011...11 на 100...00, тобто

$$A_{\scriptscriptstyle \Gamma \!
m \Pi} = Q_{n-1} - Q_0$$
 ,

та під час зміни кодової комбінації вигляду 100...00 на 011...11, тобто

$$A_{\scriptscriptstyle \Gamma \! \pi} = Q_{n-1}$$
 ,

де Q_i – значення і-го розряду.

Слід зазначити, що для дослідження характеристик ЦАП важливішою величиною є не абсолютне, а відносне значення глітча δA_{rn} , тобто відношення амплітуди глітча до діапазону перетворення ЦАП:

$$\delta A_{\Gamma \Lambda} = \frac{A_{\Gamma \Lambda}}{D(n)},\tag{2.8}$$

де $A_{\Gamma \pi}$ – абсолютне значення глітча, D(n) – діапазон перетворення ЦАП.

У випадку класичної двійкової системи за допомогою *n* розрядів можна представити будь яке число в межах [0; 2^{*n*} – 1], тобто діапазон перетворення становить

$$D_2(n)=2^n.$$

Таким чином, підставивши отримані значення $A_{\Gamma \Lambda}$ та $D_2(n)$ у вираз 2.8, отримаємо максимальне відносне значення глітча для класичної двійкової СЧ:

$$\delta A_{\Gamma \pi} = \frac{Q_{n-1}}{D_2(n)} = \frac{2^{n-1}}{2^n} = \frac{1}{2},$$

що становить 50% діапазону перетворення.

Застосування надлишкових позиційних систем числення дає змогу значно зменшити кількість розрядів, що перемикаються одночасно (особливо в багаторозрядних ЦАП) порівняно з двійковою системою числення, а отже і зменшити амплітуду глітча. Це досягається за рахунок того, що за умови сталого діапазону абсолютне значення глітча $A_{rл}$ зменшується, а отже зменшується і його відносне значення.

Слід зазначити, що випадки використання систем числення з дробовими та цілочисловими вагами розрядів мають певні особливості, тому доцільно розглянути ці дві групи окремо. У випадку застосування систем з дробовими вагами, а саме систем числення на основі золотої *p*-пропорції діапазон перетворення становить

$$D_{\alpha}(n) = \sum_{0}^{n-1} \alpha^{i}.$$

Використовуючи вираз 2.8 можна розрахувати відносне значення глітча для вибраних значень *p*. В табл. 2.2 наведено максимальне значення глітча в ЦАП для систем числення золотої *p*-пропорції, що розраховано для еквіваленту 14 двійкових розрядів залежно від різних *p*, звідки видно, що чим більше значення *p*, тим менший глітч.

Таблиця 2.2 – Відносне значення глітча для систем числення золотої *p*-пропорції залежно від значення *p*

р	0	1	2	3	4	5	6
$\delta A_{ m r \pi}$	0,5	0,3827	0,3197	0,2753	0,2424	0,2248	0,2063

У випадку застосування систем числення з цілочисловими вагами розрядів доцільним є використання систем числення на основі *p*-чисел Фібоначчі [64], [92] та похідних від них. У науковій літературі опубліковані певні дослідження цього підходу, зокрема [15], в якому автори пропонують застосовувати модифікацію класичної системі числення Фібоначчі, що дозволяє зменшити значення глітчів в ЦАП. Вибір такої системи числення для реалізації ЦАП обумовлено виграшем в кількості розрядів (а саме зменшенні кількості розрядів на 1), однак має ряд недоліків, як наприклад зменшення реального діапазону перетворення, поява так званого «зсуву діапазону» та необхідності реалізації спеціального дешифратора. Все це ускладнює реалізацію цифроаналогового перетворювача і призводить до виникнення схемотехнічних та алгоритмічних ускладнень. Водночас використання систем числення на основі *p*-чисел Фібоначчі дозволяє досягти значного зменшення глітчів порівняно з класичною двійковою системою числення та не викликає додаткових недоліків, зазначених вище. Слід зазначити, що умова рівності діапазонів для НПСЧ з цілочисловими вагами розрядів є приблизною, тому необхідною умовою повинно бути таке: діапазон перетворення при використання НПСЧ повинен бути не меншим (насправді може бути дещо більшим) ніж для двійкової системи.

Слід зазначити, що для *p* > 0 доцільно застосувати так звані модифіковані числа Фібоначчі (МФ-система числення) [103] – модифікацію *p*-чисел Фібоначчі, в якій для вибраного числа розрядів кодування чисел складається з двох етапів:

- до досягнення максимально можливого числа, представленого в "нормальній" формі, кодування виконується як для класичних *p*-чисел Фібоначчі;

- після досягнення максимально можливого числа в нормальній формі кодування слід продовжити за правилами, аналогічними класичній двійковій системі.

Це дає змогу зменшити загальну кількість розрядів на *p* порівняно з класичними *p*-числами Фібоначчі. На відміну від класичної системи числення Фібоначчі така система числення не має заборонених кодових комбінацій, тобто усі розряди можуть набувати значення 1 незалежно один від значення інших. Тому у цьому випадку діапазон перетворення можна розрахувати таким чином:

$$D_{\varphi}(n) = \sum_{0}^{n-1} \varphi^{i}.$$

У табл. 2.3 представлено кодування чисел за допомогою МФ-системи для p = 1. Діапазон перетворення відповідає 5 двійковим розрядам (32 еквівалента

молодшого розряду) та використовує 6 розрядів (33 еквіваленти молодшого розряду). Тут відносне значення глітча дорівнює:

$$\delta A_{\rm FT} = \frac{A_{\rm FT}}{D_{\varphi}(n)} = \frac{Q_{n-1}}{D_{\varphi}(n)} = \frac{13}{33} \approx 39\%$$

Таблиця 2.3 – Декодування 6-ти розрядного коду в МФ-системі числення для p = 1

N]	Зага р	озряду	y		A
14	13	8	5	3	2	1	7 ГЛ
0	0	0	0	0	0	0	0
1	0	0	0	0	0	1	0
2	0	0	0	0	1	0	1
			•	••			
20	1	0	1	0	1	0	1
21	1	1	0	0	0	0	7
22	1	1	0	0	0	1	0
23	1	1	0	1	1	0	1
			•	••			
31	1	1	1	1	1	0	1
32	1	1	1	1	1	1	0

В табл. 2.4 та представлено кодування чисел за допомогою МФ-системи для p = 2. Діапазон перетворення відповідає 5 двійковим розрядам (32 еквівалента молодшого розряду) та використовує 7 розрядів (39 еквівалентів молодшого розряду).

Таблиця 2.4 – Декодування 7-ми розрядного коду МФ-системи числення для p = 2

N			Вага	а розр	яду			Δ
1	13	9	6	4	3	2	1	лгл
0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	1	0
2	0	0	0	0	0	1	0	1
	1	1	1	•••	1	1		
18	1	0	0	1	0	0	1	0
19	1	0	1	0	0	0	0	5
20	1	0	1	0	0	0	1	0
21	1	0	1	0	0	1	0	1
37	1	1	1	1	1	1	0	1
38	1	1	1	1	1	1	1	0

Тут відносне значення глітча дорівнює:

$$\delta A_{\rm {\scriptscriptstyle \Gamma}\Pi} = \frac{A_{\rm {\scriptscriptstyle \Gamma}\Pi}}{D(n)} = \frac{Q_{n-1}}{D(n)} = \frac{19}{39} \approx 33\%$$

Аналогічно випадку з дробовими вагами розрядів, використовуючи вираз 2.8, можна розрахувати відносне значення глітча для систем числення на основі *p*-чисел Фібоначчі для вибраних значень *p*. В табл. 2.5 наведено максимальне значення глітча в ЦАП на основі *p*-чисел Фібоначчі, що розраховано для еквіваленту 14 двійкових розрядів залежно від різних *p*. Тут також очевидно, що чим більше значення *p*, тим менший глітч.

Таблиця 2.5 – Відносне значення амплітуди глітча для систем числення на основі *p*-чисел Фібоначчі залежно від *p*

р	0	1	2	3	4	5	6
---	---	---	---	---	---	---	---

$\delta A_{{}_{\Gamma}{}_{\Pi}}$	0,5	0,3827	0,3197	0,2753	0,2424	0,2248	0,2063

На рис. 2.12 представлена структурна схема генератора сигналів на базі ЦАП із низькоглітчевим кодуванням на основі МФ-системи числення.



Рисунок 2.12 – Генератор сигналів на базі ЦАП із низькоглітчевим кодуванням

Такий генератор містить суматор еталонних величин, генератор тактових імпульсів ГТІ, цифро-аналоговий перетворювач в *p*-коді Фібоначчі, лічильник у модифікованій фібоначчієвій системі (МФ-системі) числення. Визначальною відмінністю приведеного генератора є використання лічильника, що реалізує лічбу у коді МФ-системи числення. Узагальнений алгоритм формування цього коду наведено вище, а формальний опис та детальний аналіз інформаційних аспектів та методів лічби в МФ-системі числення, а також опис структурної реалізації лічильників її основі, наведено в розділі 3.

Доцільно розглянути ще один приклад надлишкових позиційних систем числення зі штучним розташуванням ваг розрядів, а саме систему числення на базі двох двійкових рядів [97]. У цьому випадку ваги розрядів системи

числення мають вигляд $\{Q_0 = Q_1 = 1; Q_2 = Q_3 = 2; Q_4 = Q_5 = 4; \dots Q_{n-2} = Q_{n-1} = 2^{n-1}\}$, а діапазон перетворення дорівнює

$$D(n) = 2^{n+1} - 1.$$

Для такої системи числення абсолютне значення глітча визначається так само, як і для звичайного двійкового ряду:

$$A_{\Gamma \pi} = Q_{n-1} = 2^{n-1}.$$

Підставивши отримані значення A_{rn} та D(n) у вираз 2.8, отримаємо максимальне відносне значення глітча:

$$\delta A_{\rm {\tiny \Gamma}\Pi} = \frac{Q_{n-1}}{D(n)} = \frac{2^{n-1}}{2^{n+1}-1}$$

Очевидно, що при збільшенні кількості розрядів *n* одиницею в знаменнику можна знехтувати і можна вважати, що

$$\delta A_{{}_{\Gamma}\!{}_{\Pi}} \approx rac{2^{n-1}}{2^{n+1}} = 25\%$$

Треба відзначити, що таке значення $\delta A_{r,n}$ відповідає ситуації для чисел Фібоначчі з параметрами $p = 3 \div 4$.

У табл. 2.6 представлено кодування чисел в НПСЧ на основі двох однакових двійкових рядів. Діапазон перетворення становить 8 розрядів (31 еквівалент молодшого розряду), що відповідає 5 розрядам класичної двійкової системи числення.

Таблиця 2.6 – Декодування 8-ти розрядного коду НПСЧ на основі двох 4-х розрядних двійкових рядів

N]	Зага р	озряду	y			Δ
	8	8	4	4	2	2	1	1	лгл
0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	1	0
2	0	0	0	0	0	0	1	1	0
3	0	0	0	0	0	1	1	0	1
4	0	0	0	0	1	1	0	0	1
				•	••				
14	0	0	1	1	1	1	1	1	0
15	0	1	1	0	1	0	1	0	7
16	1	1	0	0	0	0	0	0	7
17	1	1	0	0	0	0	0	1	0
				•	••				
29	1	1	1	1	1	1	0	1	1
30	1	1	1	1	1	1	1	1	0

Визначальною особливістю побудови надлишкових ЦАП на базі цієї системи числення є можливість використання традиційних двійкових ЦАП, тобто існуючої елементної бази. Структурну схему такого надлишкового ЦАП наведено на рис. 2.13а. Слід зазначити, що розташування розрядів двійкових ЦАП доцільно виконати за методом гребінки [96-97], як показано на рис. 2.136.



Рисунок 2.13 – Надлишковий ЦАП на основі двох ненадлишкових ЦАП двійкових ЦАП: а) – структурна схема; б) – розташування розрядів методом гребінки

2.3 Аналіз ефективності низькоглітчевого кодування залежно від рівня вагової надлишковості

У попередньому пункті доведено, що зі збільшенням значення р зменшується й відносне значення глітча, що виникає внаслідок асинхронності вмикання/вимикання розрядів в ЦАП. Це твердження є справедливим як для систем числення з цілочисловими (р-коди Фібоначчі) і з дробовими (р-коди золотої пропорції) вагами розрядів, так і для НПСЧ на базі двійкових рядів. Проте, слід зазначити, що використання вагової надлишковості призводить до подовження розрядної сітки порівняно з двійковою системою числення, що призведе до ускладнення практичної реалізації ЦАП, зокрема до збільшення апаратних витрат для його побудови.

Для системи числення з дробовими вагами розрядів коефіцієнт подовження розрядної сітки можна оцінити таким чином [61], [92]. По-перше,
$$D_2(n) = 2^n - 1.$$

Для СЧВН відповідно:

$$D_{\alpha}(n_{\alpha})=2^{n_{\alpha}}-1.$$

У цих формулах *n* означає вибране число розрядів для двійкової системи, n_{\propto} — число розрядів СЧВН за умови однаковості діапазонів. При цьому доцільно ввести коефіцієнт подовження розрядної сітки [64] у вигляді

$$\gamma_n = \frac{n_\alpha}{n} = \frac{\ln 2}{\ln \alpha} \approx \frac{0,693}{\ln \alpha}.$$

На основі цієї формули для СЧВН можна розрахувати число розрядів $n_{\alpha} = n \cdot \gamma_n$ [64]. Причому, якщо значення γ_n і n_{α} не є цілими, то для коректності шукане n_{α} треба округлити у більший бік до найближчого цілого. Слід зазначити, шо наведена формула має обмеження. Так, при наближенні α до 1,0 користуватися нею недоцільно, а при $\alpha = 1,0$ її використання буде некоректним, оскільки ln 1 = 0. При цьому

$$\gamma_n = \frac{2^n}{n}$$

У випадку системи числення на основі чисел Фібоначчі (зокрема *p*-чисел Фібоначчі) діапазон перетворення в загальному випадку не може точно дорівнювати відповідному діапазону у двійковій системі, а відносне значення вагової надлишковості при сталому *p* варіюється залежно від кількості розрядів *n*. Тому коефіцієнт подовження розрядної сітки залежить не лише від *p*, але й від кількості розрядів. У цьому випадку для коефіцієнту подовження доцільно використовувати таку формулу:

$$\gamma_n = \frac{n_\alpha}{n},$$

де n – кількість двійкових розрядів, n_{α} – кількість розрядів НПСЧ при сумірних діапазонах перетворень.

Таким чином, при виборі надлишкової позиційної системи числення для побудови ЦАП потрібно одночасно враховувати не тільки відносне значення глітча, але й коефіцієнт подовження розрядної сітки ЦАП. Оцінити ефективність застосування НПСЧ для зменшення глітча можна за допомогою формули:

$$E = \frac{\delta A_{\Gamma \Lambda}(2) - \delta A_{\Gamma \Lambda}(\alpha)}{\gamma_n}, \qquad 2.9)$$

де $\delta A_{rn}(2)$ – відносне значення глітча для двійкової системи числення, $\delta A_{rn}(\alpha)$ - відносне значення глітча для надлишкової системи числення, γ_n – коефіцієнт подовження розрядної сітки. Значення *E* є безрозмірним та дозволяє оцінити доцільність застосування вибраних параметрів НПСЧ.

Для двійкової системи числення ефективність рівна 0, оскільки $\delta A_{rn}(2) = \delta A_{rn}(\alpha)$. У випадку застосування надлишкової системи числення ефективність буде більшою за 0, оскільки $\delta A_{rn}(\alpha) < \delta A_{rn}(2)$.

Так, для НПСЧ на основі золотої *p*-пропорції при $\alpha = 1,618$, тобто при p = 1, коефіцієнт подовження розрядної сітки дорівнює:

$$\gamma_n = \frac{\ln 2}{\ln 1,618} \approx 1,4498.$$

Використовуючи отримане значення, можна розрахувати кількість розрядів, для якої діапазон перетворення відповідатиме двійковому. Наприклад, для n = 14 двійкових розрядів потрібно $n_{\alpha} = 20$ розрядів вибраної НПСЧ.

Для розрахунку та дослідження ефективності вибраної системи числення було створено спеціальну комп'ютерну програму [104]-[105], яка була розроблена мовою програмування С# за допомогою інтегрованого середовища розробки програмного забезпечення Microsoft Visual Studio 2015. Особливістю програми є те, що вона дозволяє окремо промоделювати та оцінити складову глітча, що виникає внаслідок асинхронності перемикання розрядів ЦАП для різних параметрів вибраної системи числення. Вікно меню цієї програми представлено в додатку Б, а свідоцтва про реєстрацію авторського права на твір у додатку В. Вказана програма дозволяє вибрати тип надлишкових позиційних систем числення (а саме СЧ на основі золотої *p*-пропорції або *p*-чисел Фібоначчі) та відповідну кількість розрядів двійкової системи числення, відносно якої будуть виконані розрахунки. В результаті роботи програма дозволяє обчислювати усі необхідні для аналізу дані, а саме: значення ефективності антиглітчевого кодування E, абсолютне $A_{\Gamma \Lambda}$ та відносне $\delta A_{\Gamma \Lambda}$ значення глітча, коефіцієнт подовження розрядної сітки γ_n та параметри вибраних систем числення, тобто діапазон перетворення D(n) та кількість розрядів *п*. У випадку золотої *p*-пропорції обчислення виконуються для основ системи числення $\alpha \in (1; 2]$ з вибраним кроком дискретизації (наприклад якщо було вибрано крок дискретизації рівний 0,01, то розрахунки будуть виконані для $\alpha = 2,00$, $\alpha = 1,99$, $\alpha = 1,98$ i т.д). У випадку *р*-чисел Фібоначчі моделювання виконується для різних значень параметра p починаючи з p = 1. За результатами обчислень програма дозволяє побудувати графіки ефективності залежно від відповідних параметрів вибраної НПСЧ, які наведено та проаналізовано в наступному пункті.

У табл. 2.7 наведено значення основи системи числення α , кількість розрядів n_{α} та значення ефективності *E* для НПСЧ основі золотої *p*-пропорції для окремих значень *p*, розрахованих для еквіваленту 14 двійкових розрядів.

p	0	1	2	3	4	5	6
α	2	1,618	1,465	1,380	1,324	1,285	1,256
n_{α}	14	20	24	28	31	34	37
E	0	0,0819	0,1006	0,1044	0,1034	0,1006	0,0974

Таблиця 2.7 – Основа СЧ, кількість розрядів та значення ефективності використання системи числення золотої *p*-пропорції для окремих значень *p*

У табл. 2.8 наведено кількість розрядів n_{α} та значення ефективності *Е* для НПСЧ на основі МФ-системи числення для різних значень *p*, розрахованих для еквіваленту 14 двійкових розрядів.

Таблиця 2.8 – Кількість розрядів та значення ефективності використання МФ-системи числення для деяких значень *p*

p	0	1	2	3	4	5	6	7	8	9	10
nα	14	19	23	26	29	32	35	37	39	41	43
E	0	0,087	0,111	0,1209	0,123	0,1216	0,1197	0,1179	0,1162	0,1142	0,1122

Очевидно, що у випадку застосування НПСЧ на базі двійкових рядів коефіцієнт подовження розрядної сітки $\gamma_n = 2$. Використовуючи формулу 2.9 можна розрахувати ефективність застосування цієї НПСЧ для зменшення глітча, яка становить:

$$E \approx \frac{0.5 - 0.25}{2} = 0.125$$

Таким чином, порівнюючи ефективність зменшення глітчів для різних параметрів надлишковості слід зазначити, що рівень $E \approx 0,125$ (НПСЧ на базі двійкових рядів) відповідає рядам Фібоначчі з параметрами $p = 3 \div 4$ а також НПСЧ на основі золотої *p*-пропорції при $p = 3 \div 5$.

2.4 Вибір оптимальної основи числення для ефективного низькоглітчевого кодування в ЦАП із ваговою надлишковістю

Розраховані значення ефективності дозволяють оцінити доцільність застосування конкретної основи системи числення для антиглітчевого кодування. Однак одночасно зі збільшенням p стрімко зростає і кількість розрядів n_a , що є критичним для побудови реальних ЦАП, тобто це ускладнює схемотехнічну реалізацію та збільшує кількість обладнання. Крім того параметр ефективності не враховує іншу складову глітча, що виникає наслідок недосконалості елементної бази, а саме проникнення керуючих сигналів через цифрові ключі, а ця складова значно зросте зі збільшенням кількості розрядів.

У випадку застосування систем числення з дробовими вагами розрядів можна проаналізувати залежність ефективності від значення основи системи числення α як функцію $E = f(\alpha)$.



Рисунок 2.14 – Графік залежності ефективності НПСЧ на основі золотої *p*-пропорції від основи системи числення

На рис. 2.14 наведено графік залежності ефективності від вибраної основи системи числення для еквіваленту 14 двійкових розрядів, де значення основи СЧ $\alpha \in (1; 2]$.

Тут можна зробити висновок, що ефективність застосування НПСЧ сягає найбільших значень в інтервалі $\alpha \in (1,3; 1,4)$, в який попадає два значення золотої *p*-пропорції, а саме $\alpha = 1,38$ при p = 3, та $\alpha = 1,324$ при p = 4. Однак, враховуючи вищесказане, для побудови реальних ЦАП із застосуванням НПСЧ з дробовими вагами розрядів оптимальним є використання коду золотої *p*-пропорції при p = 3, для якого коефіцієнт подовження розрядної сітки не перевищує 2.

У випадку застосування систем числення з цілочисловими вагами, а саме систем на основі p-кодів Фібоначчі, можна проаналізувати залежність ефективності від значення p як числову послідовність $\{E_p\}$.



Рисунок 2.15 – Графік залежності ефективності НПСЧ на основі МФ-системи числення від значення *p*

На рис. 2.15 наведено графік залежності ефективності від значення *р* для еквіваленту 14 двійкових розрядів.

Враховуючи той факт, що діапазон перетворень МФ-системи числення не точно відповідає двійковому, а є завідомо більшим, розрахована ефективність є дещо умовною і буде несуттєво відрізнятись залежно від вибраної кількості розрядів. Проте можна зробити висновок, що найбільш ефективним є використання МФ-системи числення для значень $p = 3 \div 5$. Проте, одночасно зі збільшенням p стрімко зростає і кількість розрядів n_{α} , що є критичним для побудови реальних ЦАП, тобто це ускладнює схемо-технічну реалізацію та збільшує кількість обладнання. Тому оптимальним є використання значення p = 3, для якого коефіцієнт подовження розрядної сітки складає $\gamma_n = 1,857$.

У випадку застосування системи числення на базі двох двійкових рядів значення ефективності є співвимірним до ефективності запропонованих вище оптимальних систем числення, проте коефіцієнт подовження розрядної сітки становить $\gamma_n = 2$, що є дещо більшим порівняно з вказаними НПСЧ, оскільки для системи числення на основі золотої *p*-пропорції коефіцієнт подовження розрядної сітки досягає значення 2 при p = 3, а для систем *p*-чисел Фібоначчі при p = 4. Тому систему числення на базі двох двійкових рядів доцільно використовувати лише в обмежених випадках, коли застосування існуючої елементної бази вбачається єдиною можливістю.

Слід зазначити, що параметр ефективності НПСЧ, проаналізований вище, враховує лише складову глітча, що спричинена асинхронністю вмикання та вимикання розрядів, проте не враховує складову, що виникає внаслідок недосконалості елементної бази. Водночас, для аналізу реальних схем, в яких використовуються різні бібліотеки інтегральних елементів, доцільно використати інтегрований пакет Місго-САР, зокрема версії 10, який дозволяє врахувати обидві складові глітча одночасно. На рис. 2.16 наведено графічний результат моделювання глітчів у ЦАП, що реалізовані на базі класичної двійкової системи числення, кодів Фібоначчі зі зміщенням [15] та МФ-системи числення.

У результаті моделювання було доведено, що сумарний виграш використання вагової надлишковості ще більший, ніж теоретично розрахований на основі параметру ефективності Е для різних НПСЧ. Це пояснюється тим, що при одночасному перемиканні великої кількості розрядів значно збільшується вплив складової глітчів, що виникає внаслідок наявності паразитних ємностей ключових елементів, причому це значення тим більше, чим більша кількість розрядів, що перемикаються. Залежність цієї складової від конкретних параметрів схеми та вибраної елементної бази було детально досліджено в першому пункті цього розділу. Водночас використання розглянутих НПСЧ дозволяє зменшити кількість розрядів, що перемикаються, а отже одночасно зменшити як складову глітча, ЩО виникає внаслідок асинхронності перемикання розрядів, так і складову, що виникає внаслідок недосконалості елементної бази, що сумарно призводить до значного зменшення глітчів у ЦАП.



Рисунок 2.16 – Глітчі в ЦАП на основі: а) двійкової системи числення; б) *p*-кодів Фібоначчі зі зміщенням; в) МФ-система числення при p = 1; г) МФ-система числення при p = 3

На рис. 2.16в і 2.16г наведено графічний результат моделювання глітчів для випадку застосування МФ-системи числення при p = 1 та при p = 3 відповідно. Моделювання підтверджує ефективність застосування таких кодів в порівнянні з класичною двійковою системою числення, а також з системою Фібоначчі зі зміщенням [6] з метою значного зменшення глітчів при цифроаналоговому перетворенні.

У табл. 2.8 наведено значення глітчів, отримані в результаті моделювання схем ЦАП для еквіваленту 6 двійкових розрядів на основі наступних систем двійкової; системи Фібоначчі числення: класичної зi зміщенням, запропонованої в роботі [15]; кодів золотої *p*-пропорції при p = 2 і p = 3; МФсистеми при р = 2 і р = 3; НПСЧ на базі двійкових рядів. Зазначене моделювання виконано з використанням бібліотеки реальних інтегральних елементів, зокрема моделі біполярного транзистора NUHFARRY з бібліотеки компонентів програмного пакету Місго-САР 10, при чому значення напруги керування дорівнює U = 1 B, а опір навантаження на виході ЦАП дорівнює $R_{\rm H} = 100 \text{ Om}.$

СЧ	Класична	Фібоначчі зі	Зол р-про	юта порція	МФ-си	НПСЧ на базі	
CI	двійкова	зміщенням	<i>p</i> = 2	<i>p</i> = 3	<i>p</i> = 2	<i>p</i> = 3	двійкових рядів
<i>А</i> _{гл} , мА	23,31	9,65	7,35	6,01	11,01	5,12	11,01
$\delta A_{{\scriptscriptstyle \Gamma}{\scriptscriptstyle \Lambda}},\%$	100	41,4	31,53	25,78	47,23	21,96	47,23
$\Theta A_{\rm гл},$ раз.	1	2,41	3,17	3,88	2,12	4,55	2,12

Таблиця 2.9 – Сумарний глітч для окремих систем числення

Очевидно, що найбільший глітч виникає у випадку використання класичної двійкової СЧ, тому сумарний ефект використання НПСЧ доцільно оцінити саме порівняно з зазначеним значенням глітча, прийнявши його за 100%. Відповідні абсолютні (A_{rn}) та відносні (δA_{rn}) значення глітчів, а також коефіцієнт зменшення амплітуди глітча (ΘA_{rn})д ля вибраних систем числення

наведено в табл. 2.9. Тут можна зробити висновок, що найбільший сумарний виграш досягається при використанні МФ-системи числення при p = 3 (приблизно в 4,5 разів) та кодів золотої р-пропорції при p = 3 (приблизно в 3,9 разів), а застосування системи числення Фібоначчі зі зміщенням призводить до меншого ефекту.

У випадку використання НПСЧ на базі двійкових рядів сумарний глітч становить 47,23% від двійкового, тобто є найменш ефективним в порівнянні з іншими наведеними СЧ. Проте слід зазначити, що використання такої системи числення не вимагає створення специфічної елементної бази, тому її доцільно використовувати при проектуванні надлишкових ЦАП із низьким рівнем глітчів у випадках, де використання існуючої елементної бази, тобто традиційних двійкових ЦАП, є єдиною можливістю.

2.5 Висновки до розділу

У цьому розділі автором було:

1. Вперше запропоновано метод зменшення глітчів у генераторах пилкоподібних сигналів підвищеної лінійності шляхом застосування низькоглітчевого кодування на базі ЦАП із ваговою надлишковістю та проведено його аналіз.

2. Складено математичну модель глітчів в ЦАП із ваговою надлишковістю та проведено її аналіз. Розглянуто причини та специфіку виникнення глітчів в α-ЦАП. Показано, що виникнення глітчів у ЦАП значно обмежує можливості його застосування, зокрема, при в генераторах сигналів та при прямому цифровому синтезі аналогових сигналів. Використовуючи запропоновану математичну модель було доведено, що на амплітуду глітча суттєво впливає значення напруги керування ЦАП та паразитних ємностей цифрових ключів, а на час згасання (тривалість) глітча істотно впливає значення.

3. Показано доцільність застосування ЦАП на основі СЧВН, зокрема з дробовими вагами розрядів, а саме р-кодів золотої пропорції, та цілочисловими вагами розрядів, а саме р-кодів Фібоначчі. Доведено, що із збільшенням параметра *p* характеристики глітчів значно покращуються, причому амплітуда і час їх згасання зменшуються. Запропоновано структурну схему низькоглітчевого ЦАП на основі МФ-системи числення.

4. Оцінено ефективність застосування вагової надлишковості для зменшення рівня глітчів у ЦАП та запропоновано оптимальні параметри систем числення, на основі яких побудовано ЦАП. Доведено, що оптимальним є застосування p = 3 коду Фібоначчі та p = 3 коду золотої пропорції.

Наукові результати досліджень методу зменшення глітчів у ЦАП були опубліковані в [103]-[107], а результати розробки математичної моделі глітчів були опубліковані в [100]-[102], [108].

РОЗДІЛ З МЕТОДИ ПОБУДОВИ МОДИФІКОВАНИХ ЛІЧИЛЬНИКІВ ФІБОНАЧЧІ ДЛЯ НИЗЬКОГЛІТЧЕВИХ ГЕНЕРАТОРІВ СИГНАЛІВ

У цьому розділі запропоновано формальний опис та методи лічби у модифікованій фібоначчієвій системі числення та розроблено різні варіанти швидкодіючих фібоначчієвих лічильників, у яких апаратні витрати є порівняно невеликими і зростають пропорційно при нарощуванні розрядності. Запропоновано структурну реалізацію та проаналізовано роботу і характеристики таких фібоначчієвих лічильників: лічильника, що додає; лічильника, що віднімає; реверсивного лічильника; циклічного лічильника, що додає; циклічного лічильника, що віднімає; циклічного реверсивного лічильника. Для розроблених лічильників проведено аналіз швидкодії, апаратних витрат та кількості розрядів, які одночасно змінюють свій стан протягом одного такту лічби.

3.1 Формальний опис та методи лічби у модифікованій фібоначчієвій системі числення

Наведені далі результати досліджень стосуються організації швидкої лічби в р-кодах Фібоначчі, тобто, у фібоначчієвих р-системах числення. У всіх цих системах числення існує фібоначчієве р-співвідношення між вагами розрядів, яке має вид [93]

$\phi_i = \phi_{i-1} + \phi_{i-p-1}$.

Тому в таких системах числення можна виконувати фібоначчієві перетворення, що є умовними арифметичними операціями, які виконують перенесення, не змінюючи числового значення коду. Можливі два види таких перетворень: з перенесенням у старші розряди і з перенесенням у молодші

розряди.

Фібоначчієве перетворення з перенесенням у старші розряди полягає у додаванні одиниці в і-й розряд і відніманні одиниць від (i-1)-го та (i-p-1)-го розрядів, як показано на рис. 3.1.



Рисунок 3.1 – Фібоначчієве перетворення з перенесенням у старші розряди

Фібоначчієве перетворення з перенесенням у молодші розряди полягає у відніманні одиниці від і-го розряду і додаванні одиниць в (i-1)-й та (i-p-1)-й розряди, як показано на рис. 3.2.



Рисунок 3.2 – Фібоначчієве перетворення з перенесенням у молодші розряди

Слід відзначити, що для різних значень р будуть різними послідовності ваг розрядів, як це представлено у табл. 3.1. З цієї таблиці слідує, що для представлення одних і тих самих діапазонів чисел при різних значеннях параметра р потрібна різна кількість розрядів. Тобто, буде різною надлишковість кодів. Очевидно, що найменша надлишковість досягається при p = 1. Тому для подальших досліджень обирається система числення Фібоначчі при p = 1, яка в подальшому буде називатись фібоначчієвою

		Розряди														
р	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	987	610	377	233	144	89	55	34	21	13	8	5	3	2	1	1
2	189	129	88	60	41	28	19	13	9	6	4	3	2	1	1	1
3	69	50	36	26	19	14	10	7	5	4	3	2	1	1	1	1
4	34	26	20	15	11	8	6	5	4	3	2	1	1	1	1	1
5	21	16	12	9	7	6	5	4	3	2	1	1	1	1	1	1
6	13	10	8	7	6	5	4	3	2	1	1	1	1	1	1	1

Таблиця 3.1 – Ваги розрядів фібоначчієвих кодів для різних значень р

Оскільки описані раніше фібоначчієві перетворення є однотиповими, то проведені у цьому розділі теоретичні дослідження можна узагальнити для всіх фібоначчієвих систем числення з різними значеннями р. При побудові лічильників у таких системах числення змінюватись будуть лише зв'язки між їхніми розрядами. Це означає, що всі отримані у розділі результати можуть бути узагальнені на будь-які значення параметра р. З метою подальшого зменшення надлишковості у подальшому буде використано модифіковану фібоначчієву систему числення при p = 1.

Модифікована фібоначчієва система числення (МФ-система числення) належить до класу надлишкових позиційних систем числення. Тому її можна описати за допомогою набору з двох множин: базису, або множини ваг розрядів Ф, і алфавіту, або множини цифр D:

$$\begin{cases} \Phi : \{ \phi_0 = 1, \phi_1 = 2, \forall_{i>1} \quad (\phi_i = \phi_{i-1} + \phi_{i-2}) \} \\ D : \{0,1\} \end{cases}$$
(3.1)

Базис являє собою множину ваг розрядів ϕ_i , причому, $\phi_0 = 1$, $\phi_1 = 2$, а для кожного i > 1 виконується співвідношення $\phi_i = \phi_{i-1} + \phi_{i-2}$. Алфавіт являє собою множину з двох цифр 0 і 1. Така система числення подібна до відомої фібоначчієвої системи числення (Ф-системи числення) за виключенням ваги ϕ_1 . У відомій фібоначчієвій системі числення $\phi_1 = 1$, а в модифікованій $\phi_1 = 2$.

Оскільки у відомій системі числення $\varphi_2 = 2$, то коди, якими представляються числа в МФ-системі числення, фактично мають на один розряд менше ніж у Ф-системі числення, що приводить до зменшення інформаційної надлишковості. Наприклад, в Ф-системі числення число 53 можна представити кодом 100110110, а в МФ-системі числення це ж число можна представити кодом 10011011.

МФ-система числення призначена для представлення цілих чисел за допомогою двійкових кодів. Будь-яке ціле число X у ній може бути представлене n-розрядним кодом $x_{n-1}x_{n-2}...x_{i...}x_{1}x_{0}$, де $x_{i} \in D$ відповідно до виразу (3.1), а n визначається за співвідношенням $\varphi_{n-1} \leq X \leq \varphi_{n-2}$. Будемо позначати n-розрядний двійковий код $x_{n-1}x_{n-2}...x_{i...}x_{1}x_{0}$ X_{0}^{n-1} , а його частину довжиною в k розрядів, починаючи з i-го як X_{i}^{k-1} . В МФ-системі числення значення X коду X_{0}^{n-1} визначається виразом:

$$\mathbf{X} = \sum_{i=0}^{n-1} \mathbf{x}_i \cdot \mathbf{w}_i \,. \tag{3.2}$$

Важливою характеристикою МФ-системи числення є наявність фібоначчієвого співвідношення (F-співвідношення) між вагами розрядів:

$$F: \bigvee_{i>1} (\varphi_i = \varphi_{i-1} + \varphi_{i-2}).$$
(3.3)

Для і-го розряду існує і-те фібоначчієве співвідношення:

$$F_{i}: \phi_{i} = \phi_{i-1} + \phi_{i-2}.$$
(3.4)

Фібоначчієве співвідношення між розрядами в МФ-системі числення дозволяє виконувати фібоначчієві перетворення кодів (F-перетворення).

Фібоначчієві перетворення бувають двох типів: F-перетворення з перенесенням у старші розряди (FL-перетворення) і F-перетворення з перенесенням у молодші розряди розряди (FR-перетворення).

FL-перетворення коду X_0^{n-1} є умовною арифметичною операцією, що виконується над всіма його розрядами, крім нульового і першого. Таке перетворення полягає у тому, що для будь-якого і > 1 у випадку, якщо $x_i = 0$, $x_{i-1} = 1$, $x_{i-2} = 1$, виконується додавання одиниці в розряд x_i і віднімання одиниць у розрядах x_{i-1} та x_{i-2} . FL-перетворення коду X_0^{n-1} записується виразом

$$FL(X_0^{n-1}) = \bigvee_{x_i = 0 \land x_{i-1} = 1 \land x_{i-2} = 1} (X_0^{n-1} + \phi_i - \phi_{i-1} - \phi_{i-2})$$

Відповідно до (3.4) і-те FL-перетворення коду виконується над і-м, (i-1)-м та (i-2)-м розрядами цього коду і записується виразом

$$FL_{i}(X_{0}^{n-1}) = \begin{cases} X_{0}^{n-1} + \varphi_{i} - \varphi_{i-1} - \varphi_{i-2} & \text{при } x_{i} = 0 \land x_{i-1} = 1 \land x_{i-2} = 1; \\ X_{0}^{n-1} & \text{при } x_{i} \neq 0 \lor x_{i-1} \neq 1 \lor x_{i-2} \neq 1; \end{cases}$$

FR-перетворення коду X_0^{n-1} є умовною арифметичною операцією, що виконується над всіма його розрядами, крім нульового і першого. Таке перетворення полягає у тому, що для будь-якого i>1 у випадку, якщо x_i=1, x_{i-1}=0, x_{i-2}=0, виконується віднімання одиниці в розряді x_i і додавання одиниць у розряди x_{i-1} та x_{i-2}. FR-перетворення коду X_0^{n-1} записується виразом

$$FR(X_0^{n-1}) = \bigvee_{x_i=0 \land x_{i-1}=1 \land x_{i-2}=1} (X_0^{n-1} - \varphi_i + \varphi_{i-1} + \varphi_{i-2}).$$

Відповідно, і-те FR-перетворення коду виконується над і-м, (і-1)-м та

(i-2)-м розрядами цього коду і записується виразом

$$FR_{i}(X_{0}^{n-1}) = \begin{cases} X_{0}^{n-1} - \phi_{i} + \phi_{i-1} + \phi_{i-2} & \text{при } x_{i} = 1 \land x_{i-1} = 0 \land x_{i-2} = 0; \\ X_{0}^{n-1} & \text{при } x_{i} \neq 1 \lor x_{i-1} \neq 0 \lor x_{i-2} \neq 0; \end{cases}$$

FL- і FR-перетворення подібні до відомих операцій згортки і розгортки, що полягають у заміні одного коду на інший. Але, на відміну від логічних операцій згортки і розгортки, FL- і FR-перетворення визначені як умовні операції додавання і віднімання, що виконуються над частинами коду, не змінюючи значення всього коду. Таке визначення дозволяє позиціонувати такі перетворення як перенесення і запозичення. Отже, В МФ-системі числення перенесення і запозичення можуть виконуватись раніше, ніж виникне переповнення у розрядах. Це дозволяє відокремити перенесення і запозичення від додавання чи віднімання одиниці при лічбі. Завдяки такому виконанню перенесень і запозичень вони мають обмежену довжину розповсюдження у розрядах коду, що покладено в основу побудови швидкодіючих лічильників в МФ-системі числення.

Під час прямої лічби у вказаній системі числення на кожному такті над кодом лічильника, отриманим на попередньому такті, виконується FL-перетворення і до нього додається одиниця:

$$X_0^{n-1}(i) = FL(X_0^{n-1}(i-1)) + 1.$$
(3.5)

У випадку, якщо $(FL(X_0^{n-1}(i-1)))_0^2 = 011$, таке додавання призведе до перенесення з нульового у перший розряд, наприклад, 1001+1=1010. Якщо ж на попередньому такті $(X_0^{n-1}(i-1))_0^2 = 011$, то відповідно до (3.3)

$$(FL(X_0^{n-1}(i-1)))_0^3 = (FL_2(X_0^{n-1}(i-1)))_0^2 = 100.$$

Тому в цьому випадку після FL-перетворення попереднього коду додавання одиниці у його молодший розряд не призведе до перенесення у другий розряд, наприклад,

$$X_0^3(i-1) = 1011,$$

FL(1011)=FL₂(1011)=1100,
1100+1=1101.

Як видно з наведеного прикладу, після виконання k-го FL-перетворення розряди x_{k-1} та x_{k-2} мають нульові значення. Це дозволяє виконувати перенесення в ці розряди без його подальшого розповсюдження у старші розряди, тобто:

$$FL_{k}(X_{0}^{n-1}(i-1)) + 1 = (X_{0}^{n-1}(i-1))_{k+1}^{n-k-2} + X_{0}^{k}(i)$$

Збільшення будь-якого розряду коду лічильника, починаючи з другого, відбувається лише за рахунок FL-перетворення, тобто перенесення з молодших розрядів. Очевидно, що при цьому вага таких перенесень завжди більша ваги молодшого розряду, на яку збільшується значення у лічильнику на кожному такті. Тому такий метод лічби не призведе до переповнення у розрядах коду лічильника. Більш того, кількість сусідніх одиниць коду, через які можливе перенесення на кожному такті, становить не більше двох. Це обґрунтовується наведеним далі твердженням.

Твердження 1. Якщо на кожному такті роботи фібоначчієвого лічильника додається одиниця до молодшого розряду та виконуються всі можливі FL-перетворення, то в його коді не може бути більше двох сусідніх одиниць, через які відбувається перенесення.

Доведення твердження 1. Перенесення через (n-1)-й розряд можливе лише при переповненні лічильника. Справедливість твердження для нульового і першого розрядів очевидна. Тому доведення твердження буде проведено методом неповної математичної індукції для n-розрядного лічильника відносно номерів розрядів, починаючи з номера (n-2) до номера 2.

Позначимо п-розрядний код лічильника через X_0^{n-1} , а його і-й розряд позначимо через х_і. Доведення справедливості твердження для розрядів х_{n-2}, х_{n-3}, х_{n-4} виконаємо методом від зворотного. Припустимо, що на деякому і-у такті в результаті перетворення FL_{n-4} (X_0^{n-1}) у розряд х_{n-4} у розрядах х_{n-1}, х_{n-2}, х_{n-3}, х_{n-4} утворився код, що має підряд три одиниці: X_{n-4}^3 (i) = 0111.

Для цього необхідно, щоб на (i-1)-у такті код у цих розрядах був $X_{n-4}^3(i-1) = 0110$ (розряд x_{n-1} повинен знаходитись у нульовому стані, інакше буде переповнення лічильника). Але у такому випадку на i-у такті над розрядами x_{n-1} , x_{n-2} , x_{n-3} виконується FL_{n-1}-перетворення

$$FL_{n-1}(0110x_{n-5}...x_0) = 1000x_{n-5}...x_0$$

і тому у цих розрядах утвориться код 100. Це означає неможливість появи трьох сусідніх одиниць у розрядах x_{n-2} , x_{n-3} , x_{n-4} . Отже, для цих номерів розрядів справедливість твердження доведена. Далі, вважаючи твердження справедливим для розрядів x_i , x_{i-1} , x_{i-2} , доведемо його справедливість для розрядів x_{i-1} , x_{i-2} , x_{i-3} . Справедливість твердження для розрядів x_i , x_{i-1} , x_{i-2} означає, що у цих розрядах не може бути більше двох сусідніх одиниць.

Для доведення справедливості твердження для розрядів x_{i-1} , x_{i-2} , x_{i-3} так само виконаємо методом від зворотного. Припустимо, що на деякому i-у такті в результаті перенесення у розряд x_{i-3} у розрядах x_i , x_{i-1} , x_{i-2} , x_{i-3} утвориться код, що має підряд три одиниці. Оскільки у розрядах x_i , x_{i-1} , x_{i-2} не може бути більше двох сусідніх одиниць, то це може бути лише код 0111, тобто,

$$X_0^{n-1}(i) = x_{n-1}...x_{i+1}0111x_{i-3}...x_0.$$

Для появи такого коду необхідно, щоб на (i-1)-у такті код у цих розрядах був 0110, тобто,

$$X_0^{n-1}(i-1) = x_{n-1}...x_{i+1}0110x_{i-3}...x_0.$$

Але у такому випадку на i-у такті над розрядами x_i, x_{i-1}, x_{i-2} виконується FL_i-перетворення

$$FL_{i}(x_{n-1}...x_{i+1}0110x_{n-3}...x_{0}) = x_{n-1}...x_{i+1}1000x_{i-3}...x_{0}$$

У результаті такого перетворення на i-у такті у розрядах x_i, x_{i-1}, x_{i-2}, x_{i-3} утвориться код 1000. У випадку виникнення на i-у такті перенесення в (i-3)-й розряд в цих розрядах утвориться код 1001. Це означає неможливість появи трьох сусідніх одиниць у розрядах x_{i-1}, x_{i-2}, x_{i-3}. Таким чином, справедливість твердження доведена.

Слід зазначити, що справедливість твердження 1 була доведена, виходячи з двох припущень: по-перше, що початковий код, з якого починається лічба, не містить більше двох сусідніх одиниць; по-друге, що при досягненні коду, у якому $(X_0^{n-1})_{n-2}^2 = 11$ (тобто, два старших розряди дорівнюють одиниці), подальша пряма лічба припиняється або лічильник встановлюється у початковий стан. У випадку, якщо виконується перше припущення, але не виконується друге, тобто, якщо при досягненні коду $110x_{n-4...x_0}$ лічба продовжується, то пряма лічба буде виконуватись коректно, але при цьому кількість сусідніх одиниць у коді лічильника з часом стане більшою двох. Це відбувається через те, що при досягненні коду $110x_{n-4...x_0}$ блокується виконання FL_{n-2}-перетворення, оскільки у всіх наступних тактах прямої лічби $x_{n-2}\neq 0$. На деякому наступному такті лічби це призведе до появи одиничного значення у розряді x_{n-3} , що, у свою чергу, заблокує виконання FL_{n-3}-перетворення, і так далі. Отже, продовження прямої лічби після досягнення фібоначчієвим лічильником коду $110x_{n-4}...x_0$ буде призводити до поступового збільшення кількості сусідніх одиниць у коді, починаючи зі старших розрядів. Тому на деякому k-у такті прямої лічби всі розряди коду лічильника матимуть одиничне значення:

$$\underset{0 \le i \le n-1}{\forall} (x_i(k) = 1)$$

Відповідно до (3.2) і (3.1) значення цього коду $X(k) = \varphi_{n+1}-1$, де $\varphi_{n+1} - (n+2)$ -е число Фібоначчі. Це число визначає максимальну кількість одиниць, яку можна коректно підрахувати за допомогою n-розрядного лічильника. Тобто, $k=\varphi_{n+1}-1$. Подальша пряма лічба у такому лічильнику призведе до спотворення інформації у його коді. Тому в n-розрядному лічильнику після $\varphi_{n+1}-1$ тактів пряму лічбу потрібно припинити, або примусово скинути такий лічильник у початковий стан.

У випадку, якщо не виконується перше припущення, на якому базується доведення справедливості твердження 1, то це на будь-якому такті може призвести до неправильної роботи лічильника через виникнення у молодших розрядах переповнення, спричиненого невиконанням умови FL-перетворення у цих розрядах. Наприклад, встановлення лічильника у початковий код $X_0^{n-1}(0) = x_{n-1}...x_3111$ вже на першому такті прямої лічби призведе до переповнення лічильника і спотворення результату через неможливість виконання FL₂-перетворення. Ця особливість прямої лічби в МФ-системі числення накладає обмеження на форму початкового коду у лічильнику, яке стосується кількості сусідніх одиниць у коді. Очевидно, що ці обмеження у першу чергу стосуються молодших розрядів, оскільки перенесення від додавання одиниці у нульовий розряд спочатку досягне їх.

Тому визначимо обмеження, що накладаються на групу сусідніх одиниць у наймолодших розрядах.

Нехай у початковому коді лічильника молодші (k+1) розрядів дорівнюють нулю, d розрядів, починаючи з (k+1)-го, дорівнюють одиниці, a (k+d+1)-й розряд також дорівнює нулю, як це зображено на рис. 3.3.



Рисунок 3.3 – Розташування сусідніх одиниць у d наймолодших розрядах лічильника

Тобто:

$$(x_{k+d+1}=0) \land \underset{k < i \leq k+d}{\forall} (x_i=1) \land \underset{0 \leq i \leq k}{\forall} (x_i=0) \, .$$

Визначимо кількість тактів, необхідну для того, щоб перенесення, яке виникає в режимі прямої лічби за виразом (3.5), розповсюдилось у k-й розряд. Очевидно, що таке перенесення не може виникнути раніше, ніж після φ_k тактів. У дійсності, воно виникає пізніше на деяку величину Δ_k . Отже, у режимі прямої лічби, організованої за виразом (3.5), перенесення у деякий kй розряд коду надходить через (φ_k + Δ_k) тактів. Знайдемо значення Δ_k . Особливістю МФ-системи числення є те, що для будь-якого парного k значення (φ_k -1) обчислюється за виразом:

$$\forall_{k_{mod2}=0} (\phi_k - 1 = \sum_{i=1}^{k/2} \phi_{2i}),$$

а для будь-якого непарного k це значення обчислюється за виразом:

$$\forall_{k_{mod2}=1} (\phi_k - 1 = \sum_{i=0}^{(k+1)/2} \phi_{2i}).$$

Тому такі значення представляються кодами, що у молодших розрядах мають (k+k_{mod2})/2 одиниць, розділених між собою нулями, наприклад:

$$\phi_{7}$$
-1=33₍₁₀₎=01010101<sub>(M Φ),
 ϕ_{10} -1=143₍₁₀₎=0101010101010_{(M Φ).}</sub>

Слід також вказати, що вказана форма є єдиною для представлення кодів таких значень в МФ-системі числення. Внаслідок цього значення φ_k , що у режимі прямої лічби утворюється додаванням одиниці молодшого розряду до коду (φ_k -1), обчислюється за виразом

$$\begin{array}{l} & \forall \\ k_{mod \, 2} = 0 \end{array} (\phi_k = \phi_0 + \sum_{i=1}^{k/2} \phi_{2i}), \\ & \forall \\ k_{mod \, 2} = 1 \end{array} (\phi_k = \phi_1 + \sum_{i=2}^{(k-1)/2} \phi_{2i}), \end{array}$$

Отже, після ф_k тактів прямої лічби, починаючи з нуля, код у лічильнику буде мати у молодших розрядах (k-k_{mod2})/2 одиниць, розділених між собою нулями, після яких слідує ще одна одиниця, наприклад:

$$\phi_7 = 34_{(10)} = 01010110_{(M\Phi)},$$

 $\phi_{10} = 144_{(10)} = 01010101011_{(M\Phi)}.$

На наступних (k-k_{mod2})/2 тактах прямої лічби буде виконуватись розповсюдження перенесення у k-й розряд за рахунок виконання

FL-перетворення, як це зображено на рис. 3.4 для прикладу k = 10. Тобто,

$$\Delta_{\rm k} = ({\rm k} - {\rm k}_{\rm mod2})/2.$$

Як видно з рисунку, починаючи з десятого такту, на кожному наступному такті за допомогою FL-перетворення відбувається послідовне розповсюдження перенесення з двох сусідніх розрядів. Тобто, перенесення через десять розрядів виконається за п'ять тактів.

0	1	0	1	0	1	0	1	0	1	1	144-й такт
0	1	0	1	0	1	0	1	1	0	1	145-й такт
0	1	0	1	0	1	1	0	0	1	0	146-й такт
0	1	0	1	1	0	0	0	0	1	1	147-й такт
0	1	1	0	0	0	0	0	1	0	1	148-й такт
1	0	0	0	0	0	0	0	1	1	0	149-й такт

Рисунок 3.4 – Перенесення в 10-й розряд у режимі прямої лічби

Перенесення повністю обнулить молодші десять розрядів коду, отриманого на десятому такті. Проте, протягом такого перенесення паралельно буде відбуватись збільшення коду у молодших розрядах в результаті продовження прямої лічби. Це не вплине на перенесення, оскільки таке збільшення відбувається повільніше. Дійсно, на (k+i)-у такті в результаті FL-перетворення коду, отриманого на k-у такті, перенесення відбувається у 2i-й розряд, а перенесення, отримане за рахунок подальшої лічби розповсюджується в розряд з найменшою вагою, що більша чи дорівнює ϕ_i . Отже, у режимі прямої лічби, починаючи з нуля, перше перенесення в k-й розряд виникне через N1_k тактів, де значення N1_k обчислюється за формулою

$$N1_k = \phi_k + (k - k_{mod2}) / 2.$$

Друге перенесення у цей розряд виникне через N2k тактів, де N2k

обчислюється за співвідношенням

$$N2_k = 2\varphi_k + (k - k_{mod2}) / 2.$$

Очевидно, що кількість сусідніх одиниць d у розрядах, починаючи з (k+1)-го повинна бути такою, щоб за цю кількість тактів в них виконались всі перенесення. Враховуючи, що при кожному виконанні FL-перетворення перенесення розповсюджується через два розряди, значення d повинно відповідати співвідношенню d ≤ 2N2_k-1, тобто

$$d \le 4\varphi_k + k - k_{mod2} - 1.$$
 (3.5)

На рис. 3.5 зображено приклад максимальної кількості d сусідніх одиниць у молодших розрядах початкового коду при k = 1.

0	0	1	1	1	1	1	1	0	0	0-й такт
0	1	0	0	1	1	1	1	0	1	1-й такт
0	1	0	1	0	0	1	1	1	0	2-й такт
0	1	0	1	0	1	0	0	1	1	3-й такт
0	1	0	1	0	1	0	1	0	1	4-й такт
	0 0 0 0	0 0 0 1 0 1 0 1 0 1	0 0 1 0 1 0 0 1 0 0 1 0 0 1 0 0 1 0	0 0 1 1 0 1 0 0 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1	0 0 1 1 1 0 1 0 0 1 0 1 0 1 0 0 1 0 1 0 0 1 0 1 0 0 1 0 1 0	$\begin{array}{c ccccccccccccccccccccccccccccccccccc$	0 0 1 1 1 1 1 0 1 0 0 1 1 1 0 1 0 1 0 1 1 0 1 0 1 0 1 1 0 1 0 1 0 1 0 0 1 0 1 0 1 0 0 1 0 1 0 1 0	0 0 1 1 1 1 1 1 0 1 0 0 1 1 1 1 0 1 0 1 0 1 1 1 1 0 1 0 1 0 0 1 1 1 0 1 0 1 0 0 1 1 0 1 0 1 0 1 0 0 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1	0 0 1 1 1 1 1 1 0 0 1 0 0 1 1 1 1 0 0 1 0 1 1 1 1 1 0 0 1 0 1 0 0 1 1 1 1 0 1 0 1 0 1 0 1 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0	0 0 1 1 1 1 1 0 0 0 1 0 0 1 1 1 1 0 1 0 1 0 1 1 1 1 0 1 0 1 0 1 0 0 1 1 1 0 0 1 0 1 0 0 1 1 1 0 0 1 0 1 0 1 0 1 1 1 0 1 0 1 0 1 0 1 1 1 0 1 0 1 0 1 0 1 1 1

Рисунок 3.5 – Максимальна кількість d сусідніх одиниць у молодших розрядах початкового коду при k = 1

У табл. 3.2 подано значення максимальної кількості d сусідніх одиниць початкового коду лічильника, починаючи з k-го розряду при умові, що молодші k розрядів дорівнюють нулю. Наведені значення d вказують на максимально допустиму кількість сусідніх одиниць початкового коду лічильника при умові, що молодші k розрядів дорівнюють нулю.

Таблиця 3.2 – Максимальна кількість d сусідніх одиниць початкового коду, починаючи з k-го розряду при $(X(0)_0^{n-1})_0^{k-1} = 0$

k	φ _k	d
0	1	3
1	2	6
2	3	9
3	5	21
4	8	35
5	13	55
6	21	89
7	34	141

Якщо ж у k молодших розрядах знаходиться якесь початкове значення N(0), то враховуючи (3.5)

$$d \le 4\varphi_k + k - k_{\text{mod2}} - 1 - 2(N(0) + N(0)_{\text{mod2}}).$$
(3.6)

Це дозволяє у режимі прямої лічби перевіряти на допустимість початковий код лічильника, починаючи з молодших розрядів. Наприклад, початковий код 01111111110110 відповідно до (3.6) є допустимим, оскільки для k = 0 виконується d = 2 ≤ 3, а для k = 3 виконується ϕ_3 = 5, N(0) = 5, d = 9 ≤ 4 · 5 + 3 - 1 - 1 - 2 · (5 + 1). На рис. 3.6 зображено процес прямої лічби, починаючи з цього коду.

0	1	1	1	1	1	1	1	1	1	0	1	1	0	0-й такт
1	0	0	1	1	1	1	1	1	1	1	0	0	1	1-й такт
1	0	1	0	0	1	1	1	1	1	1	0	1	0	2-й такт
1	0	1	0	1	0	0	1	1	1	1	0	1	1	3-й такт
1	0	1	0	1	0	1	0	0	1	1	1	0	1	4-й такт
1	0	1	0	1	0	1	0	1	0	0	1	1	0	5-й такт
1	0	1	0	1	0	1	0	1	0	1	0	0	1	6-й такт

Рисунок 3.6 – Розповсюдження перенесення у режимі прямої лічби,

починаючи з коду 01111111110110

Під час оберненої лічби у МФ-системі числення на кожному такті над

кодом лічильника, отриманим на попередньому такті, виконується FRперетворення і від нього віднімається одиниця:

$$X_0^{n-1}(i) = FR(X_0^{n-1}(i-1)) - 1.$$
(3.7)

У випадку, якщо $(FR(X_0^{n-1}(i-1)))_0^2 = 100$, таке віднімання призведе до запозичення з другого у нульовий розряд, наприклад, 1100-1=1010. Проте, якщо на попередньому такті $(X_0^n(i-1))_0^2 = 100$, то відповідно до (3.3)

$$(FR(X_0^n(i-1)))_0^3 = (FR_2(X_0^n(i-1)))_0^2 = 011.$$

Тому в цьому випадку після FR-перетворення попереднього коду віднімання одиниці від його молодшого розряду не призведе до запозичення з другого розряду, наприклад,

$$X_0^3(i-1) = 1100,$$

FL(1100)=FL₂(1100)=1011,
1011-1=1010.

Як видно з наведеного прикладу, після виконання k-го FRперетворення розряди x_{k-1} та x_{k-2} мають одиничні значення. Це дозволяє виконувати запозичення у ці розряди без його подальшого розповсюдження у старші розряди, тобто:

$$FR_{k}(X_{0}^{n-1}(i-1)) - 1 = (X_{0}^{n-1}(i-1))_{k+1}^{n-k-2} + X_{0}^{k}(i)$$

Зменшення будь-якого розряду коду лічильника, починаючи з другого, відбувається лише за рахунок FR-перетворення, тобто, запозичення зі старших розрядів. Очевидно, що при цьому вага таких запозичень завжди

більша ваги молодшого розряду, на яку зменшується значення у лічильнику на кожному такті. Тому такий метод лічби не призведе до переходу у від'ємне значення у розрядах коду лічильника. Проте, такий висновок можна зробити лише відносно тих форм початкових кодів лічильника, що мають у своїх розрядах достатню кількість одиниць, наприклад, 0111111111. Існують такі форми початкових кодів, для яких неможливе коректне виконання оберненої лічби, наприклад, 10000000. Очевидно, що у цьому випадку вже на першому такті оберненої лічби, відповідно до (3.7), молодший розряд перейде у від'ємне значення. Тому, як і для прямої лічби, для цього випадку постає задача знаходження допустимих форм початкових кодів лічильника. Для цього спочатку визначимо обмеження, що накладаються на кількість сусідніх нулів у такому коді.

Нехай у початковому коді лічильника X у молодших (k+1) розрядах міститься деякий код $(X_0^{n-1})_0^k$, d розрядів, починаючи з (k+1)-го, дорівнюють нулю, а (k+d+1)-й розряд також дорівнює одиниці, як це зображено на рис. 3.7.



Рисунок 3.7 – Розташування сусідніх нулів у d розрядах лічильника

Тобто:

$$\mathbf{X} = \boldsymbol{\varphi}_{k+d+1} + \sum_{i=0}^{k} \mathbf{x}_i \cdot \boldsymbol{\varphi}_i \, .$$

Визначимо d. Очевидно, що для коректної оберненої лічби потрібно, щоб за X- ϕ_{k+d+1} тактів запозичення з (k+d+1)-го розряду досягло трьох

наймолодших розрядів коду. Оскільки запозичення в МФ-системі числення реалізується за допомогою FR-перетворення, то на кожному окремому такті лічби воно розповсюджується на два розряди, як це зображено на рис. 3.8.

1	0	0	0	0	0	0	0	0	0	1	0	0	1	0-й такт
0	1	1	0	0	0	0	0	0	0	0	1	1	0	1-й такт
0	1	0	1	1	0	0	0	0	0	0	1	0	1	2-й такт
0	1	0	1	0	1	1	0	0	0	0	1	0	0	3-й такт
0	1	0	1	0	1	0	1	1	0	0	0	1	0	4-й такт
0	1	0	1	0	1	0	1	0	1	1	0	0	1	5-й такт
0	1	0	1	0	1	0	1	0	1	0	1	1	0	6-й такт
0	1	0	1	0	1	0	1	0	1	0	1	0	1	7-й такт
					-				-				-	

Рисунок 3.8 – Розповсюдження перенесення у режимі оберненої лічби, починаючи з коду 1000000001001

Як видно з рисунку, для наведеного прикладу початкового коду на шостому такті запозичення з 13-го розряду досягає наймолодшої тріади розрядів. А в молодших розрядах початкового коду з 0-го по 3-й записано число 6. Тому за 6 тактів оберненої лічби воно стане дорівнювати нулю. Проте, завдяки запозиченню подальша лічба буде виконуватись коректно, що показано на рисунку у 7-у такті.

Отже, для коректного виконання оберненої лічби потрібно, щоб у початковому коді кількість сусідніх нулів d з (k+1)-го (k+d)-й розряди відповідала нерівності

$$d \leq \begin{cases} -k+2 \cdot \sum_{i=0}^{k} (x_i \cdot \phi_i) \operatorname{при}(k+d)_{mod \, 2} = 0, \\ 1-k+2 \cdot \sum_{i=0}^{k} (x_i \cdot \phi_i) \operatorname{при}(k+d)_{mod \, 2} = 1. \end{cases}$$

Так само, як і в режимі прямої лічби, вимоги до початкового коду у

режимі оберненої лічби можуть бути легко виконані за допомого відповідного F-перетворення.

3.2 Методи структурно-функціональної організації швидкодіючих лічильників у МФ-системі числення

Проведені теоретичні дослідження дозволяють розробити структурну організацію швидкодіючих лічильників у МФ-системі числення, зокрема таких трьох типів: лічильник, що додає; лічильник, що віднімає; реверсивний лічильник. Опис зазначених лічильників наведено нижче.

3.2.1 Лічильник, що додає

Структурна організація лічильника, що додає, базується на таблиці станів, побудованій за розробленим автором методом прямої лічби відповідно до виразу (3.5). У табл. 3.3 представлено стани шестирозрядного лічильника, що додає, починаючи з нульового стану.

	Po	зряд	и ко	ду		N⁰		Розряди коду							Po	зряд	и ко	ду		N₀
Q6	G5	Q4	Q3	Q2	Q1	стану	Q6	G5	Q4	Q3	Q2	Q1	стану	Q6	G5	Q4	Q3	Q2	Q1	стану
0	0	0	0	0	0	0	0	1	0	0	1	1	11	1	0	1	1	0	1	22
0	0	0	0	0	1	1	0	1	0	1	0	1	12	1	1	0	0	1	0	23
0	0	0	0	1	0	2	0	1	0	1	1	0	13	1	1	0	0	1	1	24
0	0	0	0	1	1	3	0	1	1	0	0	1	14	1	1	0	1	0	1	25
0	0	0	1	0	1	4	1	0	0	0	1	0	15	1	1	0	1	1	0	26
0	0	0	1	1	0	5	1	0	0	0	1	1	16	1	1	1	0	0	1	27
0	0	1	0	0	1	6	1	0	0	1	0	1	17	1	1	1	0	1	0	28
0	0	1	0	1	0	7	1	0	0	1	1	0	18	1	1	1	0	1	1	29
0	0	1	0	1	1	8	1	0	1	0	0	1	19	1	1	1	1	0	1	30
0	0	1	1	0	1	9	1	0	1	0	1	0	20	1	1	1	1	1	0	31
0	1	0	0	1	0	10	1	0	1	0	1	1	21	1	1	1	1	1	1	32

Таблиця 3.3 – Коди послідовних станів лічильника, що додає

Для розробки структурної організації лічильника, що додає, потрібно

спочатку обрати тип тригерів, на яких він буде побудований. Оскільки у кожному такті стан лічильника встановлюється на основі його ж попереднього стану, то логічно буде обрати динамічні тригери. серед них потрібно обрати такі, що дозволяють організувати комбінаційну частину з мінімальними витратами.

Розглянемо варіанти з D-тригерами і тактованими Т-тригерами.

Для варіанту організації вказаного лічильника на основі тактованих Ттригерів логічні вирази для і-го розряду будуть мати вид

$$B_{i} = Q_{i} \land Q_{i-1} \land Q_{i-2},$$

$$T_{i} = B_{i} \lor B_{i+1} \lor B_{i+2}.$$
(3.8)

Для варіанту організації вказаного лічильника на основі D-тригерів дані вирази будуть мати вид

$$\begin{split} \mathbf{B}_{i} &= \mathbf{Q}_{i} \wedge \mathbf{Q}_{i-1} \wedge \mathbf{Q}_{i-2}, \\ \mathbf{D}_{i} &= \overline{\mathbf{Q}}_{i} \wedge (\mathbf{B}_{i} \vee \mathbf{B}_{i+1} \vee \mathbf{B}_{i+2}). \end{split} \tag{3.9}$$

Очевидно, що реалізація логічного виразу (3.8) потребує менше апаратних витрат, ніж реалізація виразу (3.9). Тому для структурної організації лічильників у МФ-системі числення обирається тактований лічильний тригер.

Комбінаційна частина лічильника повинна у кожному і-у розряді містити два логічних елемента: E1_i і E2_i. Елемент E1_i призначений для виділення умови і-го FL-перетворення, а елемент E2_i призначений для формування сигналу інвертування стану і-го тригера при виконанні умови FL-перетворення в одному з 3-х сусідніх розрядів.

Враховуючи особливості структурної організації крайніх молодших і крайніх старших розрядів, булеві вирази для логічних елементів і-го розряду

E1_i і E2_i можна представити у такому виді:

$$\begin{split} E1_{i \geq 2} &: \overline{Q_i \wedge \overline{Q_{i-1}} \wedge \overline{Q_{i-2}}} ; \\ E2_1 &: \overline{Q_2 \wedge Q_1} ; \\ E2_2 &: \overline{Q_2 \wedge El_3 \wedge El_4} ; \\ E2_{2 < i < N-1} &: \overline{El_i \wedge El_{i+1} \wedge El_{i+2}} ; \\ E2_{N-1} &: \overline{El_N \wedge El_{N-1}} ; \\ E2_N &: \overline{El_N} . \end{split}$$

На рис. 3.9 зображено структурну організацію швидкодіючого лічильника, шестирозрядного ЩО додає МФ-системі числення, y побудованого на основі лічильних тригерів. Лічильник складається з розрядних блоків 1, 2, 3.1, 3.2, 3.3, 3.4. На рисунку зображено структурну організацію лічильника, що має вхід ТІ тактових імпульсів. На вхід ТІ поступають імпульсні сигнали, що повинні підраховуватись. Також лічильник має вхід ПВ початкового встановлення, призначений для встановлення всіх тригерів лічильника у нульовий стан та вхід логічної одиниці, призначений для подання одиничного потенціалу на відповідні входи двох старших розрядів.

Введення входу логічної одиниці пов'язано з тим, що, починаючи з другого розряду, всі розряди лічильника мають однакову будову. Це дозволяє довільно нарощувати розрядність, але вимагає встановлювати в одиничне значення ті входи комбінаційних схем двох старших розрядів, на які повинні поступати сигнали з неіснуючих більш старших розрядів. Крім того лічильник має шість виходів з Q1 по Q6, з яких поступають сигнали, що відповідають розрядам лічильника з 1-го по 6-й.



Рисунок 3.9 – Функціональна схема швидкодіючого фібоначчієвого лічильника, що додає

На рис. 3.10 зображено структурну організацію розрядного блоку 1 першого розряду.



Рисунок 3.10 – Функціональна схема розрядного блоку першого розряду лічильника, що додає

Вказаний блок має тактований Т-тригер, логічний елемент 2І-НЕ, а також вхід А1, на який поступає сигнал з виходу Q тригера другого розрядного блоку, вхід А2, на який поступає тактовий сигнал ТІ, та вхід А3,

на який поступає сигнал ПВ встановлення у початковий стан. Вхід A1 з'єднаний з першим входом логічного елемента 2I-НЕ, другий вхід якого з'єднаний з прямим виходом лічильного тригера.

Крім того, перший розряд має вихід Q, на який подається сигнал з прямого виходу лічильного тригера даного розряду. У розрядному блоці першого розряду відбувається інвертування лічильного тригера у всіх станах лічильника за виключенням тих, в яких два молодших розряди мають значення 11.

На рис. 3.11 зображено структурну організацію розрядного блоку 2 другого розряду лічильника. Другий розряд лічильника має тактований Ттригер, логічний елемент ЗІ-НЕ. Його будову подібна до будови розрядного блоку 1. Відмінність полягає у наявності ще одного входу, що з'єднаний із третім входом логічного елемента ЗІ-НЕ. В цьому блоці відбувається інвертування стану лічильного тригера у всіх станах лічильника крім тих, в яких перший розряд дорівнює нулю і немає сигналу перетворення у четвертий розряд. Внутрішні зв'язки всередині розрядних блоків першого і другого розрядів організовані по різному у відповідності до логіки їх роботи.



Рисунок 3.11 – Функціональна схема розрядного блоку другого розряду лічильника, що додає

Решта розрядних блоків 3.1, 3.2, 3.3, і 3.4 мають однакову структурну організацію, яку зображено на рис. 3.12, і реалізують відповідно третій, четвертий, п'ятий і шостий розряди лічильника.



Рисунок 3.12 – Функціональна схема розрядних блоків, починаючи з третього, лічильника, що додає

Кожен такий і-й блок має тактований лічильний тригер, перший і другий логічні елементи ЗІ-НЕ, а також вхід А1, на який поступає сигнал з прямого виходу лічильного тригера (i-2)-го розряду, вхід А2, на який поступає сигнал з прямого виходу лічильного тригера (i-1)-го розряду, вхід А3, на який поступає сигнал з виходу В виділення умови FL-перетворення (i+1)-го розряду, вхід А4, на який поступає сигнал з виходу В виділення умови FL-перетворення (i+1)-го розряду, вхід А4, на який поступає сигнал з виходу В виділення умови FL-перетворення (i+2)-го розряду, вхід А5, на який поступає тактовий сигнал TI, та вхід А6, на який поступає сигнал ПВ встановлення у початковий стан.

З рисунків видно, що у середньому кожен розряд лічильника містить лічильний тригер і два логічних елементи І-НЕ. Тобто апаратні витрати такого лічильника відповідають апаратним витратам відомого лічильника з наскрізним перенесенням. Максимальна затримка лічильника на кожному такті визначається часом виконання FL-перетворення і дорівнює часу переключення лічильного тригера плюс затримки двох елементів І-НЕ. Таким чином швидкодія такого лічильника відповідає швидкодії відомого лічильника з паралельним перенесенням. На рис. 3.13 зображено часові діаграми, що пояснюють роботу лічильника і підтверджують його працездатність. Слід зазначити, що на цих часових діаграмах не показано затримки тригерів і логічних елементів.



Рисунок 3.13 – Часові діаграми роботи лічильника, що додає

3.2.2 Лічильник, що віднімає

Розробка схеми структурної організація лічильника, що віднімає у МФсистемі числення, також базується на використанні синхронних лічильних тригерів. Такі тригери дозволяють виконувати інвертування свого стану на основі аналізу свого ж попереднього стану. Використання таких тригерів дозволяє будувати комбінаційну частину лічильника з найменшими апаратними витратами, оскільки одним із способів виконання FR-перетворення є інвертування трьох сусідніх розрядів, якщо у них знаходиться код 100.

Логіка роботи лічильника, що віднімає у МФ-системі числення, може бути задана за допомогою таблиці станів. У табл. 3.4 наведена послідовність кодів станів для прикладу оберненої лічби у шестирозрядному лічильнику, починаючи з коду 100100, який у даній системі числення відповідає
значенню 37 у десятковій системі числення. Слід зазначити, що вказана таблиця представляє стани лічильника, закінчуючи нульовим. При досягненні нульового стану лічильник перестає реагувати на тактові імпульси і залишається в нульовому стані до тих пір, доки не буде примусово встановлений у новий початковий стан.

No crauv	De	na	Значення				
л⊻стану	10	зря,	дил	коду			
	Q6	Q5	Q4	Q3	Q2	Q1	
1	1	0	0	1	0	0	37
2	0	1	1	0	1	0	36
3	0	1	1	0	0	1	35
4	0	1	0	1	1	0	34
5	0	1	0	1	0	1	33
6	0	1	0	1	0	0	32
7	0	1	0	0	1	0	31
8	0	0	1	1	0	1	30
9	0	0	1	1	0	0	29
10	0	0	1	0	1	0	28
11	0	0	1	0	0	1	27
12	0	0	0	1	1	0	26
13	0	0	0	1	0	1	25
14	0	0	0	1	0	0	24
15	0	0	0	0	1	0	23
16	0	0	0	0	0	1	22
17	0	0	0	0	0	0	21

Таблиця 3.4 – Коди послідовних станів лічильника, що віднімає

Комбінаційна частина лічильника повинна у кожному і-у розряді містити два логічних елемента: E1_i і E2_i. Елемент E1_i призначений для виділення умови і-го FR-перетворення, а елемент E2_i призначений для формування сигналу інвертування стану і-го тригера при виконанні умови FR-перетворення в одному з 3-х сусідніх розрядів.

Враховуючи особливості структурної організації крайніх молодших

(першого та другого) і крайніх старших розрядів (N-го та (N-1)-го), а також відповідно до табл. 3.3, булеві вирази для логічних елементів і-го розряду E1_i і E2_i можна представити у такому виді:

$$\begin{split} E1_{i \geq 2} &: \overline{Q_i \wedge \overline{Q_{i-1}} \wedge \overline{Q_{i-2}}} ; \\ E2_1 &: \overline{\overline{Q_2} \wedge \overline{Q_1}} ; \\ E2_2 &: \overline{\overline{Q_2} \wedge E1_3 \wedge E1_4} ; \\ E2_{2 \leq i \leq N-1} &: \overline{E1_i \wedge E1_{i+1} \wedge E1_{i+2}} ; \\ E2_{N-1} &: \overline{E1_N \wedge E1_{N-1}} ; \\ E2_N &: \overline{E1_N} . \end{split}$$

На рис. 3.14 зображено структурну організацію шестирозрядного лічильника, що віднімає, у МФ-системі числення.



Рисунок 3.14 – Функціональна схема швидкодіючого фібоначчієвого лічильника, що віднімає

Лічильник має розрядні блоки 1, 2 першого і другого розрядів та розрядні блоки 3.1-3.4 з третього по шостий розряди. Встановлення лічильника у довільний початковий стан виконується через входи S1 ÷ S6 та входи R1 ÷ R6 відповідно. Тактові імпульси подаються на вхід TI лічильника. Також лічильник має вхід логічної одиниці. Введення входу логічної одиниці пов'язано з тим, що, починаючи з другого розряду, всі розряди лічильника мають однакову будову. Це дозволяє довільно нарощувати розрядність, але вимагає встановлювати в одиничне значення ті входи комбінаційних схем двох старших розрядів, на які повинні поступати сигнали з неіснуючих більш старших розрядів. Крім того лічильник має шість виходів з Q1 по Q6, з яких поступають сигнали, що відповідають розрядам лічильника з 1-го по 6-й.

На рис. 3.15 зображено структурну організацію розрядного блоку 1 першого розряду даного лічильника.



Рисунок 3.15 – Функціональна схема розрядного блоку першого розряду лічильника, що віднімає

Вказаний блок має тактований Т-тригер, логічний елемент 2І-НЕ, а також вхід А1, на який поступає сигнал встановлення лічильного тригера в одиничний стан, вхід А2, на який поступає сигнал встановлення лічильного тригера у нульовий стан, вхід А3, на який поступає тактовий сигнал ТІ та вхід А4, на який подається сигнал з інверсного виходу лічильного тригера другого розряду. Вхід А4 з'єднаний з першим входом логічного елемента

2I-НЕ, другий вхід якого з'єднаний з інверсним виходом лічильного тригера. Крім того, перший розряд має вихід Q, на який подається сигнал з прямого виходу лічильного тригера даного розряду, і вихід nQ, на який подається сигнал з інверсного виходу даного тригера. У розрядному блоці першого розряду відбувається інвертування лічильного тригера у всіх станах лічильника за виключенням тих, в яких два молодших розряди мають значення 00.

На рис. 3.16 зображено структурну організацію розрядного блоку 2 другого розряду даного лічильника. Цей розряд має тактований Т-тригер, логічний елемент ЗІ-НЕ, входи A1÷A4 і виходи Q1÷Q4. Внутрішні зв'язки всередині розрядних блоків першого і другого розрядів організовані по різному у відповідності до логіки їх роботи. В цьому блоці відбувається інвертування стану лічильного тригера у всіх станах лічильника крім тих, в яких два молодших розряди мають значення 10.



Рисунок 3.16 – Функціональна схема розрядного блоку другого розряду лічильника, що віднімає

Розрядні блоки такого лічильника з третього по шостий розряди мають однакову структурну організацію, представлену на рис. 3.17.

На рис. 3.18 представлено часові діаграми сигналів, що у кожному такті роботи запропонованого лічильника формуються на виходах тригерів (сигнали Q1-Q5), на виходах схем "І-НЕ" першого рівня (сигнали 3.1.Е1-

3.4.Е1) і на виходах схем "І-НЕ" другого рівня (сигнали 1.Е2, 2.Е2, 3.1.В-3.4.В), а також коди станів лічильника та значення цих кодів. Вказані часові діаграми пояснюють роботу лічильника і підтверджують його працездатність. Слід зазначити, що на діаграмах не показано затримки тригерів і логічних елементів.



Рисунок 3.17 – Функціональна схема розрядного блоку, починаючи з третього, у лічильнику, що віднімає



Рисунок 3.18 – Часові діаграми сигналів при роботі лічильника, що віднімає

3.2.3 Реверсивний лічильник

Побудова швидкодіючого реверсивного фібоначчієвого лічильника базується на трьох властивостях фібоначчієвої системи числення:

1. Можливості реалізації перенесення і запозичення за допомогою F-перетворень.

2. Симетричності визначення умов виконання FL- та FR-перетворень.

3. Подібності виконання FL- та FR-перетворень.

Перша властивість випливає з відомого співвідношення [64]: у фібоначчієвій системі числення для будь-якої тріади сусідніх розрядів виконується фібоначчієве співвідношення 100 = 011. Це дозволяє виконувати над ними FL- та FR-перетворення, які є окремим випадком адитивних перетворень – умовних арифметичних операцій, описаних в [95].

При роботі реверсивного фібоначчієвого лічильника у режимі прямої лічби потрібно крім додавання одиниці в молодший розряд виконувати всі можливі FL-перетворення коду. Це унеможливить появу у ньому довгих послідовностей одиниць, через які можливе виникнення перенесення. При роботі реверсивного фібоначчієвого лічильника у режимі оберненої лічби потрібно крім віднімання одиниці від молодшого розряду виконувати всі можливі FR-перетворення коду. Це унеможливить появу у ньому довгих послідовностей нулів після одиниці, через які можливе виникнення запозичення. При зміні режиму лічби з прямого на обернений спочатку у режимі прямої лічби виконується додавання одиниці у молодшому розряді і FL-перетворення коду, а потім у режимі оберненої лічби виконується віднімання одиниці у молодшому розряді і FR-перетворення коду, як це показано у табл. 3.5, у якій перші 22 такти виконується пряма лічба (керуючий сигнал P = 0), а решту тактів виконується обернена лічба (керуючий сигнал P = 1).

Основною відмінністю FL- та FR-перетворень від перенесень і запозичень є те, що їх можна виконувати раніше, ніж з'явиться переповнення чи від'ємне значення у розрядах. Більш раннє виконання фібоначчієвих

перетворень призводить до неможливості появи у лічильнику кодів типу 01...1 (всі одиниці після нуля) при прямій лічбі, чи кодів типу 10...0 (всі нулі після одиниці) при оберненій лічбі, оскільки в режимі прямої лічби коду 01...1 буде передувати код 0110..., який призведе до виконання відповідного FL-перетворення і переходу до коду 1000.... Аналогічно у режимі оберненої лічби коду 10...0 буде передувати код 1001..., який призведе до відповідного FR-перетворення і переходу до коду 0111...

Таблиця 3.5. Коди послідовних станів 6-розрядного реверсивного лічильника при зміні режиму лічби

Р	Код						N⁰	Значення	Р	Код						N⁰	Значення
	Q6	Q5	Q4	Q3	Q2	Q1	стану			Q6	Q5	Q4	Q3	Q2	Q1	стану	
0	0	0	0	0	0	0	0	0	1	1	0	1	1	0	0	22	21
0	0	0	0	0	0	1	1	1	1	1	0	1	0	1	0	23	20
0	0	0	0	0	1	0	2	2	1	1	0	1	0	0	1	24	19
0	0	0	0	0	1	1	3	3	1	1	0	0	1	1	0	25	18
0	0	0	0	1	0	1	4	4	1	0	1	1	1	0	1	26	17
0	0	0	0	1	1	0	5	5	1	0	1	1	1	0	0	27	16
0	0	0	1	0	0	1	6	6	1	0	1	1	0	1	0	28	15
0	0	0	1	0	1	0	7	7	1	0	1	1	0	0	1	29	14
0	0	0	1	0	1	1	8	8	1	0	1	0	1	1	0	30	13
0	0	0	1	1	0	1	9	9	1	0	1	0	1	0	1	31	12
0	0	1	0	0	1	0	10	10	1	0	1	0	1	0	0	32	11
0	0	1	0	0	1	1	11	11	1	0	1	0	0	1	0	33	10
0	0	1	0	1	0	1	12	12	1	0	0	1	1	0	1	34	9
0	0	1	0	1	1	0	13	13	1	0	0	1	1	0	0	35	8
0	0	1	1	0	0	1	14	14	1	0	0	1	0	1	0	36	7
0	1	0	0	0	1	0	15	15	1	0	0	1	0	0	1	37	6
0	1	0	0	0	1	1	16	16	1	0	0	0	1	1	0	38	5
0	1	0	0	1	0	1	17	17	1	0	0	0	1	0	1	39	4
0	1	0	0	1	1	0	18	18	1	0	0	0	1	0	0	40	3
0	1	0	1	0	0	1	19	19	1	0	0	0	0	1	0	41	2
0	1	0	1	0	1	0	20	20	1	0	0	0	0	0	1	42	1
0	1	0	1	0	1	1	21	21	1	0	0	0	0	0	0	43	0
0	1	0	1	1	0	1	22	22									

Друга властивість фібоначчієвої системи числення, що полягає у симетричності визначення умов FL- та FR-перетворень, дозволяє визначати ці умови за допомогою одних і тих самих логічних елементів. Дійсно,

умовою виконання FL-перетворення є код 011 у тріаді, а умовою виконання FR-перетворення є обернений йому код 100 у тріаді. Тобто, визначення умови виконання FR-перетворення реалізується за допомогою тієї самої кон'юнкції, ЩО i визначення умови для FL-перетворення, якщо проінвертувати сигнали на вході цієї кон'юнкції. Для цього потрібен логічний елемент, який здійснює керовану інверсію логічного сигналу в залежності від режиму лічби. Таку функцію виконує логічний елемент "ВИКЛЮЧНЕ АБО". Якщо на одному із входів цього елемента (який будемо вважати керуючим) присутній одиничний сигнал, то сигнал, що поступає на інший вхід (який будемо вважати інформаційним) буде проінвертовано на виході. Якщо ж на керуючому вході присутній нульовий сигнал, то інвертування інформаційного сигналу не відбудеться. Отже, виділення умови виконання FL- та FR-перетворення у тріаді описується виразом

 $(\overline{\mathbf{Q}}_{i} \oplus \mathbf{P}) \land (\mathbf{Q}_{i-1} \oplus \mathbf{P}) \land (\mathbf{Q}_{i-2} \oplus \mathbf{P}),$

де Q_i – інверсний вихід тригера старшого розряду тріади, Q_{i-1} , Q_{i-2} – прямі виходи молодших розрядів тріади, P – режим лічби (0 – пряма лічба, 1 – обернена лічба).

Третя властивість фібоначчієвої системи числення, що полягає у подібності виконання FL- та FR-перетворень, дозволяє реалізувати ці перетворення за допомогою одних і тих самих елементів. Дійсно, у фібоначчієвій системі числення умовою FL-перетворення є код 011, а результатом є код 100. І навпаки, умовою FR-перетворення є код 100, а результатом є код 011. Якщо для побудови лічильника використовувати синхронні лічильні тригери, то обидві операції можна реалізувати за допомогою інвертування розрядів у тріадах.

Враховуючи описані особливості фібоначчієвої системи числення та переходи станів лічильника, представлених у таблицях, і використовуючи синхронні лічильні тригери, можна побудувати комбінаційну частину схеми

N-розрядного швидкодіючого реверсивного фібоначчієвого лічильника за такими логічними виразами:

$$\begin{split} \mathbf{A}_{i} &= \mathbf{P} \oplus \mathbf{Q}_{i} \ \text{при } 0 \leq i \leq N-2; \\ \mathbf{n} \mathbf{A}_{i} &= \mathbf{P} \oplus \overline{\mathbf{Q}}_{i} \ \text{при } 1 \leq i \leq N-1; \\ \mathbf{B}_{0} &= \overline{\mathbf{A}_{0} \wedge \mathbf{A}_{1}}; \\ \mathbf{B}_{1} &= \overline{\mathbf{A}_{0} \wedge \mathbf{n} \mathbf{A}_{1}}; \\ \mathbf{B}_{i} &= \overline{\mathbf{A}_{i-2} \wedge \mathbf{A}_{i-1} \wedge \mathbf{n} \mathbf{A}_{i}} \ \text{при } 2 \leq i \leq N-1; \\ \mathbf{T}_{0} &= \mathbf{B}_{0} \wedge \mathbf{B}_{2}; \\ \mathbf{T}_{i} &= \overline{\mathbf{B}_{i-2} \wedge \mathbf{B}_{i-1} \wedge \mathbf{B}_{i}} \ \text{при } 1 \leq i \leq N-3; \\ \mathbf{T}_{n-2} &= \overline{\mathbf{B}_{n-2} \wedge \mathbf{B}_{n-1}}; \\ \mathbf{T}_{n-1} &= \overline{\mathbf{B}_{n-1}}, \end{split}$$

де A_i – сигнал з прямого виходу тригера i-го розряду у режимі прямої лічби i з оберненого виходу даного тригера у режимі оберненої лічби, nA_i – сигнал з оберненого виходу тригера i-го розряду у режимі прямої лічби i з прямого виходу даного тригера у режимі оберненої лічби, B_i – сигнал FLперетворення i-го розряду, T_i – сигнал, що подається на T-вхід лічильного тригера i-го розряду, N – розрядність лічильника.

На рис. 3.19 зображено схему 6-розрядного реверсивного лічильника, побудованого за наведеними вище виразами. З цього рисунка видно, що Функціональна схема лічильника складається з окремих розрядних блоків, причому, розрядні блоки першого і другого розрядів відрізняються від інших розрядних блоків. Решта розрядних блоків має однакову структуру, що дозволяє легко нарощувати розрядність лічильника. При цьому апаратні витрати збільшуються лінійно. З метою збереження подібності розрядних блоків і для врахування особливості роботи двох найстарших розрядів на відповідні їх входи подається сигнал логічної одиниці.



Рисунок 3.19 – Функціональна схема швидкодіючого реверсивного фібоначчієвого лічильника

Структурну організацію розрядного блоку першого розряду зображено на рис. 3.20.



Рисунок 3.20 – Функціональна схема розрядного блоку першого розряду реверсивного фібоначчієвого лічильника

Вказаний блок має тактований лічильний тригер, логічний елемент ВИКЛЮЧНЕ АБО, логічний елемент 2І-НЕ і логічний елемент 2І. Крім того, блок має вхід задання режиму Р, на який подається нульовий сигнал в режимі прямої лічби і одиничний сигнал в режимі оберненої лічби; тактовий вхід С, на який подаються імпульси для виконання лічби; інформаційний вхід A1, на який подається сигнал з виходу A розрядного блоку другого розряду, інформаційний вхід B1, на який подається сигнал з виходу B третього розряду; вхід S, на який подається нульовий сигнал для встановлення лічильного тригера в одиничний стан та вхід R, на який подається нульовий сигнал для встановлення лічильного тригера в нульовий стан. У розрядному блоці першого розряду відбувається інвертування лічильного тригера у всіх станах за виключенням тих, в яких два молодших розряди мають значення 11 у режимі прямої лічби і 00 у режимі оберненої лічби.

На рис. 3.21 зображено структурну організацію розрядного блоку 2 другого розряду лічильника.



Рисунок 3.21 – Функціональна схема розрядного блоку другого розряду реверсивного фібоначчієвого лічильника

Вказаний блок має тактований лічильний тригер, два логічних елементи ВИКЛЮЧНЕ АБО, логічний елемент 2І-НЕ і логічний елемент ЗІ-НЕ. Крім того, блок має такі самі входи Р, С, А1, В1, S, R і виходи Q, A, як і розрядний блок першого розряду. Призначення цих входів і виходів описано раніше. Додатково другий розрядний блок має ще вхід В2, на який подається сигнал з виходу В розрядного блока четвертого розряду. У розрядному блоці другого розряду у режимі прямої лічби відбувається інвертування лічильного тригера у тих станах лічильника, в яких виконується умова виконання FLперетворення для другого, третього або четвертого розряду. У режимі оберненої лічби відбувається інвертування лічильного тригера у тих станах лічильника, в яких для цих же розрядів виконується умова виконання FRперетворення.

На рис. 3.22 зображено структурну організацію розрядного блоку 3 і-го розряду лічильника, починаючи з третього.



Рисунок 3.22 – Функціональна схема розрядного блоку і-го розряду реверсивного фібоначчієвого лічильника, починаючи з третього

Вказаний блок має тактований лічильний тригер, два логічних елементи ВИКЛЮЧНЕ АБО і два логічних елементи ЗІ-НЕ. Крім того, блок має такі самі входи Р, С, А1, В1, В2, S, R і виходи Q, A як і розрядний блок другого розряду. Призначення цих входів і виходів описано раніше. Додатково і-й розрядний блок має ще вхід А2, на який подається сигнал з виходу А розрядного блока (i-2)-го розряду. Логіка роботи цього розрядного блоку така сама, що і розрядного блоку другого розряду. На рис. 3.23 зображено часову діаграму роботи реверсивного фібоначчієвого лічильника, в якому починаючи з коду 010110, перші 9 тактів виконується пряма лічба, а наступні 9 тактів виконується обернена лічба. Вказані часові діаграми пояснюють роботу лічильника і підтверджують його працездатність. Варто зазначити, що на діаграмах не показано затримки тригерів і логічних елементів.



Рисунок 3.23 – Часові діаграми сигналів при роботі реверсивного лічильника

Оцінимо апаратні витрати і швидкодію розроблених в цьому розділі лічильників. Як видно з рис. 3.9, 3.14 та 3.19, вони мають регулярну структуру зв'язків, а комбінаційні частини цих лічильників можуть бути виконані на однотипних логічних елементах "І-НЕ". Це надає можливість ефективної їх реалізації в інтегральному виконанні, а також можливість необмеженого нарощування розрядності при лінійному зростанні апаратних витрат. 3 рис. 3.13, 3.18 та 3.23 видно, що розповсюдження перенесення в наведених лічильниках на кожному такті відбувається не далі, ніж на три розряди як у режимі прямої, так і у режимі оберненої лічби. Причому, довжина перенесення не залежить від розрядності. Тому у них може бути реалізовано паралельне перенесення без значних апаратних витрат, як це має місце у класичних відомих лічильниках. Важливою перевагою таких лічильників є також те, що через незначне розповсюдження перенесення у них на кожному такті лічби відбувається перемикання лише невеликої кількості розрядів. Це надає підвищеної завадостійкості запропонованим фібоначчієвим лічильникам. Отже, запропоновані лічильники поєднують ефективну апаратну реалізацію з високою швидкодією, що робить їх перспективними при використанні у різноманітних обчислювальних пристроях.

3.3 Висновки

У цьому розділі автором було:

1. Розглянуто інформаційні аспекти та запропоновано методи лічби у модифікованій фібоначчієвій системі числення (МФ-системі числення).

 Наведено формальний опис вказаної системи числення за допомогою алфавіту та фібоначчієвого співвідношення, що задає базис.
 Запропонована система числення має меншу надлишковість, ніж відома фібоначчієва система числення.

3. Описано правила представлення цілих чисел у МФ-системі такої числення. Важливою характеристикою системи € наявність фібоначчієвого співвідношення (F-співвідношення) між вагами розрядів, яке дозволяє виконувати у цій системі числення фібоначчієві перетворення з перенесенням у старші розряди (FL-перетворення) і з перенесенням у молодші розряди (FR-перетворення). Фібоначчієві перетворення є умовними арифметичними операціями, що виконуються над тріадами сусідніх розрядів і являють собою реалізацію перенесення і запозичення при додаванні і відніманні. Виконання F-перетворень у процесі лічби дозволяє зменшити довжину максимального перенесення, що може виникнути на кожному такті,

і таким чином підвищити її швидкодію.

4. Доведено твердження про обмеженість довжини перенесення при лічбі з використанням F-перетворень.

5. Проведено аналіз обмежень при заданні початкових кодів і виконання лічби при досягненні граничних значень та запропоновано рекомендації по коректній організації даних аспектів процесу. Наукові результати розробки інформаційних аспектів та методів лічби у модифікованій фібоначчієвій системі числення були опубліковані в [109]-[110].

6. Вперше запропоновано метод побудови швидкодіючих лічильників, особливість якого полягає у використанні для їх синтезу модифікованої системи числення Фібоначчі, що дозволяє розширити діапазон лічби та зменшити кількість обладнання порівняно з відомою системою числення Фібоначчі, а також зменшити кількість перенесень (максимум до 5) порівняно із класичною двійковою системою числення.

7. На основі теоретичних досліджень запропоновано фібоначчієві лічильники трьох видів: лічильник, що додає, лічильник, що віднімає і реверсивний лічильник. Розроблено загальні схеми структурної організації кожного виду лічильника та схеми структурної організації їх окремих розрядів. Наведено приклади часових діаграм запропонованих лічильників, що пояснюють їх роботу та підтверджують працездатність. Аналіз наведених структурних рішень і часових діаграм дозволив автору зробити оцінку апаратних витрат і швидкодії розроблених ним лічильників. Вказаний аналіз довів, що описані у розділі 3 фібоначчієві лічильники поєднують ефективну апаратну реалізацію з високою швидкодією, що робить їх перспективними при використанні у різноманітних обчислювальних пристроях. Наукові результати розробки схем структурної реалізації фібоначчієвих лічильників, запропонованих автором, були опубліковані в [111]-[116].

РОЗДІЛ 4 РЕКОМЕНДАЦІЇ ЩОДО ПРОЕКТУВАННЯ ЗАСОБІВ ГЕНЕРУВАННЯ ПИЛКОПОДІБНИХ СИГНАЛІВ ПІДВИЩЕНОЇ ЛІНІЙНОСТІ ІЗ НИЗЬКОГЛІТЧЕВИМ КОДУВАННЯМ

У цьому розділі надано рекомендації щодо проектування засобів генерування пилкоподібних сигналів підвищеної лінійності із низькоглітчевим Розроблено структурні кодуванням. i принципові схеми двотактних підсилювачів постійного струму (ДППС) з параметричним коригуванням зсуву нуля та з вхідним каскадом на польових транзисторах. Запропоновано організацію генераторів пилкоподібних та конусоподібних структурну сигналів основі фібоначчієвого цифроаналогового аналогових на перетворювача та з використанням швидкодіючих фібоначчієвих лічильників. Надано опис структурної організації таких генераторів та функціональної схеми лічильників, що входять до їх складу, а також детально розглянута та проаналізована їх робота. Описано розробку програмного забезпечення для моделювання роботи швидкодіючого фібоначчієвого лічильника.

4.1 Перетворювач струм-напруга на базі швидкодіючого високолінійного двотактного балансного підсилювача

Розглядаючи багаторозрядні аналого-цифрові системи очевидним є те, що ЦАП разом із вихідним підсилювачем є одним з основних функціональних вузлів. При цьому до них висуваються вимоги високої швидкодії та зменшення так званих глітчів – завад, що виникають при перемиканні розрядів у процесі зміни коду.

Як відомо, багаторозрядні ЦА-перетворювачі містять у своїй структурі ті чи інші аналогові вузли, від характеристик яких у значній мірі залежать вихідні статичні і динамічні характеристики систем та перетворювачів у цілому. Водночас високі показники точності можуть бути досягнуті лише при низькому рівні некоригованих похибок аналогових пристроїв, що входять до складу цих систем, які, у свою чергу, можуть бути досягнуті структурним і схемотехнічним шляхом [70].

Відомо, що на базі підсилювачів можна реалізувати усі необхідні аналогові вузли такі як: буфери напруги, нормуючі підсилювачі, перетворювачі струм-напруга і напруга-струм, підсилювачі різниці та інші [18], [70], [124]-[125]. Найкращі показники для побудови високолінійних аналогових пристроїв мають ДППС із балансними зворотними зв'язками, які дозволяють достатньо зменшити рівень некоригованих похибок. Водночас, побудова таких ДППС потребує точного завдання струму робочої точки [69].

Також відомо, що застосування підсилювачів струму з низькоомним входом має певну перевагу і дозволяє істотно зменшити вплив глітчів і будувати вузли багаторозрядних швидкодіючих струмових ЦАП, а також АЦП на їх основі [126].

Узагальнена структурна схема ДППС може мати вигляд, як показано на рис. 4.1.

Вказаний ДППС містить підсилювальні каскади, а саме: вхідний двотактний (ВДК), проміжні (ППК1, ППК2), двотактний вихідний (ДВК). Робоча точка ВДК задається Напругами зміщення $+U_{3M}$, $-U_{3M}$. Для завдання режиму по постійному струму транзисторів ВДК та ППК1 і ППК2 використовується двонаправлений відбивач струму (ДВС) та компенсатори струму (КС). ДВС, КС1 і КС2 утворюють кола балансних зворотних зв'язків (БЗЗ). Відбивачі струму (ВС1, ВС2) забезпечують розв'язку ППК1 і ППК2 із ДВК.

Коефіцієнти підсилення по струму по каналах визначаються:

$$K_{i}' = K_{i \, \theta x}' \cdot K_{i n}' \cdot K_{i \theta c}' \cdot K_{i \, \theta u x}',$$

$$K_{i}'' = K_{i \, \theta x}'' \cdot K_{i n}'' \cdot K_{i \theta c}'' \cdot K_{i \, \theta u x}'',$$

де *К'*_{*i* вх}, *К*"_{*i* вх} – коефіцієнти підсилення по струму ВДК відповідно по

верхньому і нижньому каналах, K'_{n}, K''_{n} – коефіцієнт підсилення по струму ППК1 і ППК2, $K'_{i \, BC}, K''_{i \, BC}$ – коефіцієнт підсилення по струму BC1 і BC2 по верхньому і нижньому каналах відповідно, $K'_{i \, BUX}, K''_{i \, BUX}$ – коефіцієнти підсилення по струму ДВК відповідно по верхньому і нижньому каналах.



Рисунок 4.1 – Узагальнена структурна схема ДППС

Специфікою ДППС на біполярних транзисторах є наявність ненульового вхідного струму, що призводить до появи похибки зсуву нуля ΔU_{3c0} , причому $\Delta U_{3c0} = \Delta I_{3c0} \cdot R_{M}$, при $I_{ex} = 0$.

Для зменшення похибки зсуву нуля відомо метод структурнофункціональної організації ДППС із автокоригуванням зсуву нуля [70], схему якого наведено на рис. 4.2.

Імітатор вхідного каскаду (ІВК) та перетворювачі струмів (ПС1, ПС2) утворюють блок автокоригування нуля (БАН), який забезпечує автокоригування струму I_{3c0} параметричним методом таким чином, що $\Delta I_{3c0} \rightarrow$ 0. Це, у свою чергу, дозволяє зменшити похибку зсуву нуля на 1-2 порядки.

За розглянутою структурно-функціональною організацією побудовано ДППС, який захищено патентом України [101], принципову схему якого показано на рис. 4.3.



Рисунок 4.2 – Структурно схема ДППС із автокоригуванням зсуву нуля

Підсилювач містить ВДК, який побудовано на транзисторах T14-T17. Робоча точка цього каскаду задається джерелом струму I1, а також ВС, які побудовано на транзисторах T1,T2,T3,T8 відповідно.

На транзисторах Т4-Т7 побудовано IBK, який разом ПС, що побудовано на транзисторах Т9-Т12 відповідно, утворюють БАН, який у свою чергу формує компенсуючий I_{3c0} та здійснює автокоригування зміщення нуля. Для завдання

режиму по постійному струму транзисторів T15 і T16 ВДК та T26 і T29 ППК використовується ДВС, який побудовано на транзисторах T22, T23, T27 і T28, та КС, які побудовано на транзисторах T13, T18, T19, T20, T21, T24 відповідно. Транзистори T25, T31, T33, T34 та T30, T32, T37, T38 утворюють складені відбивачі Уїлсона і забезпечують розв'язку ППК із виходом схеми, який побудовано на транзисторах T35, T36, T39, T40, що разом утворюють ДВК.



Рисунок 4.3 – Принципова схема ДППС із автокоригуванням зсуву нуля

Статичні характеристики схеми, зокрема, АЧХ, ФЧХ, нелінійність наведено на рис. 4.4.

ДППС, який побудовано за розглянутою структурно-функціональною організацією, забезпечує такі характеристики:

коефіцієнт підсилення К_i: 95 дБ;

- похибка лінійності $\delta_n = 0.000016\%$;
- струм зсуву нуля: 90 нА;
- діапазон вихідного струму: ± 1 мА;
- діапазон вихідної напруги: ± 10 В;
- вхідний опір: 3,4 кОм;
- частота повної неспотворювальної потужності: 850 кГц;
- частота одиничного підсилення: 980 МГц.



Рисунок 4.4 – Результати моделювання ДППС: а) АЧХ і ФЧХ; б) нелінійність передатної характеристики

Для дослідження високих динамічних характеристик ДППС при роботі ЦА-перетворювачів і відпрацюванні глітчів доцільно використати схему, яку наведено на рис. 4.5.



Рисунок 4.5 – Схема ЦАП для дослідження динамічних характеристик цифрового генератора аналогових сигналів

Як відомо, глітчі виникають при перемиканні розрядів у процесі зміни коду. Для прикладу візьмемо переходи між кодовими комбінаціями наступного вигляду:

$$y_3 y_2 y_1 : 0 \ 11 \to 100 \to 011.$$

Під час роботи кодові комбінації надходять на цифрові входи y_3, y_2, y_1 відповідно, що призводить до спрацювання ключів, які побудовано на діодах Д1-Д6 відповідно. При цьому в моменти перемикання кодових комбінацій на вході ДППС виникають глічі, які показано на рис. 4.6.



Рисунок 4.6 – Глітчі вхідного сигналу ДППС

На рис. 4.7 показано перехідну характеристику ДППС для різних амплітуд вхідного сигналу. При меншій амплітуді глітчі відпрацьовуються ДППС, проте збільшується час встановлення амплітуди вихідного сигналу. Водночас, збільшення амплітуди вихідного сигналу і, як наслідок, зменшення часу встановлення, не дозволяє ДППС повністю відпрацювати глітчі.



Рисунок 4.7 – Перехідна характеристика ДППС

При розробці багато розрядних цифроаналогових системи, а також ЦА-перетворювачів, існує необхідність роботи із вхідними та вихідними сигналами не лише у вигляді струму, але й напруги. Не дивлячись на меншу швидкодію систем з виходом по напрузі, порівняно зі струмовими, вони також потребують ДППС. Відомим підходом до вирішення є застосування перетворювачів струм-напруга, напруга-напруга та напруга-струм, проте такого роду вузли є джерелом додаткових некоригованих похибок та апаратної надлишковості.

Відомо підходи щодо побудови ДППС із використанням польових транзисторів [70], що дозволяє вирішити питання узгодження сигналів по напрузі.

Відповідно, було розроблено ДППС, який захищено патентом України [100], принципову схему якого показано на рис. 4.8.



Рисунок 4.8 – Принципова схема ДППС із польовими транзисторами

Підсилювач містить ВДК, який побудовано на польових транзисторах T7 і T8. Робоча точка цього каскаду задається джерелами струму I1 та I2, а також IBK на польових транзисторах T2 і T3 через BC, які побудовано на транзисторах T15-T18 відповідно. Статичні характеристики схеми, зокрема, AЧX, ФЧХ, нелінійність наведено на рис. 4.9.



Рисунок 4.9 – Результати моделювання ДППС із польовими транзисторами: а) АЧХ і ФЧХ; б) нелінійність передатної характеристики

ДППС забезпечує такі характеристики:

- коефіцієнт підсилення K_i: 40 дБ;
- похибка лінійності $\delta_n = 0.00045\%$;
- напруга зсуву нуля ≤ 10 мкВ;
- діапазон вихідного струму: ± 1 мА;
- діапазон вихідної напруги: ± 10 В;
- вхідний опір: 36 кОм;
- частота повної неспотворювальної потужності: 600 кГц;
- частота одиничного підсилення: 820 МГц.

Більш детально принципи функціонування та побудови вище згаданих схем ДППС описано у працях [110]-[101].

4.2 Структури генераторів пилкоподібних сигналів підвищеної лінійності із низькоглітчевим кодуванням

У цифровій техніці широко використовуються лінійно-змінювані аналогові сигнали, до яких висуваються вимоги високої точності і швидкості їх генерування. Як правило, такі сигнали формуються за допомогою генераторів лінійно-змінюваних аналогових сигналів (ГЛАС), що мають у своєму складі цифро-аналогові перетворювачі (ЦАП) та генератори послідовності цифрових кодів (ГПЦК), які на кожному такті подають на входи ЦАП лінійно зростаючий або лінійно спадаючий цифровий код, як це показано на рис. 4.10.

Одним з найважливіших чинників, які впливають на точність генерованих сигналів, є лінійність характеристики перетворення ЦАП. Проте, для більш широкого застосування такі генератори повинні мати також і високу швидкодію.



Рисунок 4.10 – Структурна організація генератора лінійних аналогових сигналів на основі ЦАП

Визначимо найбільш ефективні шляхи забезпечення відповідності вказаним вимогам. Відомо [70], що для вирішення задачі генерації високоточних лінійних аналогових сигналів оптимально підходять цифроаналогові перетворювачі у кодах Фібоначчі і золотої пропорції, оскільки вони за рахунок згорток і розгорток цифрового коду на своєму вході дозволяють підтримувати високу ступінь лінійності перетворення протягом довгого часу і в різних умовах експлуатації. Далі проаналізуємо шляхи підвищення швидкості генерації даних сигналів. Представлений на рис. 4.10 генератор формує лінійний аналоговий сигнал у по-тактовому режимі. Швидкодія такого генератора визначається часом t_{гі} затримки формування аналогового сигналу на кожному і-у такті. Він складається з часу t_{кі} затримки генерації чергового цифрового коду і часу t_{пі} перетворення його в аналогову величину:

$$t_{\Gamma i} = t_{Ki} + t_{\Pi i}$$

Слід зазначити, що час перетворення цифрового коду в аналогову величину у ЦАП на основі кодів Фібоначчі значно менший від часу генерації чергового цифрового коду. Тобто, $t_{\Pi i} \ll t_{Ki}$. Тому $t_{\Gamma i} \approx t_{Ki}$. Отже, швидкодія роботи генератора лінійних аналогових сигналів на основі ЦАП в основному визначається швидкістю формування цифрових сигналів. Тому швидкість роботи генераторів лінійно-змінюваних сигналів, побудованих на їх основі, обмежується лише швидкістю формування цифрових кодів.

На шляху побудови генераторів даного виду виникає проблема глітчів. Як було показано у попередніх розділах, в цифро-аналогових перетворювачах глітчі утворюються під час зміни кодів на вході ЦАП. Величина цих глітчів прямо пропорціональна кількості розрядів, що перемикаються на кожному такті. Отже, для її зменшення потрібно зменшити кількість розрядів коду, що перемикаються одночасно. У загальному випадку це неможливо, проте, якщо сигнал змінюється послідовно за певною закономірністю, то дана задача може отримати ефективне вирішення.

4.2.1 Генератор пилкопобідних сигналів

У цьому пункті описано запропонований автором генератор сигналів підвищеної лінійності із низькоглітчевим кодуванням (НГПС), в якому підвищується швидкодія в режимі генерування лінійно-змінної вихідної аналогової величини та зменшується величина глітчів, що у свою чергу, розширює галузь його використання у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Запропонований генератор містить пристрій для підсумовування еталонних величин (СЕВ), генератор тактових імпульсів (ГТІ), цифроаналоговий перетворювач в коді Фібоначчі (ФЦАП) та лічильник у МФ-системі числення (ФЛ), як це показано на рис. 4.11.



Рисунок 4.11 – Структурна схема генератора пилкоподібних сигналів підвищеної лінійності із низькоглітчевим кодуванням

Лічильник у МФ-системі числення зображено на рис. 4.12. Структурна організація лічильника містить вхід встановлення у початковий стан (ПВ), вхід тактових імпульсів (TI), вхід одиничного потенціалу ("1"), N інформаційних виходів (Q1-Q7), та у кожному і-му розряді містить лічильний тригер, вхід C синхронізації якого з'єднаний зі входом тактових імпульсів лічильника, вхід R встановлення у початковий стан з'єднаний зі входом встановлення у початковий стан лічильника, а вихід з'єднаний з і-м інформаційним виходом лічильника.



Рисунок 4.12 – Функціональна схема семирозрядного лічильника у МФ-системі

числення

Перший і другий розряди лічильника містять по одному логічному елементу 2І-НЕ, а кожний розряд лічильника, починаючи з третього, містить перший і другий логічні елементи ЗІ-НЕ.

Вказаний генератор працює наступним чином. Робота починається з подання на його вхід нульового потенціалу, який далі поступає на вхід початкового встановлення ПВ лічильника в МФ-системі числення. Після встановлення одиничного потенціалу на вході ПВ початкового встановлення починається лічба. При надходженні першого імпульсу на вхід ТІ тактових імпульсів, він надходить далі на С-входи лічильних тригерів всіх розрядів, в результаті чого на виході лічильника встановлюється код 0000001, який надходить на вхід цифро-аналогового перетворювача в коді Фібоначчі, з виходу якого надходить на вхід суматора еталонних величин.

Оскільки вихід пристрою для підсумовування еталонних величин з'єднано з виходом генератора аналогових сигналів, то завдяки цьому на виході генератора формується аналогового величина, що відповідає р-коду Фібоначчі 0000001.

При надходженні другого імпульсу з генератора тактових імпульсів ГІ на вхід ТІ тактових імпульсів лічильника в МФ-системі числення, він надходить далі на С-входи лічильних тригерів всіх розрядів і на виході лічильника формується код 0000010, який надходить на вхід цифро-аналогового перетворювача в коді Фібоначчі, з виходу якого надходить на вхід суматора еталонних величин, який формує аналоговому величину на виході цифроаналогового перетворювача.

При надходженні наступного імпульсу з генератора тактових імпульсів ГІ на виході лічильника в МФ-системі числення лічильник переходить в наступний стан, як описано в табл. 4.1.

Принцип роботи лічильника у МФ-системі числення є таким: після подання на вхід початкового встановлення ПВ нульового потенціалу, який далі поступає на R-входи лічильних тригерів всіх розрядів, лічильні тригери всіх розрядів встановлюються у нульовий стан. Нульові потенціали з прямих виходів лічильних тригерів всіх розрядів надходять на входи перших логічних елементів та 3І-НЕ з третього по сьомий розрядів та входи логічного елемента 2І-НЕ першого розряду, на виходах яких встановлюються одиничні потенціали.

Розряди лічильника							No crain	Р	озр	яди	№ стану				
Q7	Q6	G5	Q4	Q3	Q2	Q1	Je crany	Q7	Q6	G5	Q4	Q3	Q2	Q1	Je crairy
0	0	0	0	0	0	0	0	0	1	0	1	0	1	0	20
0	0	0	0	0	0	1	1	0	1	0	1	0	1	1	21
0	0	0	0	0	1	0	2	0	1	0	1	1	0	1	22
0	0	0	0	0	1	1	3	0	1	1	0	0	1	0	23
0	0	0	0	1	0	1	4	1	0	0	0	0	1	1	24
0	0	0	0	1	1	0	5	1	0	0	0	1	0	1	25
0	0	0	1	0	0	1	6	1	0	0	0	1	1	0	26
0	0	0	1	0	1	0	7	1	0	0	1	0	0	1	27
0	0	0	1	0	1	1	8	1	0	0	1	0	1	0	28
0	0	0	1	1	0	1	9	1	0	0	1	0	1	1	29
0	0	1	0	0	1	0	10	1	0	0	1	1	0	1	30
0	0	1	0	0	1	1	11	1	0	1	0	0	1	0	31
0	0	1	0	1	0	1	12	1	0	1	0	0	1	1	32
0	0	1	0	1	1	0	13	1	0	1	0	1	0	1	33
0	0	1	1	0	0	1	14	1	0	1	0	1	1	0	34
0	1	0	0	0	1	0	15	1	0	1	1	0	0	1	35
0	1	0	0	0	1	1	16	1	1	0	0	0	1	0	36
0	1	0	0	1	0	1	17	1	1	0	0	0	1	1	37
0	1	0	0	1	1	0	18	1	1	0	0	1	0	1	38
0	1	0	1	0	0	1	19	1	1	0	0	1	1	0	39

Таблиця 4.1 — Коди послідовних станів лічильника в МФ-системі числення

Одиничні потенціали з виходів перших логічних елементів ЗІ-НЕ з третього по сьомий розрядів надходять на входи других логічних елементів ЗІ-НЕ з третього по сьомий розрядів, на виходах яких встановлюються нульові

потенціали. Одиничні потенціали з інверсного виходу лічильного тригера першого розряду та з виходу першого логічного елемента ЗІ-НЕ четвертого розряду надходять на входи логічного елемента 2І-НЕ другого розряду, на виході якого встановлюється нульовий потенціал, що поступає на Т-вхід лічильного тригера другого розряду.

При надходженні першого імпульсу на вхід ТІ тактових імпульсів, він надходить далі на С-входи лічильних тригерів всіх розрядів. Лічильний тригер першого розряду змінює свій стан на одиничний, а лічильні тригери інших розрядів залишаються у нульовому стані. На інформаційних виходах Q7 ÷ Q1 встановлюється код 0000001. Одиничний потенціал з прямого виходу лічильного тригера першого розряду надходить на перший вхід логічного елемента 2I-НЕ першого розряду та другий вхід першого логічного елемента ЗІ-НЕ третього розряду. На другий вхід логічного елемента 2I-НЕ першого розряду.

На третій вхід першого логічного елемента 3І-НЕ третього розряду надходить нульовий потенціал з прямого виходу лічильного тригера другого розряду. На виході першого логічного елемента ЗІ-НЕ третього розряду залишається одиничний потенціал. Нульовий потенціал з інверсного виходу лічильного тригера першого розряду надходить на перший вхід логічного елемента 2І-НЕ другого розряду. На виході цього елемента встановлюється одиничний потенціал, який надходить на Т-вхід лічильного тригера другого розряду.

Подальша робота лічильника пояснюється за допомогою часової діаграми зображеної на рис. 4.13.

З табл. 4.1 слідує, що на кожному такті лічби перемикається не більше п'яти розрядів причому ця кількість не залежить від розрядності лічильника. Кількість розрядів, що перемикаються на і-у такті позначимо як Кпері. У табл. 4.2 показано значення Кпері для перших 32-х тактів фібоначчієвого лічильника. Як видно з цієї таблиці, максимальна кількість розрядів, що перемикаються на одному такті, дорівнює п'яти. Слід відзначити, що у таблиці враховано також перемикання наймолодшого розряду, яке не вносить суттєвих змін у глітчі.



Рисунок 4.13 – Часові діаграми роботи семирозрядного лічильника в МФсистемі числення

На рис. 4.14 представлена діаграма кількості розрядів, що перемикаються на одному такті лічби у фібоначчієвому лічильнику. На цьому рисунку горизонтальна вісь відображає номер такту, а вертикальна відображає кількість розрядів, що перемикаються. Діаграма демонструє відсутність тенденції до збільшення кількості розрядів, що перемикаються, при накопиченні значення. Це підтверджує те, що максимальна кількість розрядів, які перемикаються за



один такт у фібоначчієвому лічильнику не залежить від розрядності.

Таблиця 4.2 – Кількість розрядів, що перемикаються на одному такті у лічильнику в МФ-системі числення

N⁰	Кол	V нор.	N⁰	Кол	V лор.	
стану	КОД	Kliepi	стану	КОД	nicpi	
1	0000001	1	17	0100101	2	
2	0000010	2	18	0100110	2	
3	0000011	1	19	0101001	4	
4	0000101	2	20	0101010	2	
5	0000110	2	21	0101011	1	
6	0001001	4	22	0101101	2	
7	0001010	2	23	0110010	5	
8	0001011	1	24	1000011	4	
9	0001101	2	25	1000101	2	
10	0010010	5	26	1000110	2	
11	0010011	1	27	1001001	4	
12	0010101	2	28	1001010	2	
13	0010110	2	29	1001011	1	
14	0011001	4	30	1001101	2	
15	0100010	5	31	1010010	4	
16	0100011	1	32	1010011	1	

У відомих двійкових лічильниках максимальна кількість розрядів, що перемикаються більша і зростає зі збільшенням розрядності. У табл. 4.3 представлено значення коефіцієнта Кпері для для восьми-розрядного двійкового лічильника.

Таблиця 4.3 – Кількість розрядів, що перемикаються на одному такті у двійковому лічильнику

N⁰	Кол	Кпер	N⁰	Кол	Кпер
стану	Код	Knepi	стану	Код	Knepi
1	000001	1	17	010001	1
2	000010	2	18	010010	2
3	000011	1	19	010011	1
4	000100	3	20	010100	3
5	000101	1	21	010101	1
6	000110	2	22	010110	2
7	000111	1	23	010111	1
8	001000	4	24	011000	4
9	001001	1	25	011001	1
10	001010	2	26	011010	2
11	001011	1	27	011011	1
12	001100	3	28	011100	3
13	001101	1	29	011101	1
14	001110	2	30	011110	2
15	001111	1	31	011111	1
16	010000	5	32	100000	6

На рис. 4.15 представлена діаграма кількості розрядів, що перемикаються на одному такті лічби у двійковому лічильнику. Діаграма демонструє наявність тенденції до збільшення кількості розрядів, що перемикаються, при накопиченні значення. Це підтверджує те, що максимальна кількість розрядів, які перемикаються за один такт у двійковому лічильнику залежить від розрядності.



Рисунок 4.15 – Діаграма кількості розрядів, що перемикаються у двійковому лічильнику на одному такті лічби

Отже, на відміну від лічильника у двійковій системі числення, фібоначчієвий лічильник в МФ-системі числення має невелику і незалежну від розрядності кількість розрядів, що перемикаються на одному такті

4.2.2 Генератор конусоподібних сигналів

На рис. 4.16 наведено структурну організацію генератора конусоподібних сигналів підвищеної лінійності із низькоглітчевим кодуванням (НГКС).

НГКС містить пристрій для підсумовування еталонних величин, (СЕВ) генератор тактових імпульсів (ГТІ), цифро-аналоговий перетворювач в коді Фібоначчі (ФЦАП) та реверсивний лічильник у МФ-системі числення (ФРЛ). Крім того, НГКС має вхід початкового встановлення k_{поч}, та вхід режиму реверсивної лічби R, а вихід суматора еталонних величин А_{вих} є виходом НГКС.

Принцип побудови реверсивного лічильника у МФ-системі числення полягає у тому, що при прямій лічбі у фібоначчієвій системі числення на кожному такті лічби паралельно з додаванням одиниці у молодшому розряді виконуються всі можливі згортки у коді лічильника, а при оберненій лічбі паралельно з відніманням у молодшому розряді виконуються всі можливі
розгортки. Ці згортки і розгортки є перетвореннями трьох сусідніх розрядів коду за правилами 011→100 та 100→011 відповідно. Такі перетворення можливі завдяки тому, що у вказаній системі числення вага кожного розряду, починаючи з другого, дорівнює сумі ваг двох сусідніх молодших розрядів. Тому згортка і розгортка не змінюють значення коду а виконують роль перенесення у старші розряди і запозичення зі старших розрядів.



Рисунок 4.16 – Структурна схема генератора конусоподібних сигналів підвищеної лінійності із низькоглітчевим кодуванням

У режимі прямої лічби виконання всіх можливих згорток на кожному такті приводить до того, що на кожному наступному такті у розрядах лічильника, починаючи з третього, перенесення може бути лише через два розряди у третій, як це видно з табл. 4.4, на якій представлено коди послідовних станів семи-розрядного лічильника у режимі прямої лічби.

Таблиця 4.4 — Коди послідовних станів лічильника в МФ-системі числення в режимі прямої лічби

			Код				No crauv				No crauv				
Q7	Q6	Q5	Q4	Q3	Q2	Q1	л⊻стану	Q7	Q6	Q5	Q4	Q3	Q2	Q1	ле стану
0	0	0	0	0	0	0	0	1	0	0	1	0	0	1	27
0	0	0	0	0	0	1	1	1	0	0	1	0	1	0	28
0	0	0	0	0	1	0	2	1	0	0	1	0	1	1	29
0	0	0	0	0	1	1	3	1	0	0	1	1	0	1	30
0	0	0	0	1	0	1	4	1	0	1	0	0	1	0	31
0	0	0	0	1	1	0	5	1	0	1	0	0	1	1	32
0	0	0	1	0	0	1	6	1	0	1	0	1	0	1	33
0	0	0	1	0	1	0	7	1	0	1	0	1	1	0	34
0	0	0	1	0	1	1	8	1	0	1	1	0	0	1	35
0	0	0	1	1	0	1	9	1	1	0	0	0	1	0	36
0	0	1	0	0	1	0	10	1	1	0	0	0	1	1	37
0	0	1	0	0	1	1	11	1	1	0	0	1	0	1	38
0	0	1	0	1	0	1	12	1	1	0	0	1	1	0	39
0	0	1	0	1	1	0	13	1	1	0	1	0	0	1	40
0	0	1	1	0	0	1	14	1	1	0	1	0	1	0	41
0	1	0	0	0	1	0	15	1	1	0	1	0	1	1	42
0	1	0	0	0	1	1	16	1	1	0	1	1	0	1	43
0	1	0	0	1	0	1	17	1	1	1	0	0	1	0	44
0	1	0	0	1	1	0	18	1	1	1	0	0	1	1	45
0	1	0	1	0	0	1	19	1	1	1	0	1	0	1	46
0	1	0	1	0	1	0	20	1	1	1	0	1	1	0	47
0	1	0	1	0	1	1	21	1	1	1	1	0	0	1	48
0	1	0	1	1	0	1	22	1	1	1	1	0	1	0	49
0	1	1	0	0	1	0	23	1	1	1	1	0	1	1	50
1	0	0	0	0	1	1	24	1	1	1	1	1	0	1	51
1	0	0	0	1	0	1	25	1	1	1	1	1	1	0	52
1	0	0	0	1	1	0	26	1	1	1	1	1	1	1	53

У режимі оберненої лічби виконання всіх можливих розгорток на

кожному такті приводить до того, що на кожному наступному такті у розрядах лічильника, починаючи з третього, запозичення може бути лише через два розряди у третій, як це видно з табл. 4.5, на якій представлено коди послідовних станів семи-розрядного лічильника у режимі оберненої лічби. Згортка і розгортка виконується як інвертування тріади сусідніх розрядів за певної умови.

Умовою згортки є код у тріаді 011, а умовою розгортки є код 100. Ці коди є інверсією один одного. Тому при інвертуванні виходів тригерів розрядів виявлення умови розгортки реалізується за допомогою тієї ж логіки, що і виявлення умови згортки. Керування інвертуванням виходів тригерів логічних елементів ВИКЛЮЧНЕ АБО здійснюється лопомогою 3a Особливістю фібоначчієвого лічильника є те, що він не встановлюється автоматично у початковий стан при переповненні. Тому для запобігання появи неправильного коду при переповненні лічильника відбувається зупинка лічби при досягненні коду "всі одиниці" у режимі прямої лічби, а також при досягненні коду "всі нулі" у режимі оберненої лічби.

Структурна організація семирозрядного реверсивного лічильника в МФ-системі числення зображена на рис. 4.17. Семирозрядний реверсивний лічильник в МФ-системі числення містить такі входи і виходи: вхід ПВ встановлення у початковий стан, вхід ТІ тактових імпульсів, вхід Р режиму реверсивної лічби, інформаційні виходи Q1÷Q7. Крім того, лічильник містить лічильні тригери розрядів з першого по сьомий відповідно, призначені для зберігання коду.

Комбінаційна частина лічильника містить логічні елементи ВИКЛЮЧНЕ АБО на прямих та інверсних виходах всіх тригерів, які призначені для керованого інвертування сигналів з цих виходів.

Перший ряд логічних елементів 2І-НЕ призначений для визначення ситуації, коли у тріаді сусідніх розрядів встановиться код 011 у режимі прямої лічби або код 100 у режимі оберненої лічби. Сигнали з цих логічних елементів поступають на відповідні логічні елементи 2І-НЕ другого ряду, які у свою чергу

			Код				No crauv				No crauv				
Q7	Q6	Q5	Q4	Q3	Q2	Q1	л⊻стану	Q7	Q6	Q5	Q4	Q3	Q2	Q1	л≌стану
1	1	1	1	1	1	1	0	0	1	1	0	1	1	0	27
1	1	1	1	1	1	0	1	0	1	1	0	1	0	1	28
1	1	1	1	1	0	1	2	0	1	1	0	1	0	0	29
1	1	1	1	1	0	0	3	0	1	1	0	0	1	0	30
1	1	1	1	0	1	0	4	0	1	0	1	1	0	1	31
1	1	1	1	0	0	1	5	0	1	0	1	1	0	0	32
1	1	1	0	1	1	0	6	0	1	0	1	0	1	0	33
1	1	1	0	1	0	1	7	0	1	0	1	0	0	1	34
1	1	1	0	1	0	0	8	0	1	0	0	1	1	0	35
1	1	1	0	0	1	0	9	0	0	1	1	1	0	1	36
1	1	0	1	1	0	1	10	0	0	1	1	1	0	0	37
1	1	0	1	1	0	0	11	0	0	1	1	0	1	0	38
1	1	0	1	0	1	0	12	0	0	1	1	0	0	1	39
1	1	0	1	0	0	1	13	0	0	1	0	1	1	0	40
1	1	0	0	1	1	0	14	0	0	1	0	1	0	1	41
1	0	1	1	1	0	1	15	0	0	1	0	1	0	0	42
1	0	1	1	1	0	0	16	0	0	1	0	0	1	0	43
1	0	1	1	0	1	0	17	0	0	0	1	1	0	1	44
1	0	1	1	0	0	1	18	0	0	0	1	1	0	0	45
1	0	1	0	1	1	0	19	0	0	0	1	0	1	0	46
1	0	1	0	1	0	1	20	0	0	0	1	0	0	1	47
1	0	1	0	1	0	0	21	0	0	0	0	1	1	0	48
1	0	1	0	0	1	0	22	0	0	0	0	1	0	1	49
1	0	0	1	1	0	1	23	0	0	0	0	1	0	0	50
0	1	1	1	1	0	0	24	0	0	0	0	0	1	0	51
0	1	1	1	0	1	0	25	0	0	0	0	0	0	1	52
0	1	1	1	0	0	1	26	0	0	0	0	0	0	0	53

Таблиця 4.5 – Коди послідовних станів лічильника у режимі оберненої лічби



Рисунок 4.17 – Структурна організація семирозрядного реверсивного лічильника в МФ-системі числення

Генератор конусоподібних аналогових сигналів працює таким чином. Перед початком роботи на вхід R режиму реверсивної лічби подається нульовий сигнал при прямій лічбі або одиничний сигнал при оберненій лічбі. Робота починається з подання на генератора нульового потенціалу, який далі надходить на вхід початкового встановлення ПВ реверсивного лічильника в МФ-системі числення.

Оскільки вихід пристрою для підсумовування еталонних величин з'єднано з виходом генератора, то завдяки цьому на виході генератора формується аналогова величина, що відповідає р-коду Фібоначчі 0000001. При надходженні другого імпульсу з генератора тактових імпульсів П на вхід ТІ тактових імпульсів лічильника він надходить далі на С-входи лічильних тригерів всіх розрядів і на виході лічильника формується код 0000010.

Код з виходу лічильника надходить на вхід цифро-аналогового перетворювача в коді Фібоначчі, з виходу якого надходить на вхід суматора еталонних величин, який формує аналогову величину на виході цифроаналогового перетворювача. При надходженні наступного імпульсу з генератора тактових імпульсів П на виході лічильника в МФ-системі числення лічильник переходить в наступний стан, як описано в табл. 4.4 та 4.5.

4.3 Програмні засоби для моделювання швидкодіючих фібоначчієвих лічильників

Для підтвердження розрахованих в попередньому пункті характеристик та детального моделювання роботи швидкодіючого реверсивного фібоначчієвого лічильника автором було розроблено спеціальне програмне забезпечення, опис якого наведено нижче.

4.3.1 Шаблон програми та інтерфейс користувача

Програма створюється за допомогою майстра додатків у декілька кроків. Цей майстер запускається командою меню File – New.

На першому кроці задаються тип, ім'я та розташування проекту, а також вказується тип проекту "Application Windows Forms". Оскільки не передбачено документування результатів моделювання, то програма розробляється як Windows-форма. Решта кроків виконується в автоматичному режимі, в якому параметри задаються за замовчуванням.

Вікно користувача програми повинно складатись з двох областей: область задання параметрів лічильника та область виконання лічби. Область задання параметрів повинна містити поле для введення кількості розрядів, поле для введення стартового коде, поле для введення числа циклів лічби та поле для встановлення напрямку лічби. Крім того, вона повинна містити кнопки для запуску і перезапуску лічильника. Область виконання лічби повинна містити таблицю для зображення процесу лічби у вигляді послідовності елементарних станів лічильника.

Формування інтерфейсу користувача виконується у візуальному режимі з використанням стандартних керуючих елементів та стандартних елементів. Нарешті вікно повинно мати текстові надписи для іменування різних елементів.

Для створення вікна інтерфейсу використовуються стандартні керуючі елементи панелі Controls. Для полів введення використовуються стандартні керуючі елементи TextBox та NumericUpDown. Для статичних написів використовуються стандартні керуючі елементи Label. Для задання типу напрямку лічби використовуються стандартні керуючі елементи Radio Button. В якості таблиці використовується керуючий елемент DataGridView. В якості кнопок використовуються стандартні керуючі елементи Button.

Наступний крок – задання властивостей елементу DataGridView у вкладці Properties. Нарешті оформлюємо всі необхідні надписи. В кінці отримуємо розроблений інтерфейс користувача, зображений на рис. 4.18.



Рисунок 4.18 – Шаблон вікна програми

Вікно містить такі керуючі елементи:

– вікно редагування, позначене надписом "Число разрядов", призначене для задання кількості розрядів лічильника і реалізоване за допомогою стандартного керуючого елемента NumericUpDown. Для програмного доступу до даного елементу використовується змінна типу NumericUpDown під назвою bitNumberNumericUpDown.

– Вікно редагування, позначене надписом "Стартовый код", призначене для задання початкового коду лічильника і реалізоване за допомогою стандартного керуючого елемента TextBox. Для програмного доступу до даного елементу використовується змінна типу TextBox під назвою startCodeTextBox.

– Радіо-кнопка, позначена надписом "Прямой счет", призначена для задання напрямку лічби і реалізована за допомогою стандартного керуючого елемента RadioButton. Для програмного доступу до даного елементу

використовується змінна типу RadioButton під назвою directCountRadioButton.

– Радіо-кнопка, позначена надписом "Обратный счет", призначена для задання напрямку лічби і реалізована за допомогою стандартного керуючого елемента RadioButton. Для програмного доступу до даного елементу використовується змінна типу RadioButton під назвою reverseCountRadioButton.

– Вікно редагування, позначене надписом "Число циклов", призначене для задання кількості тактів роботи лічильника і реалізоване за допомогою стандартного керуючого елемента NumericUpDown. Для програмного доступу до даного елементу використовується змінна типу NumericUpDown під назвою cycleNumberNumericUpDown.

– Кнопка, позначена надписом "Запуск", призначена для запуску лічби і реалізована за допомогою стандартного керуючого елемента Button. Для програмного доступу до даного елементу використовується змінна типу Button під назвою startButton.

– Кнопка, позначена надписом "Перезапуск", призначена для повторного запуску лічби і реалізована за допомогою стандартного керуючого елемента Button. Для програмного доступу до даного елементу використовується змінна типу Button під назвою restartButton.

Для забезпечення функціонування описаного інтерфейсу користувача розроблено програмне забезпечення, що містить класи, функції та змінні, описані у наступному підрозділі.

4.3.2 Класи, функції та змінні

Створений проект складається з таких класів:

- 1. FibonacciForm;
- 2. FibonacciProgram.

Клас FibonacciProgram створюється автоматично. Цей клас містить

основну функцію Main() і призначений для запуску програми. Клас FibonacciForm – це основний клас прикладення, призначений для роботи з вікном.

Розглянемо клас FibonacciForm детальніше. Даний клас є похідним від класу Form і призначений для забезпечення функціонування основного вікна. Лістинг програмного коду класу FibonacciForm наведено в додатку Г.1.

У класі FibonacciForm введено такі змінні:

– Button restartButton - змінна, зв'язана з керуючим елементом Button. Використовується для виклику функції restartButton_Click(object, SystemEventArgs) при натискуванні на кнопку з надписом "Перезапуск" з метою перезапуску роботи лічильника.

– Button startButton - змінна, зв'язана з керуючим елементом Button. Використовується для виклику функції startButton_Click(object, SystemEventArgs) при натискуванні на кнопку з надписом "Запуск" з метою запуску роботи лічильника.

– DataGridView codeDataGridView - змінна, зв'язана з керуючим елементом DataGridView – таблицею для виведення послідовності кодів лічильника у процесі прямої чи оберненої лічби.

Label cycleNumberLabel – змінна, зв'язана з керуючим елементом
Label – текстовим полем із стаціонарним надписом "Число циклов".

– Label startLabel – змінна, зв'язана з керуючим елементом Label – текстовим полем в якому після натискування кнопки "Запуск" виводиться один з надписів "Без ошибок", "Получен ошибочный код" або "Неверные символы в начальном коде".

Label startCodeLabel– змінна, зв'язана з керуючим елементом Label
текстовим полем із стаціонарним надписом "Стартовый код".

Label cycleNumberLabel – змінна, зв'язана з керуючим елементом
Label – текстовим полем із стаціонарним надписом "Число разрядов".

– NumericUpDown bitNumberNumericUpDown – змінна, зв'язана з

керуючим елементом NumericUpDown – полем для введення з прокруткою, призначеним для задання кількості розрядів у діапазоні від 2-х до 50-ти.

– NumericUpDown bitNumberNumericUpDown – змінна, зв'язана з керуючим елементом NumericUpDown – полем для введення з прокруткою, призначеним для задання кількості тактів лічби.

– RadioButton reverseCountRadioButton – змінна, зв'язана з керуючим елементом RadioButton – радіокнопкою для задання режиму лічби у зворотному напрямку.

– RadioButton radioStartButton – змінна, зв'язана з керуючим елементом RadioButton – радіокнопкою для задання режиму лічби у прямому напрямку.

– bool startstate – змінна типу bool, призначена для зберігання ознаки початкового стану лічильника.

TextBox startCodeTextBox – змінна, зв'язана з керуючим елементом
TextBox – текстовим полем для введення початкового коду у лічильнику і
виведення результату лічби.

Далі наведено опис розроблених функцій. Слід зазначити, що описуються лише розроблені власні функції та ті стандартні функції, у яких було добавлено код. Отже, у програмі було розроблено такі функціі:

– функція void restartButton_Click(object sender, EventArgs e) є стандартною і вставляється в шаблон вікна автоматично за вимогою програміста. Ця функція є обробником події, що виникає при клацанні лівою клавішею мишки на кнопці з надписом "Перезапуск". Дана функція встановлює параметри програми в початковий стан. Видаляє всі стовпці у таблиці керуючого елемента codeDataGridView, переводить змінну startstate у початковий стан true, переводить радіокнопки у режим прямої лічби, переводить керуючий елемент bitNumberNumericUpDown у доступний стан і встановлює в ньому початкове значення 2, встановлює початкове значення 1 в керуючому елементі cycleNumberNumericUpDown, переводить керуючий елемент startCodeTextBoxy доступний стан і очищує в ньому текст, очищує в текст в керуючому елементі startLabel, робить доступною кнопку запуску startButton.

– Функція void startButton_Click(object sender, EventArgs e) є стандартною і вставляється в шаблон вікна автоматично за вимогою програміста. Ця функція є обробником події, що виникає при клацанні лівою клавішею мишки на кнопці з надписом "Запуск". Дана функція обчислює послідовності кодів лічильника отриманих в процесі лічби у відповідності до заданих користувачем параметрів і записує ці коди в таблицю керуючого елемента codeDataGridView. Сірим кольором виділяються ті розряди кожного коду у таблиці, які на наступному такті будуть змінені.

 Функція void Dispose(bool disposing) – це перевантажена віртуальна функція, що створена автоматично і викликається для коректного звільнення пам'яті при завершені роботи.

– Функція void bitNumberNumericUpDown_ValueChanged(object sender, EventArgs e) є стандартною і вставляється в шаблон вікна автоматично за вимогою програміста. Ця функція є обробником події, що виникає при зміні значення текстового поля з прокруткою під назвою "Число разрядов". Дана функція встановлює обмеження на довжину початкового коду і кількість тактів лічби.

– Функція void reverseCountRadioButton_CheckedChanged(object sender, EventArgs e) є стандартною і вставляється в шаблон вікна автоматично за вимогою програміста. Ця функція є обробником події, що виникає при клацанні на радіокнопці під назвою "обратный счет". Дана функція вмикає і вимикає режим оберненої лічби.

– Функція void directCountRadioButton_CheckedChanged(object sender, EventArgs e) є стандартною і вставляється в шаблон вікна автоматично за вимогою програміста. Ця функція є обробником події, що виникає при клацанні на радіокнопці під назвою "прямой счет". Дана функція вмикає і вимикає режим прямої лічби. Лістинг описаних функцій наведено в додатку Г.2.

Розроблена програма використана для моделювання роботи лічильника як у режимі прямої, так і у режимі оберненої лічби.

На рис. 4.19 показано приклад моделювання процесу прямої лічби. Для виконання лічби у цьому режимі задано такі параметри: початковий код 000100101010101, кількість розрядів 15, режим лічби "прямой счет" кількість циклів 19. Послідовність станів лічильника у процесі виконання прямої лічби подано у таблиці, що знаходиться у вікні. Сірим кольором виділено ті розряди, які змінюються на наступному такті. Результатом лічби є код 000101000100100100. З прикладу видно, що послідовність кодів лічильника відповідає правилам прямої лічби у модифікованій фібоначчієвій системі числення.

сло разр	оядов 15	A V	Без ошибою	c				• прям	ой счет	🔘 об	ратный сче	т		Запуск
артовый	код 0001	010001001	10					Число ц	иклов	19				Перезапус
14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	1	0	0	1	0	1	0	1	0	1	0	1
0	0	0	1	0	0	1	0	1	0	1	0	1	1	0
0	0	0	1	0	0	1	0	1	0	1	1	0	0	1
0	0	0	1	0	0	1	0	1	1	0	0	0	1	0
0	0	0	1	0	0	1	1	0	0	0	0	0	1	1
0	0	0	1	0	1	0	0	0	0	0	0	1	0	1
0	0	0	1	0	1	0	0	0	0	0	0	1	1	0
0	0	0	1	0	1	0	0	0	0	0	1	0	0	1
0	0	0	1	0	1	0	0	0	0	0	1	0	1	0
0	0	0	1	0	1	0	0	0	0	0	1	0	1	1
0	0	0	1	0	1	0	0	0	0	0	1	1	0	1
0	0	0	1	0	1	0	0	0	0	1	0	0	1	0
0	0	0	1	0	1	0	0	0	0	1	0	0	1	1
0	0	0	1	0	1	0	0	0	0	1	0	1	0	1
0	0	0	1	0	1	0	0	0	0	1	0	1	1	0
0	0	0	1	0	1	0	0	0	0	1	1	0	0	1
0	0	0	1	0	1	0	0	0	1	0	0	0	1	0
0	0	0	1	0	1	0	0	0	1	0	0	0	1	1
0	0	0	1	0	1	0	0	0	1	0	0	1	0	1
0	0	0	1	0	1	0	0	0	1	0	0	1	1	0

Рисунок 4.19 – Результат моделювання прямої лічби швидкодіючого реверсивного лічильника в МФ-системі числення

На рис. 4.20 показано приклад моделювання процесу оберненої лічби.

Для виконання лічби у цьому режимі задано такі параметри: початковий код 0011010101010111, кількість розрядів 14, режим лічби "обратный счет" кількість циклів 19. Послідовність станів лічильника у процесі виконання прямої лічби подано у таблиці, що знаходиться у вікні. Сірим кольором виділено ті розряди, які змінюються на наступному такті. Результатом лічби є код 00101111011100. З прикладу видно, що послідовність кодів лічильника відповідає правилам оберненої лічби у модифікованій фібоначчієвій системі числення.

ло разр	рядов 14	<u>к</u> Б	ез ошибок				0	прямой счет	۲	обратный с	счет		Запуск		
тартовый код 00101111011100								Число циклов			19				
13	12	11	10	9	8	7	6	5	4	3	2	1	0		
0	0	1	1	0	1	0	1	0	1	0	1	1	1		
0	0	1	1	0	1	0	1	0	1	0	1	1	0		
0	0	1	1	0	1	0	1	0	1	0	1	0	1		
0	0	1	1	0	1	0	1	0	1	0	1	0	0		
0	0	1	1	0	1	0	1	0	1	0	0	1	0		
0	0	1	1	0	1	0	1	0	0	1	1	0	1		
0	0	1	1	0	1	0	0	1	1	1	1	0	0		
0	0	1	1	0	0	1	1	1	1	1	0	1	0		
0	0	1	0	1	1	1	1	1	1	1	0	0	1		
0	0	1	0	1	1	1	1	1	1	0	1	1	0		
0	0	1	0	1	1	1	1	1	1	0	1	0	1		
0	0	1	0	1	1	1	1	1	1	0	1	0	0		
0	0	1	0	1	1	1	1	1	1	0	0	1	0		
0	0	1	0	1	1	1	1	1	0	1	1	0	1		
0	0	1	0	1	1	1	1	1	0	1	1	0	0		
0	0	1	0	1	1	1	1	1	0	1	0	1	0		
0	0	1	0	1	1	1	1	1	0	1	0	0	1		
0	0	1	0	1	1	1	1	1	0	0	1	1	0		
0	0	1	0	1	1	1	1	0	1	1	1	0	1		
0	0	1	0	1	1	1	1	0	1	1	1	0	0		

Рисунок 4.20 – Результат моделювання оберненої лічби швидкодіючого реверсивного лічильника в МФ-системі числення

Результати моделювання підтвердили правильність алгоритмів виконання прямої і оберненої лічби у модифікованій фібоначчієвій системі числення. При цьому на кожному такті відбувається перенесення довжиною не більше ніж 3 розряди.

4.4 Висновки до розділу

У цьому розділі автором було:

1. Розглянуто і проаналізовано запропоновані структурні і принципові схеми двотактних підсилювачів постійного струму з параметричним коригуванням зсуву нуля та з вхідним каскадом на польових транзисторах. Використання запропонованих високолінійних і швидкодіючих схем ДППС дозволить зменшити похибку зсуву нуля на 1-2 порядки і таким чином покращити статичні і динамічні характеристики ЦАП та багаторозрядних цифроаналогових систем у цілому.

2. Надано рекомендації щодо проектування аналогових і цифрових вузлів генераторів пилкоподібних та конусоподібних сигналів підвищеної лінійності низькоглітчевим кодуванням. Запропоновано 3 структурну організацію вказаних генераторів сигналів основі фібоначчієвого на цифроаналогового перетворювача та використанням швидкодіючих 3 лічильників в МФ-системі числення. Надано опис структурної організації таких генераторів та функціональних схем їх лічильників, а також детально розглянута та проаналізована їх робота. Обґрунтовано, що використання запропонованих генераторів у порівнянні з відповідними рішеннями на основі двійкової системи числення дозволяє підвищити швидкодію та зменшити рівень глітчів у процесі генерації пилкоподібних та конусоподібних аналогових сигналів.

3. Розроблено та описано програмні засоби для моделювання роботи швидкодіючих фібоначчієвих лічильників. Проведене комп'ютерне моделювання підтвердило розраховані аналітичним шляхом характеристики вказаного лічильника.

Наукові результати досліджень двотактних підсилювачів постійного струму з параметричним коригуванням зсуву нуля були опубліковані в [100]-[102], а результати моделювання роботи швидкодіючих фібоначчієвих лічильників були опубліковані в [109]-[110].

ВИСНОВКИ

У дисертаційній роботі розв'язано актуальну науково-прикладну задачу розробки методу та засобів генерування пилкоподібних сигналів підвищеної лінійності на базі ЦАП із низькоглітчевим кодуванням. В результаті виконання дослідження отримано нижченаведені основні наукові та практичні результати.

Досліджено вплив глітчів на швидкість порозрядного аналогоцифрового перетворення. В результаті дослідження показано негативні наслідки глітчів на динамічні характеристики ЦАП, особливо при збільшенні розрядності перетворювача.

2. Вперше запропоновано метод зменшення глітчів у генераторах пилкоподібних сигналів підвищеної лінійності. Суть методу полягає у застосуванні низькоглітчевого кодування у цифроаналогових перетворювачах з ваговою надлишковістю, що дозволяє зменшити перепади значень аналогової величини під час зміни вхідного коду kвх. Доведено, що чим більшим є рівень цієї надлишковості, тим меншим є цей перепад у відносних одиницях.

3. Вперше розроблено математичну модель глітчів, що виникають у ЦАП із ваговою надлишковістю, особливістю якої є можливість її застосування для довільного числа розрядів, що дозволило оцінити час дії та амплітуду глітчів під час перемикання розрядів ЦАП.

Вперше запропоновано метод побудови швидкодіючих лічильників, 4. особливість якого полягає у використанні для їх синтезу модифікованої системи числення Фібоначчі (МФ-системи числення), що дозволяє розширити діапазон лічби та зменшити кількість обладнання порівняно з відомою системою числення Фібоначчі, а також зменшити кількість перенесень (максимум до 5) порівняно із класичною двійковою системою числення. Такі лічильники € перспективними при використанні v різноманітних обчислювальних побудови пристроях, зокрема вони основою для € низькоглітчевих генераторів аналогових сигналів на основі фібоначчієвого цифроаналогового перетворювача.

5. Вперше запропоновано методику оцінювання ефективності застосування вагової надлишковості, критерієм якої є зменшення рівня глітчів у ЦАП та запропоновано оптимальні параметри систем числення, на основі яких побудовано ЦАП, що дає можливість досягти максимального результату при мінімальному подовженні розрядної сітки.

6. Розроблено загальні структурні схеми фібоначчієвих лічильників у МФ системі числення трьох видів: лічильник, що додає; лічильник, що віднімає; а також реверсивний лічильник та структурні схеми їх окремих розрядів. Наведено часові діаграми запропонованих лічильників, що пояснюють їх роботу та підтверджують працездатність. Проведено аналіз наведених структурних рішень і часових діаграм, виконана оцінка апаратних витрат і швидкодії розроблених лічильників.

7. Запропоновано структуру низькоглітчевого ЦАП на основі систем числення із ваговою надлишковістю, а саме з дробовими вагами розрядів, зокрема, р кодів золотої пропорції, та цілочисловими вагами розрядів, зокрема, р кодів Фібоначчі.

8. Розроблено структурні і принципові схеми двотактних підсилювачів постійного струму (ДППС) з параметричним коригуванням зсуву нуля та з вхідним каскадом на польових транзисторах. Доведено, що використання запропонованих високолінійних і швидкодіючих схем ДППС дозволить покращити статичні і динамічні характеристики ЦАП (на 1-2 порядки) та багаторозрядних цифроаналогових систем (в 2-3 рази) у цілому.

9. Запропоновано структурні схеми генераторів пилкоподібних сигналів підвищеної лінійності на основі фібоначчієвого цифроаналогового перетворювача та з використанням швидкодіючих фібоначчієвих лічильників. Надано опис структурної організації таких генераторів та функціональних схем їх лічильників, а також детально розглянута та проаналізована їх робота. Обґрунтовано, що використання запропонованих генераторів у порівнянні з відповідними рішеннями на основі двійкової системи числення дозволяє підвищити швидкодію та зменшити рівень глітчів у процесі генерування аналогових сигналів, що змінюються лінійно.

10. Розроблено та описано програмні засоби для моделювання роботи швидкодіючих фібоначчієвих лічильників. Проведене комп'ютерне моделювання підтвердило розраховані аналітичним шляхом характеристики вказаного лічильника.

Результати дисертаційної роботи впроваджено в Інституті електроніки та зв'язку Української академії наук, а також у навчальний процес Вінницького національного технічного університету. Основні результати досліджень опубліковано у 23 наукових працях, список яких наведено у додатку Д.

СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ

[1] Офіційний сайт Analog Devices. "All About Direct Digital Synthesis". [Електронний ресурс]. Доступно: <u>https://www.analog.com/media/en/analog-dialogue/volume-38/number-3/articles/all-about-direct-digital-synthesis.pdf</u>. Дата звернення: Лютий 18, 2018.

 [2] Офіційний сайт Analog Devices. "Low Power 250 MSPS 10-Bit DAC 1.8
V CMOS Direct Digital Synthesizer". [Електронний ресурс]. Доступно: http://www.analog.com/media/en/technical-documentation/data-sheets/AD9913.pdf.
Дата звернення: Лютий 18, 2018.

[3] Офіційний сайт Analog Devices. "Single-Chip Direct Digital Synthesis vs. the Analog PLL". [Електронний ресурс]. Доступно: <u>https://www.analog.com/en/analog-dialogue/articles/dds-vs-analog-pll.html</u>. Дата звернення: Травень 02, 2018.

[4] Е. Мерфи и К. Слэттери. «Всё о синтезаторах DDS». Компоненты и технологии, № 1, с. 1-5, 2005.

[5] Е. Мерфи и К. Слэттери. «Прямой цифровой синтез (DDS) в тестовом, измерительном и коммуникационном оборудовании», *Компоненты и технологии*, № 8, с. 1-4, 2006.

[6] Офіційний сайт Renesas Intersil. "Understanding Glitch in a High SpeedD/AConverter".[Електроннийресурс].Доступно:https://www.renesas.com/eu/en/www/doc/tech-brief/tb325.pdf.Датазвернення:Травень 02, 2018.

[7] Офіційний сайт Maxim Integrated. "Deglitching Techniques for High-Voltage R-2R DACs". [Електронний ресурс]. Доступно: https://www.maximintegrated.com/en/app-notes/index.mvp/id/583. Дата звернення: Травень 02, 2018.

[8] Офіційний сайт National Instruments. "*Reducing Glitches on the Analog Output of DAQ Devices DACs*". [Електронний ресурс] Доступно:

https://knowledge.ni.com/KnowledgeArticleDetails?id=kA00Z00000P8T2SAK. Дата звернення: Листопад 14, 2017.

[9] Офіційний сайт Texas Instruments. "DAC Essentials: What's with all this glitch-ing". [Електронний ресурс]. Доступно: https://e2e.ti.com/blogs_/b/analogwire/archive/2013/06/14/what-s-with-all-this-glitch-ing. Дата звернення: Листопад 14, 2017.

[10] Si Hong-Wei and He Le-Nian. "Analysis and modeling of the glitch error in current-steering D/A converter". *Electrical and Control Engineering (ICECE)*, 2010

[11] B. Catteau, P. Rombouts and L. Weyten, "A Digital Calibration Technique for the Correction of Glitches in High-Speed DAC's". *IEEE International Symposium on Circuits and Systems*, Pages: 1477-1480, 2007.

[12] Chao Su, Xin Dai and R. L. Geiger. "A novel dynamic calibration approach for current-steering DAC". *Proceedings of IEEE International Workshop on VLSI Design and Video Technology*, Pages: 40-43, 2005.

[13] Chao Su, and R. L. Geiger. "Dynamic calibration of current-steering DAC". *Circuits and Systems. Proceedings. International Symposium on Circuits and Systems (ISCAS)*, 2006.

[14] K. O. Andersson, and M. Vesterbacka. "Modeling of Glitches due to Rise/Fall Asymmetry in Current-Steering Digital-to-Analog Converters". *IEEE Transactions on Circuits and Systems I: Regular Papers*, Vol:52, No:11, Pages: 2265-2275, 2005.

[15] K. Hokazono, D. Kanemoto, R. Pokharel, A. Tomar, H. Kanaya, and K. Yoshida. "A low-glitch and small-logic-area Fibonacci Series DAC", *IEEE 54th International Midwest Symposium on Circuits and Systems (MWSCAS)*, Pages: 1-4. 2011.

[16] А. И. Кондалев. Вопросы проектирования преобразователей формы информации. К.: Наук. думка, с.242,1977.

[17] А. И. Кондалев. Преобразователи формы информации компьютерного типа. К.:Знание, с.46 ,1990.

[18] А. И. Кондалев, В. А. Багацкий, В.А. Романов В.А., и В. А. Фабричев. Высокопроизводительные преобразователи формы информации. К.: Наукова думка, с.280,1987.

[19] А. И. Кондалев. *Системные преобразователи формы информации*. К.: Наук. Думка, с.334, 1974.

[20] А. И. Кондалев, П. С. Клочан, и В. Н. Лаврентьев. «Преобразователи формы информации для контрольно-измерительных систем и вычислительных комплексов». *Проблемы создания преобразователей формы* информации, К.: Наукова думка, Ч.2, 1980.

[21] А. И. Кондалев, В. А. Романов, В. А. Багацкий, и П. С. Клочан. «Вклад Украины в развитие системных преобразователей формы информации». *Труды Междунар. симпозиума «Компьютеры в Европе. Прошлое, настоящее и будущее"»*, К.: ИК НАН Украины, с.130, 1998.

[22] А. И. Кондалев, В. А. Багацкий, В. А. Романов, и В. А. Фабричев. *Преобразователи формы информации для малых ЭВМ*, К.: Наукова думка, с.312, 1982.

[23] В. А. Багацкий, Ю. М. Грешищев, И. В. Самус и др. Преобразователи формы информации с обработкой данных. К.: Наукова думка, с.264, 1992.

[24] В. А. Багацкий, Ю. М. Грешищев, и И. В. Самус. Преобразователи формы информации с обработкой данных. К.: Наукова думка, с.264, 1992.

[25] В. А. Багацкий. Современные аналого-цифровые и цифроаналоговые преобразователи. К.: О-во «Знание» УССР, с.21, 1980.

[26] В. А. Багацький. «Теорія побудови, проектування та практична реалізація аналого-цифрових та цифроаналогових перетворювачів загального застосування». Автореф. дис. на здобуття наук. ступеня д-ра техн. наук: 05.13.08 / В. А. Багацький, с.35, 1995.

[27] В. А. Романов. «Теория, методы построения и техническая реализация микропроцессорных преобразователей формы информации с повышенной надежностью и производительностью». Автореф. дис. на

соискание учен. степени д-ра техн. наук: спец. 05.13.05, с.34, 1994.

[28] В. А. Романов. Аналого-цифровые микропроцессоры в информационно-вычислительных и управляющих системах. К.: Знание, с.116, 1984.

[29] П. П. Орнатский. *Автоматические измерения и приборы* (аналоговые и цифровые). К.: Вища шк. Головное изд-во, с.504, 1986.

[30] П. П. Орнатский. *Автоматические измерения и приборы*. К.: Вища школа, с.364, 1973.

[31] П. П. Орнатский. *Автоматические измерения и приборы*. К.: Вища школа, с.560, 1980.

[32] П. П. Орнатский, и Н.Ф. Пономаренко. Измерительный эксперимент. Киев: КПИ, с.112, 1979.

[33] Н. В. Алипов. «Помехоустойчивые алгоритмы функционирования преобразователей формы информации». Проблемы создания преобразователей формы информации, ч. 1, с.107-109, 1984.

[34] Н. В. Алипов. «Алгоритмы функционирования параллельнопоследовательных преобразователей формы информации, корректирующих динамические ошибки». *Автоматизированные системы управления и приборы автоматики*, №2, с.57-64, 1985.

[35] Н. В. Алипов. Об одном классе корректирующих алгоритмов аналого-цифрового преобразования. Радиотехника, №1, с 120-125, 1985.

[36] Н. В. Алипов. «Разработка теории методов решения задач помехоустойчивого поиска и преобразования информации». *Автореф. дис. на соискание учен. степени д-ра техн. наук: спец. 05.13.05.* с.54, 1986.

[37] Б. И. Швецкий. Электронные цифровые приборы. К.: Техника, с.191, 1991.

[38] Э. И. Гитис. Аналого-цифровые преобразователи. М.: Энергоиздат, с.360, 1981.

[39] Э. И. Гитис, Б. Л. Собкин, и А. Н. Подколзин и др. Автоматизация проектирования аналого-цифровых устройств. М: Энергоатомиздат, с.182,

1987.

[40] Э. И. Гитис. Преобразователи информации для электронных цифровых вычислительных устройств. М.: Энергия, с.400, 1970.

[41] Э. И. Гитис. Преобразователи информации для электронных цифровых вычислительных устройств. М.: Энергия, с.448, 1975.

[42] В. Б. Смолов, А. В. Анисимов, и Р. Ш. Исмаилов. *Аналого-цифровые комплексы*. Л.: ЛЭТИ, с.96, 1980.

[43] Е. П. Балашов, В. М. Сидоров, и В. Б. Смолов. «Аналоговые ЗУ управляющих и вычислительных систем», *Хранение информации в кибернетических устройствах*, № 2, с 223-235, 1969.

[44] В. Б. Смолов, В. К. Шмидт, Н. Н. Варлинский, В. О. Молодцов, С. М. Павлов, и В. А. Немнонов. «Вопросы построения интегральных преобразователей напряжения в код», *Вопросы преобразования информации*, с. 3-9, 1972.

[45] В. Б. Смолов Микроэлектронные цифро-аналоговые и аналогоцифровые преобразователи информации. Л.: Энергия, с. 336, 1976.

[46] Е. А. Чернявский, В. Б. Смолов, и А. В. Минаев. Системы автоматизированного проектирования средств ИИТ. Л.: ЛЭТИ, с. 58, 1988.

[47] В. Б. Смолов. Вычислительные преобразователи с цифровыми управляемыми сопротивлениями. М.: Госэнергоиздат, с. 135, 1961.

[48] В.Б. Смолов. *Функциональные преобразователи информации*. Л.: Энергоиздат, с. 247, 1981.

[49] Walt Kester. "Drive Circuitry is Critical to High-Speed Sampling ADCs", *Electronic Design Special Analog Issue*, p. 43-50, 1994.

[50] Walt Kester. "Basic Characteristics Distinguish Sampling A/D Converters". *EDN*, p. 135-144, 1992.

[51] Walt Kester. "Peripheral Circuits Can Make or Break Sampling ADC Systems". *EDN*, p. 97-105, 1992.

[52] Walt Kester. "Layout, Grounding, and Filtering Complete Sampling ADC System". *EDN*, p. 127-134, 1992.

[53] Walt Kester. "High speed sampling and high speed ADC". *High speed design techniques. Analog Devices Inc.*, p. 93, 1999.

[54] Walt Kester, and James Bryant. "Grounding in High Speed Systems", High speed design techniques. Analog Devices Inc, p. 6, 1999.

[55] Rudy J. and Van De Plassche. "CMOS Integrated Analog-to-Digital and Digital-to-Analog Converters". *Springer US*, p. 742, 2003.

[56] Rudy J., Van De Plassche, and Willy M.C. Sansen. "High Speed Analogto-Digital Converters". *Springer US*, p. 400, 2000.

[57] Rudy J. and Van De Plassche. "Integrated Analog-To-Digital and Digital-To-Analog Converters", p. 501, 2012.

[58] Офіційний сайт Maxim Integrated. "Digital-to-Analog Converters Area"Bit"Analog".[Електронний ресурс].Доступ:https://www.maximintegrated.com/en/app-notes/index.mvp/id/1055.Датазвернення: Лютий 18, 2018.

[59] Kazuya Hokazono, Daisuke Kanemoto, Haruichi Kanaya, Ramesh Pokharel, and Keiji Yoshida. "A novel high-precision DAC utilizing tribonacci series". *Graduate School of Information Science and Engineering, Japan:Kyushu University*, 2010.

[60] R Kubokawa, T. Ohshima and A Tomar. "Development of low power DAC with pseudo Fibonacci sequence". *IEICE Electronics Express, 2012 Vol. 9, Issue 6*, p 515-521, 2012.

[61] Азаров О. Д. Основи теорії аналого-цифрового перетворення на основі надлишкових позиційних систем числення. Монографія. Вінниця: Універсум, с.260, 2004.

[62] С. М. Захарченко, О. Д. Азаров та О. М. Харьков. Самокалібровані АЦП із накопиченням заряду на основі надлишкових позиційних систем числення. Монографія. Вінниця: Універсум, с.235, 2005.

[63] Л. В. Крупельницький та О. Д. Азаров. Аналого-цифрові пристрої систем, що самокоригуються, для вимірювань і обробляння низькочастотних сигналів. Монографія. Вінниця: Універсум, с.167, 2005. [64] Н. О. Біліченко «Високоточні аналого-цифрові перетворювачі з перерозподілом заряду на основі інформаційної надлишковості». Автореф. дис. на здобуття наук. ступеня канд. техн. наук: спец. 05.13.05. Вінниця, с.16, 2001.

[65] О. Д. Азаров, О. А. Архипчук, та С. М. Захарченко. Високолінійні порозрядні АЦП з ваговою надлишковістю для систем реєстрації і обробляння сигналів. Монографія. Вінниця: Універсум, с.125, 2005.

[66] Харьков О. М. «Швидкодіючі високоточні АЦП із перерозподілом заряду з ваговою надлишковістю, що самокалібруються». *Автореф. дис на здобуття наук. ступеня канд. техн. наук: спец. 05.13.05.* Вінниця, с.16, 2007.

[67] О. Д. Азаров та А. В. Снігур. Багатоканальні ІВС опрацювання стрибкоподібних сигналів на базі АЦП із ваговою надлишковістю. Монографія. Вінниця: Універсум, с.138, 2008.

[68] Азаров О. Д. та О. Коваленко. Обчислювальні АЦП і ЦАП, що самокалібруються, для систем цифрового обробляння аналогових сигналів. Монографія. Вінниця: Універсум, с.147, 2006.

[69] Азаров О. Д. та В.А. Гарнага. Двотактні підсилювачі постійного струму для багаторозрядних перетворювачів форми інформації, що самокалібруються. Монографія. Вінниця: Універсум, с.156, 2011.

[70] Азаров О. Д. та С.В. Богомолов. Основи теорії високолінійних аналогових пристроїв на базі двотактних підсилювальних схем. Монографія. Вінниця: Універсум, с.142, 2013.

[71] А. Д. Азаров. «Исследование принципов построения и разработка преобразователей информации на основе кодов с иррациональными основаниями». Автореф. дис. на соискание учен. степени канд. техн. наук: спец. 05.11.16. Харьков, с.16, 1980.

[72] Офіційний сайт Renesas Intersil. "Understanding Glitch in a High Speed D/A Converter". [Електронний ресурс]. Доступ: <u>https://www.renesas.com/eu/en/www/doc/tech-brief/tb325.pdf</u>. Дата звернення: Січень 15, 2019.

[73] S. Rapuano, E. Balestrieri, P. Daponte, and L. De Vito. "Experimental

Investigation on DAC Glitch Measurement", XX IMEKO World Congress "Metrology for green growth". Busan, South Korea, 2012.

[74] T. E. Linnenbrink, J. Blair, S. Rapuano, P. Daponte, E. Balestrieri, L. De Vito, S. Max, and S. J. Tilden. "ADC testing - Part 7 in a series of tutorials in instrumentation and measurements". *IEEE Instrum. and Measurement Magazine*, vol. 9, No. 2, pp. 39-49, 2006.

[75] S. Rapuano, "Preliminary considerations on ADC standard harmonization". *IEEE Trans. on Instrum. and Meas.*, vol.57, No.2, pp.386-394, 2008.

[76] IEEE Std. 1658 "IEEE Standard for terminology and test methods for digital-to-analog converters", 2011.

[77] S. Rosloniec. "Fundamental Numerical Methods for Electrical Engineering". *Springer*, Chapter 5, 2008.

[78] Офіційний сайт Renesas Intersil. "Reducing Power-On/Off Glitches in Precision DACs". [Електронний ресурс]. Доступ: <u>https://training.ti.com/lessons-precision-dacs-power-glitch</u>. Дата звернення: Січень 15, 2019.

[79] Офіційний сайт Texas Instruments. Matthew Sauceda. "Sample & Hold Glitch Reduction for Precision Outputs". [Електронний ресурс]. Доступ: http://www.ti.com/lit/ug/tidu022/tidu022.pdf. Дата звернення: Січень 15, 2019.

[80] А. П. Голубев, Я. В. Крупельницкий. «Минимизация погрешностей восстановления звуковых сигналов в цифроаналоговом преобразователе» Методы и микроэлектронные средства цифрового преобразования и обработки сигналов. Тез. докл. конф., т. 1, с. 21-23, Рига, 1990.

[81] Офіційний сайт Analog Devices. Walt Kester. "*The Data Conversion Handbook*". [Електронний ресурс]. Режим доступу: <u>http://www.analog.com/library/analogDialogue/archives/39-</u> 06/data conversion handbook.html. Дата звернення: Січень 15, 2019.

[82] А. П. Стахов, "Принцип асимметрии логики измерения", Пробл. передачи информ., 12:3, с. 69–77, 1976.

[83] А. П. Стахов. «Алгоритмическая теория измерения», М., Знание 1979, с.64, 1979.

[84] Renesas Intersil, *HI5731 datasheet*. [Електронний ресурс] Доступ: https://www.renesas.com/kr/en/www/doc/datasheet/hi5731.pdf. Дата звернення: Січень 15, 2019.

[85] Analog Devices, *AD9721 datasheet*. [Електронний ресурс]. Доступ: <u>https://www.analog.com/media/en/technical-documentation/obsolete-data-</u>sheets/AD9721.pdf. Дата звернення: Січень 15, 2019.

[86] Maxim Integrated, *MAX555 datasheet*. [Електронний ресурс]. Доступ: https://datasheets.maximintegrated.com/en/ds/MAX555.pdf. Дата звернення: Січень 15, 2019.

[87] Analog Devices, *AD9774 datasheet*. [Електронний ресурс]. Доступ : https://www.analog.com/media/ en/technical-documentation/data-sheets/AD9774.pdf. Дата звернення: Січень 15, 2019.

[88] Analog Devices, *AD768 datasheet*. [Електронний ресурс]. Доступ: <u>https://www.analog.com/media/en/technical-documentation/data-sheets/AD768.pdf</u>. Дата звернення: Січень 15, 2019.

[89] Analog Devices, AD9881 datasheet. [Електронний ресурс]. Доступ:https://www.analog.com/media/en/technical-documentation/data-sheets/AD9881.pdf. Дата звернення: Січень 15, 2019.

[90] Maxim Integrated, *MAX5839 datasheet*. [Електронний ресурс]. Доступ: https://datasheets.maximintegrated.com/en/ds/MAX5839.pdf. Дата звернення: Січень 15, 2019.

[91] Renesas Intersil, *HI2315 datasheet*. [Електронний ресурс]. Режим доступу: https://www.renesas.com/kr/en/www/ doc/datasheet/hi2315.pdf. Дата звернення: Січень 15, 2019.

[92] О. Д. Азаров. «Аналого-цифрове порозрядне перетворення на основі систем числення з ваговою надлишковістю. Монографія». Вінниця: ВНТУ, с.232, 2010.

[93] А. П. Стахов. «Коды золотой пропорции». М., Радио и связь, с.152, 1984.

[94] А. П. Стахов. «Введение в алгоритмическую теорию измерения». М., «Сов. радио», с.288, 1977.

[95] О. Д. Азаров, та О. І. Черняк. «Повнофункціональна побітова потокова арифметика зі зменшеними витратами обладнання. Монографія». Вінниця: Універсум, с.200, 2013.

[96] О. Д. Азаров, О. О. Решетнік, В. А. Гарнага, та Л. В. Крупельницький. «Методи побудови ЦАП із ваговою надлишковістю на базі двійкових ЦАП». *Проблеми інформатизації та управління*, № 3(18), с. 5-11. 2006.

[97] О. Д. Азаров, О. О. Решетнік, С. В. Богомолов. «Системи числення з ваговою надлишковістю для швидкодіючих АЦП послідовного наближення і ЦАП, що самокалібруються». *Наукові праці Вінницького національного технічного університету.* [Електронний ресурс]. 2008, №3. Доступ: <u>http://praci.vntu.edu.ua/index.php/praci/article/view/68</u>. Дата звернення: Січень 15, 2019.

[98] В. П. Сигорский та А. И. Петренко. Основы анализа электронных схем. К.: Вища шк., с.568, 1971.

[99] Alexey D. Azarov, and Vladimir A. Harnaha. "The Systematization of Balanced Push-Pull DC Amplifiers According to the Criterion of the Input Impedance". *Journal of Automation and Information Sciences – Volume 48, 2016, Issue 10,* pp.65-73, 2016.

[100] Jung Walt. *Op Amp applications handbook. Analog Devices series*. [Електронний ресурс]. Доступ: <u>https://www.analog.com/en/education /education-</u> <u>library/op-amp-applications-handbook.html</u>. Дата звернення: Січень 15, 2019.

[101] О. Д. Азаров, О. О. Лукащук, В.Г. Огнєв, О. Г. Муращенко, та О.М. Хорьков, заявник та патентовласник Вінницький національних технічний університет. «Підсилювач постійного струму», № 21203, Україна, МПК: Н03F 3/26, 15.03.2007.

[102] О. Д. Азаров, С. В. Богомолов, В.Є. Яцик, та О. Г. Муращенко, заявник та патентовласник Вінницький національних технічний університет.

«Двотактний симетричний підсилювач струму», №70121, Україна, МПК: Н03F 5/22, 25.05.2012.

[103] О. Д. Азаров, С. В. Богомолов, М.В. Пономарьова, та О. Г. Муращенко, заявник та патентовласник Вінницький національних технічний університет. «Вхідний пристрій схеми порівняння струмів», №72312, Україна, МПК: Н03F 5/00, 10.08.2012.

[104] O. D. Azarov; O. G. Murashchenko; O. I. Chernyak; A. Smolarz; and G.Kashaganova. "Method of glitch reduction in DAC with weight redundancy". *SPIE 9816, Optical Fibers and Their Applications 2015, 98161T* (17 December 2015).

[105] О. Д. Азаров, та О. Г. Муращенко. «Дослідження глітчів ЦАП залежно від рівня надлишковості р-кода Фібоначчі», *свідоцтво про реєстрацію авторського права на твір №54904*, 20.05.2014.

[106] О. Д. Азаров, та О. Г. Муращенко. «Дослідження глітчів ЦАП залежно від затримок вмикання і вимикання розрядів», *свідоцтво про реєстрацію авторського права на твір №54903*, 20.05.2014.

[107] О. Д. Азаров, О. І. Черняк, О. Г. Муращенко, та С. В. Богомолов, заявник та патентовласник Вінницький національних технічний університет. «Цифроаналоговий перетворювач», №94085, Україна, МПК: Н03М 1/46, 27.10.2014.

[108] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко, заявник та патентовласник Вінницький національних технічний університет. «Цифроаналоговий перетворювач», №109785, Україна, МПК Н03М 1/46, 12.09.2016.

[109] O. D. Azarov, O. G. Murashenko, S. S. Katsiv, K. Gromaszek, G. Duskazaev, and O. Ussatova, "Mathematical model of glitches in DAC with weight redundancy", *Proc. SPIE 11045, Optical Fibers and Their Applications 2018, 1104511* (15 March 2019).

[110] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко. «Інформаційні аспекти лічби у модифікованій фібоначчієвій системі числення», *Інформаційні технології та комп 'ютерна інженерія*. №1(38), с. 48-52, 2017.

[111] О. Азаров, О. Черняк, та О. Г. Муращенко. «Методи перенесення і запозичення у швидкодіючих фібоначчієвих лічильниках», *Інформаційні технології та комп 'ютерна інженерія,* №2(42), с. 55-63, 2018.

[112] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко. «Порозрядне додавання в АМ-системах числення на основі адитивних перетворень», *Проблеми інформатизації та управління*, №1(45), с. 14-21, 2014.

[113] О. Д. Азаров, О. I Черняк., та О. Г. Муращенко, заявник та патентовласник Вінницький національних технічний університет. «Лічильник», що віднімає у фібоначчієвій системі числення", №97829, Україна, МПК Н03К 23/00, 10.04.2015.

[114] О. Д. Азаров, О. В. Черняк, та О. Г. Муращенко, заявник та патентовласник Вінницький національних технічний університет. «Реверсивний лічильник у фібоначчієвій системі числення», №109080, Україна, МПК Н03К 23/00, Н03М 7/00, 10.08.2016.

[115] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко. «Швидкодіючий реверсивний фібоначчієвий лічильник», *Інформаційні технології та* комп'ютерна інженерія, №1(32), с. 27-32, 2015.

[116] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко. «Метод побудови швидкодіючих фібоначчієвих лічильників», *Проблеми інформатизації та* управління, № 2(46), с. 5-8, 2014.

[117] О. Д. Азаров, О. І. Черняк, О. Г. Муращенко. «Лічильник», №127185, Україна, МПК Н03М 1/46, 25.07.2018.

[118] О. Д. Азаров, М.Ю. Шабатура та О.Г. Муращенко. «Динамічні похибки II роду в АЦП прискореного порозрядного наближення з ваговою надлишковістю», *Наукові Праці Вінницького Національного Технічного Університету*, №3, с. 9, 2010. [Електронний ресурс]. Доступно: http://praci.vntu.edu.ua/article/view/1266/624

[119] О. Д. Азаров, О. В. Кадук, О. В. Дудник та О. Г. Муращенко. «Пряме і зворотне перетворення «робочий код – цифровий еквівалент» у АЦП і ЦАП, що самокалібруються, з ваговою надлишковістю», *Проблеми інформатизації та управління*, №2(30), с. 6-13, 2010.

[120] О. Д. Азаров, О. О. Решетнік, О. Г. Муращенко та М. Ю. Теплицький. «Структурна організація АЦП з прогресуючими тривалостями тактів порозрядного наближення», *Інформаційні технології та комп'ютерна інженерія*. №2, с. 6-13, 2010.

[121] О. Д. Азаров та О. Г. Муращенко. «АЦП порозрядного наближення з антиглітчевим кодуванням», на *Міжнародній науково-практичній конференції "Інформаційні технології та комп'ютерна інженерія"*, Вінниця, 2010.

[122] О. Д. Азаров та О. Г. Муращенко. «Метод антиглітчевого кодування в АЦП порозрядного наближення», на Міжнародній науковопрактичній конференції «Методи та засоби кодування, захисту й ущільнення інформації», Вінниця, 2011.

[123] О. Д. Азаров та О. Г. Муращенко. «ЦАП з антиглітчевим кодуванням на основі коду Фібоначчі», *Тези доповідей Міжнародної науково-практичної конференції «Інформаційні технології та комп'ютерна інженерія»*, Вінниця, 2014.

[124] О. Д. Азаров та О. Г. Муращенко. «Метод зменшення глітчів у ЦАП із ваговою надлишковістю», *Тези доповідей Міжнародної науково*практичної конференції «Методи та засоби кодування, захисту й ущільнення інформації», Вінниця, 2017.

[125] Walt Kester. *Analog-Digital Conversion*. ADI: Central Application Department, p.1127, 2004.

[126] Г. И. Волович. *Схемотехника аналоговых и аналого-цифровых* электронных устройств. М. : Издательский дом «Додэка-XXI», с. 528, 2005.

[127] Уин Палмер. «Быстродействующий прецизионный усилительпреобразователь сопротивлений», Электроника. Серия : методы, схемы, апаратура, №1, с. 77-82, 1988.

[128] Фолкенберри Л. Применения операционных усилителей и линейных ИС. М.: Мир, с. 572, 1985.

[129] Н. А. Филинюк, А.А. Лазарев, Л. Б. Лищинская и В. П. Стахов «Критериальная оценка эффективности токовых конвейеров». Восточно-Европейский журнал передовых технологий, № 4 (64), с. 17-21. 2013.

[130] Г. В. Зевеке, П. А. Ионкин, А. В. Нетушил и С. В. Страхов. *Основы теории цепей*. М. : Энерго-атомиздат, с. 528, 1989.

[131] Е.П. Угрюмов. *Цифровая схемотехника*. СПб.: БХВ-Петербург, с. 528, 2001.

[132] У. Титце и К. Шенк. Полупроводниковая схемотехника. М.: ДМК Пресс, т. 1, с.832, 2008.

[133] У. Титце, К. Шенк. Полупроводниковая схемотехника. М.: ДМК Пресс, т. 2, с. 942, 2008.

[134] Полонников Д. Е. Операционые усилители: Принципы построения, теория, схемотехника. М.: Энергоато-миздат, с.216, 1983.

[135] Выгодский М.Я. Справочник по высшей математике. М.: ACT: Астрель, с.991, 2006.

[136] Л. Ридико. «DDS: Прямой цифровой синтез частоты», Компоненты и технологии, № 1, С. 1-5, 2001.

[137] Д. Крекрафт и С. Джерджли. Аналоговая электроника. Схемы, системы, обработка сигнала. М. : Техносфера, с.360, 2005.

[138] Б. Кронин. «Простое и эффективное формирование сигналов при помощи синтезаторов прямого цифрового синтеза частот», *Беспроводные технологии*, № 1(26), с. 59-64, 2012.

[139] Fang-Ting Chou, Chia-Min Chen and Chung-Chih Hung. "A low-glitch binary-weighted DAC with delay compensation scheme". *Analog Integrated Circuits and Signal Processing*. Vol. 79, issue 2, pp 277–289, May 2014.

[140] Zhi-Yuan Cui, Joong-Ho Choi, Yeong-Seuk Kim, Shi-Ho Kim and Nam-Soo Kim. "Application of a low-glitch current cell in 10-bit CMOS current-steering DAC". *Microelectronics International*. Vol. 26, number 3, pp. 35-40, 2009.

[141] Meng-Hung Shen, Jen-Huan Tsai and Po-Chiun Huang. "Random Swapping Dynamic Element Matching Technique for Glitch Energy Minimization in Current-Steering DAC". *IEEE Transactions on Circuits and Systems II: Express Briefs*. Vol. 57, issue 5, May 2010).

[142] Fang-Ting Chou, Chia-Min Chen and Chung-Chih Hung. "A low-glitch binary-weighted DAC with delay compensation scheme". *Analog Integrated Circuits and Signal Processing*. Vol. 79, issue 2, pp 277–289, May 2014.

[143] Dongwon Seo and Gene H. McAllister. "A Low-Spurious Low-Power 12-bit 160-MS/s DAC in 90-nm CMOS for Baseband Wireless Transmitter". *IEEE Journal of Solid-State Circuits*. Vol. 42, issue 3, March 2007.

[144] Fang-Ting Chou and Chung-Chih Hung. "Glitch Energy Reduction and SFDR Enhancement Techniques for Low-Power Binary-Weighted Current-Steering DAC". *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*. Vol. 24, issue 6, June 2016.

[145] Офіційний сайт Analog Devices. "Low Power, 14-Bit, 180 MSPS, Digital-to-Analog Converter and Waveform Generator". [Електронний ресурс]. Доступ: <u>http://www.analog.com/media/en/technical-documentation/data-sheets</u> /AD9102.pdf. Дата звернення: Березень 18, 2018.

[146] Analog Devices. "Direct Digital Synthesis Primer". [Електроннийpecypc].Режимдоступу:http://www.ieee.li/pdf/viewgraphs/direct_digital_synthesis.pdf.Дата звернення: Березень 18, 2018.

[147] Jouko Vankka and Kari A.I. Halonen. «Direct Digital Synthesizers: Theory, Design and Applications». *The Springer International Series in Engineering and Computer Science*. P. 193, 2001.

[148] Jung Walt. *Op Amp applications handbook*. Analog Devices series, p.878, 2005.

ДОДАТКИ

Додаток А

Акти впровадження
Додаток Б

Вікно програми розрахунку параметрів ефективності низькоглітчевого кодування залежно від рівня вагової надлишковості

The Enciency Settings	
alpha-Систем	
Система числення <u>р-числа Фібоначчі</u> Золота р-пропорція 100 Alpha systems: а = 2,00, D = 6553 а = 1,99, D = 1216	$^{\circ}$,0000, Agl = 32767,0000, n = 16, δ = 0,5000, γα = 1,0000, E = 0,0000 1 3799, Agl = 60484 2141, n = 17, δ = 0.4975, γα = 1.0625, E = 0.0045
Кількість двійкових розрядів 16 - α = 1,98, D = 1127 - α = 1,98, D = 1127 - α = 1,97, D = 1045 - α = 1,97, D = 1045 - α = 1,96, D = 9684 - α = 1,96, D = 9684	1,0513, Agl = 55800,1365, n = 17, δ = 0,4949, $\gamma \alpha$ = 1,0625, E = 0,0090 9,0697, Agl = 51457,7958, n = 17, δ = 0,4924, $\gamma \alpha$ = 1,0625, E = 0,0137 1,0235, Agl = 47433,8074, n = 17, δ = 0,4898, $\gamma \alpha$ = 1,0625, E = 0,0184 8,909, Agl = 432,06,2802, n = 17, δ = 0,4872, $\gamma \alpha$ = 1,0625, E = 0,0184
Діапазон для двійкової системи 0-65535 осистеми 0-65535	$ \begin{array}{llllllllllllllllllllllllllllllllllll$
- α = 1,91, D = 6584 - α = 1,90, D = 1156 - α = 1,89, D = 1063 - α = 1,88, D = 9780 - α = 1,87, D = 8983 - α = 1,86, D = 8255 α = - 1,85, D = 8255 α = - 1,85, D = 7590	(3634, Agl = 31370,3982, n = 17, δ = 0,4764, γα = 1,0625, E = 0,0438 6,9448, Agl = 54802,8686, n = 18, δ = 0,4737, γα = 1,1250, E = 0,0439 (5,1825, Agl = 50100,4934, n = 18, δ = 0,4709, γα = 1,1250, E = 0,0488 (3135, Agl = 45779,8063, n = 18, δ = 0,4681, γα = 1,1250, E = 0,0539 (9388, Agl = 41811,6132, n = 18, δ = 0,4682, γα = 1,1250, E = 0,0590 (1574, Agl = 38168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 348168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 349168,8147, n = 18, δ = 0,4624, γα = 1,1250, E = 0,0643 (1426, Agl = 0,0643, N = 0,0643) (1426, Agl = 0,0643, N = 0,0643) (1426, Agl = 0,0643, N = 0,0643) (1426, Agl = 0,0643, N = 0,0
$\begin{tabular}{lllllllllllllllllllllllllllllllllll$	$ \begin{array}{llllllllllllllllllllllllllllllllllll$

Додаток В.1

Свідоцтво на реєстрацію авторського права на твір №54903 від 20.05.2014 р.

с. державна слу	жба Власності україни інтелектуальної
CR	NINCHERRO
про реєстр	ацію авторського права на твір
	№ 54903
	J12 54705
Комп'ютерна програм вмикання і вимикання	а "Дослідження глітчів ЦАП залежно від затримок
	(вид, назва твору)
Автор(и) Азаров Олексії	й Дмитрович, Муращенко Олександр Геннадійович
	(повне ім я, псевдонім (за наявності))
Дат	а реєстрації 20.05.2014
Juneneury and	а реєстрації 20.05.2014
Дат.	а реєстрації 20.05.2014 Голова Державної служби

Додаток В.2

Свідоцтво на реєстрацію авторського права на твір №54903 від 20.05.2014 р.

	інтелектуальної	
	GBLANLELBU	
про) реєстрацію авторського права на твір	
	№ 54904	
Комп'ютерна	програма "Дослідження глітчів ЦАП залежно від рів	ня
надлишковост	ті р-кода Фібоначчі'' (вид, назва твору)	
Автор(и) Азаро	эв Олексій Дмитрович, Муращенко Олександр Геннадійович (повне ім'я, псевдонім (за наявності))	
	Дата реєстрації 20.05.2014	
68 UHTEJICKTYQ	Дата реєстрації 20.05.2014	

Додаток Г.1

```
Лістинг автоматично згенерованого коду для програми моделювання 
лічильника
```

```
partial class FibonacciForm
```

{

```
protected override void Dispose(bool disposing)
ł
   if (disposing && (components != null))
   {
       components.Dispose();
   }
   base.Dispose(disposing);
}
#region Windows Form Designer generated code
private void InitializeComponent()
{
   System.Windows.Forms.DataGridViewCellStyle dataGCellStyle1 = new
   System.Windows.Forms.DataGridViewCellStyle();
   this.cycleNumberNumericUpDown
                                                   =
                                                                    new
Systeows.Forms.NumericUpDown();
   this.cycleNumberLabel = new System.Windows.Forms.Label();
   this.codeDataGridView = new System.Windows.Forms.DataGridView();
   this.startLabel = new System.Windows.Forms.Label();
   this.bitNumberNumericUpDown
                                                  =
                                                                    new
System.Windows.Forms.NumericUpDown();
   this.startCodeLabel= new System.Windows.Forms.Label();
   this.startButton = new System.Windows.Forms.Button();
   this.startCodeTextBox = new System.Windows.Forms.TextBox();
```

this.restartButton = new System.Windov	vs.Forms.Button();	
this.cycleNumberLabel = new System.W	/indows.Forms.Label	.();
this.reverseCountRadioButton	=	new
System.Windows.Forms.RadioButton();		
this.directCountRadioButton	=	new
System.Windows.Forms.RadioButton();		
((System.ComponentModel.ISupportInit	tialize)(this.cycleNum	nberNumeric
UpDown)).BeginInit();		
((System.ComponentModel.ISupportInit	tialize)(this.codeData	GridView)).B
eginInit();		
((System.ComponentModel.ISupportInit	tialize)(this.bitNumbe	erNumericUp
Down)).BeginInit();		
this.SuspendLayout();		
// cycleNumberNumericUpDown		
this.cycleNumberNumericUpDown.Loca	ation =	new
System.Drawing.Point(617, 62);		
this.cycleNumberNumericUpDown.Max	timum = new decima	al(new int[]{4,
(0, 0, 0);		
this.cycleNumberNumericUpDown.Min	imum = new decima	nl(new int[]{1,
(0, 0, 0);		
this.cycleNumberNumericUpDown.Nam	ie	=
"cycleNumberNumericUpDown";		
this.cycleNumberNumericUpDown.Size	= new System.Drav	wing.Size(115,
20);		
this.cycleNumberNumericUpDown.Tabl	Index = 26 ;	
this.cycleNumberNumericUpDown.Valu	ue = new decimal(new	w int[]{1, 0, 0,
0});		
// cycleNumberLabel		
this.cycleNumberLabel.AutoSize = true;		

this.cycleNumberLabel.Location = new System.Drawing.Point(12, 26);

this.cycleNumberLabel.Name = "cycleNumberLabel";
this.cycleNumberLabel.Size = new System.Drawing.Size(90, 13);
this.cycleNumberLabel.TabIndex = 25;
this.cycleNumberLabel.Text = "Число разрядов";
// codeDataGridView
this.codeDataGridView.AllowUserToResizeColumns = false;
this.codeDataGridView.AllowUserToResizeRows = false;
this.codeDataGridView.CellBorderStyle = System.Windows.Forms.
DataGridViewCellBorderStyle.Sunken;
dataGridViewCellStyle1.Alignment = Systeows.Forms.
DataGridViewContentAlignment.MiddleCenter;
dataGridViewCellStyle1.BackColor = Systeing.SystemColors.Control;
dataGridViewCellStyle1.Font = new System.Drawing.Font("Microsoft
SansSerif", 8.25F, System.Drawing.FontStyle.Regular, Systeing.GraphicsUnit.Point,
((byte)(204)));
dataGridViewCellStyle1.ForeColor = Systeing.SystemColors.
WindowText;
dataGridViewCellStyle1.SelectionBackColor = Systeing.SystemColors.
Highlight;
dataGridViewCellStyle1.SelectionForeColor = Systeing.SystemColors.
HighlightText;
dataGridViewCellStyle1.WrapMode = Systeows.Forms.
DataGridViewTriState.True;
this.codeDataGridView.ColumnHeadersDefaultCellStyle =
dataGridViewCellStyle1;
this.codeDataGridView.ColumnHeadersHeightSizeMode =
Systeows.Forms. DataGridViewColumnHeadersHeightSizeMode.AutoSize;
this.codeDataGridView.ImeMode = Systeows.Forms.ImeMode.Disable;
this.codeDataGridView.Location = new System.Drawing.Point(12, 111);
this.codeDataGridView.Name = "codeDataGridView";

this.codeDataGridView.ReadOnly = true;
this.codeDataGridView.RowHeadersVisible = false;
this.codeDataGridView.RowHeadersWidth = 40;
this.codeDataGridView.RowHeadersWidthSizeMode = Systeows.Forms.
DataGridViewRowHeadersWidthSizeMode.DisableResizing;
this.codeDataGridView.Size = new System.Drawing.Size(900, 500);
this.codeDataGridView.TabIndex = 24;
//startLabel
this.startLabel.AutoSize = true;
this.startLabel.ForeColor = System.Drawing.Color.LightSeaGreen;
this.startLabel.Location = new System.Drawing.Point(187, 26);
this.startLabel.Name = "startLabel";
this.startLabel.Size = new System.Drawing.Size(0, 13);
this.startLabel.TabIndex = 22;
this.startLabel.TextAlign =
System.Drawing.ContentAlignment.MiddleCenter;
// bitNumberNumericUpDown
this.bitNumberNumericUpDown.Location = new
System.Drawing.Point(107, 22);
this.bitNumberNumericUpDown.Maximum = new decimal(new int[] {50,
$(0, 0, 0\});$
this.bitNumberNumericUpDown.Minimum = new decimal(new int[] {2, 0,
$(0, 0\});$
this.bitNumberNumericUpDown.Name = "bitNumberNumericUpDown";
this.bitNumberNumericUpDown.Size = new System.Drawing.Size(60, 20);
this.bitNumberNumericUpDown.TabIndex = 21;
this.bitNumberNumericUpDown.Value = new decimal(new int[] {2, 0, 0,
0});
this.bitNumberNumericUpDown.ValueChanged += new

SysteHandler(this.bitNumberNumericUpDown_ValueChanged);

// startCodeLabel this.startCodeLabel.AutoSize = true; this.startCodeLabel.Location = new System.Drawing.Point(12, 66); this.startCodeLabel.Name = "startCodeLabel"; this.startCodeLabel.Size = new System.Drawing.Size(83, 13); this.startCodeLabel.TabIndex = 20; this.startCodeLabel.Text = "Стартовый код"; this.startCodeLabel.TextAlign =System.Drawing.ContentAlignment.MiddleCenter; // startButton this.startButton.Location = new System.Drawing.Point(827, 22); this.startButton.Name = "startButton"; this.startButton.Size = new System.Drawing.Size(85, 23); this.startButton.TabIndex = 19; this.startButton.Text = "Запуск"; this.startButton.UseVisualStyleBackColor = true; this.startButton.Click +=new System.EventHandler(this.startButton Click); // startCodeTextBox this.startCodeTextBox.Location = new System.Drawing.Point(107, 62); this.startCodeTextBox.MaxLength = 2; this.startCodeTextBox.Name = "startCodeTextBox"; this.startCodeTextBox.Size = new System.Drawing.Size(330, 20); this.startCodeTextBox.TabIndex = 18; // restartButton this.restartButton.Location = new System.Drawing.Point(827, 62); this.restartButton.Name = "restartButton"; this.restartButton.Size = new System.Drawing.Size(85, 23); this.restartButton.TabIndex = 30; this.restartButton.Text = "Перезапуск";

	this.restartButton.UseVisualStyleBackColor = true;				
	this.restartButton.Click += nev	V			
System.	EventHandler(this.restartButton_Click);				
	// cycleNumberLabel				
	this.cycleNumberLabel.AutoSize = true;				
	this.cycleNumberLabel.Location = new System.Drawing.Point(485, 66);				
	this.cycleNumberLabel.Name = "cycleNumberLabel";				
	this.cycleNumberLabel.Size = new System.Drawing.Size(78, 13);				
	this.cycleNumberLabel.TabIndex = 31;				
	this.cycleNumberLabel.Text = "Число циклов";				
	// reverseCountRadioButton				
	this.reverseCountRadioButton.AutoSize = true;				
	this.reverseCountRadioButton.Location = new System.Drawing.Point(617	,			
26);					
	this.reverseCountRadioButton.Name = "reverseCountRadioButton";				
	this.reverseCountRadioButton.Size = new System.Drawing.Size(99, 17);				
	this.reverseCountRadioButton.TabIndex = 32;				
	this.reverseCountRadioButton.Text = "обратный счет";				
	this.reverseCountRadioButton.UseVisualStyleBackColor = true;				
	this.reverseCountRadioButton.CheckedChanged += nev	V			
System.	EventHandler(this.reverseCountRadioButton_CheckedChanged);				
	// directCountRadioButton				
	this.directCountRadioButton.AutoSize = true;				
	this.directCountRadioButton.Checked = true;				
	this.directCountRadioButton.Location = new System.Drawing.Point(485	,			
26);					
	this.directCountRadioButton.Name = "directCountRadioButton";				
	this.directCountRadioButton.Size = new System.Drawing.Size(88, 17);				
	this.directCountRadioButton.TabIndex = 33;				
	this.directCountRadioButton.TabStop = true;				

```
this.directCountRadioButton.Text = "прямой счет";
this.directCountRadioButton.UseVisualStyleBackColor = true;
this.directCountRadioButton.CheckedChanged += new
SystetHandler(this.directCountRadioButton_CheckedChanged);
```

// Form1

this.AutoScaleDimensions = new System.Drawing.SizeF(6F, 13F);

this.AutoScaleMode = System.Windows.Forms.AutoScaleMode.Font;

this.AutoSizeMode = Systeows.Forms.AutoSizeMode.GrowAndShrink;

this.ClientSize = new System.Drawing.Size(924, 632);

this.Controls.Add(this.directCountRadioButton);

this.Controls.Add(this.reverseCountRadioButton);

this.Controls.Add(this.cycleNumberLabel);

this.Controls.Add(this.restartButton);

this.Controls.Add(this.cycleNumberNumericUpDown);

this.Controls.Add(this.cycleNumberLabel);

this.Controls.Add(this.codeDataGridView);

this.Controls.Add(this.startLabel);

this.Controls.Add(this.bitNumberNumericUpDown);

this.Controls.Add(this.startCodeLabel);

this.Controls.Add(this.startButton);

this.Controls.Add(this.startCodeTextBox);

this.MaximizeBox = false;

this.Name = "Form1";

this.Text = "Моделирование фиббоначиевого счетчика";

((System.ComponentModel.ISupportInitialize)(this.cycleNumberNumeric UpDown)).EndInit();

((System.ComponentModel.ISupportInitialize)(this.codeDataGridView)).E ndInit();

((System.ComponentModel.ISupportInitialize)(this.bitNumberNumericUp Down)).EndInit();

this.ResumeLayout(false); this.PerformLayout(); } #endregion System.Windows.Forms.NumericUpDown private cycleNumberNumericUpDown; private System.Windows.Forms.Label cycleNumberLabel; private System.Windows.Forms.DataGridView codeDataGridView; private System.Windows.Forms.Label startLabel; System.Windows.Forms.NumericUpDown private bitNumberNumericUpDown; private System.Windows.Forms.Label startCodeLabel; private System.Windows.Forms.Button startButton; private System.Windows.Forms.TextBox startCodeTextBox; private System.Windows.Forms.Button restartButton; private System.Windows.Forms.Label cycleNumberLabel; private System.Windows.Forms.RadioButton reverseCountRadioButton; private System.Windows.Forms.RadioButton directCountRadioButton; } }

Додаток Г.2

```
Лістинг програми моделювання лічильника
```

```
private void restartButton Click(object sender, EventArgs e)
    {
       int ind:
      //Установка параметров программы в начальное состояние
       for (ind = codeDataGridView.Columns.Count - 1; ind >= 0; ind--)
codeDataGridView.Columns.RemoveAt(ind);
       this.startstate = true;
       directCountRadioButton.Checked = true;
       reverseCountRadioButton.Checked = false;
       bitNumberNumericUpDown.Enabled = true;
       bitNumberNumericUpDown.Value = 2;
       cycleNumberNumericUpDown.Value = 1;
       startCodeTextBox.Enabled = true:
       startCodeTextBox.ResetText();
       startLabel.ResetText();
       startButton.Enabled = true;
      }
    private void startButton Click(object sender, EventArgs e)
    {
       int size, iteration = 0, ind, itr;
       int clwd, osclwd, rwnum = 2;
       try
       {
         size = (int)bitNumberNumericUpDown.Value;
         iteration = (int)cycleNumberNumericUpDown.Value;
         char[] start = new char[size];
```

```
char[] end = new char[size];
         startCodeTextBox.Text.CopyTo(0, start, 0,
startCodeTextBox.Text.Length);
         if (this.startstate)
         {
            if (startCodeTextBox.Text.Length == 0) throw new Exception("He
введен начальный код");
            for (ind = startCodeTextBox.Text.Length - 1; ind >= 0; ind--)
              if ((start[ind] != '1') && (start[ind] != '0'))
              {
                 startCodeTextBox.ResetText();
                 throw new Exception("Неверные символы в начальном коде");
              }
            for (ind = size - 1; ind \geq = 0; ind--)
            {
              if (ind >= startCodeTextBox.Text.Length) end[ind] = '0';
              else end[ind] = start[startCodeTextBox.Text.Length - ind - 1];
            }
            codeDataGridView.Columns.Add("state", "st");
            codeDataGridView.Columns[0].Width = 20;
            clwd = (codeDataGridView.Size.Width - 23 -
SystemInformation.VerticalScrollBarWidth) / size;
            osclwd = codeDataGridView.Size.Width - 23 -
SystemInformation.VerticalScrollBarWidth - clwd * size;
            for (ind = size - 1; ind \geq = 0; ind--)
            {
              codeDataGridView.Columns.Add(ind.ToString(), ind.ToString());
              codeDataGridView.Columns[ind.ToString()].Width = clwd + (ind <=
osclwd ? 1 : 0);
            }
```

```
codeDataGridView.Rows.Add(iteration + 1);
             for (ind = size - 1; ind \geq = 0; ind--) codeDataGridView[size - ind,
0].Value = end[ind];
             startLabel.ForeColor = Color.LightSeaGreen;
            startLabel.Text = "Без ошибок";
             bitNumberNumericUpDown.Enabled = false;
             startCodeTextBox.Enabled = false;
             this.startstate = false;
          }
          else
          {
            for (ind = size - 1; ind \geq = 0; ind--) end[ind] = start[size - ind - 1];
            rwnum = codeDataGridView.Rows.Count;
            codeDataGridView.Rows.Insert(rwnum - 1, iteration);
          }
          if (directCountRadioButton.Checked)
          {
             for (itr = 0; itr < iteration; itr++)
             {
               //Расчет прямого пересчета на одну единицу
               for (ind = 0; ind < size; ind++) start[ind] = end[ind];
               for (ind = size - 1; ind \geq = 0; ind--)
               {
                 if (ind == 1) { end[ind] = start[ind]; end[ind - 1] = start[ind - 1];
break; }
                 if (ind == 0) { end[ind] = start[ind]; break; }
                 if ((start[ind] == '0') && (start[ind - 1] == '1') && (start[ind - 2] ==
```

'1'))

```
{
                    end[ind] = '1'; end[ind - 1] = '0'; end[ind - 2] = '0';
                    ind -= 2;
                  }
                  else end[ind] = start[ind];
               }
               if (end[1] == '1')
               ł
                  if (end[0] == '0') end[0] = '1';
                  else
                  {
                    startButton.Enabled = false;
                    throw new Exception("Получен ошибочный код");
                  }
               }
               else
               {
                  if (end[0] == '0') end[0] = '1';
                  else { end[1] = '1'; end[0] = '0'; }
               }
               codeDataGridView[0, rwnum + itr - 1].Style.BackColor =
Color.FromArgb(150, 100, 100);
               for (ind = size - 1; ind \geq = 0; ind--)
               {
                  codeDataGridView[size - ind, rwnum + itr - 1].Value = end[ind];
                  if (start[ind] != end[ind]) codeDataGridView[size - ind, rwnum + itr
- 2].Style.BackColor = Color.FromArgb(150, 150, 150);
               }
             }
          }
```

```
if (reverseCountRadioButton.Checked)
           {
             for (itr = 0; itr < iteration; itr++)
             {
                for (ind = 0; ind < size; ind++) start[ind] = end[ind];
                for (ind = size - 1; ind \geq = 0; ind--)
                {
                  if (ind == 1) { end[ind] = start[ind]; end[ind - 1] = start[ind - 1];
break; }
                  if (ind == 0) { end[ind] = start[ind]; break; }
                  if ((start[ind] == '1') && (start[ind - 1] == '0') && (start[ind - 2] ==
'0'))
                  {
                     end[ind] = '0'; end[ind - 1] = '1'; end[ind - 2] = '1';
                     ind -= 2;
                   }
                  else end[ind] = start[ind];
                }
                if (end[1] == '0')
                {
                  if (end[0] == '1') end[0] = '0';
                  else
                   {
                     startButton.Enabled = false;
                     throw new Exception("Получен ошибочный код");
                   }
                }
                else
```

```
{
                 if (end[0] == '1') end[0] = '0';
                 else { end[1] = '0'; end[0] = '1'; }
               }
               codeDataGridView[0, rwnum + itr - 1].Style.BackColor =
Color.FromArgb(100,100,150);
               for (ind = size - 1; ind \geq = 0; ind--)
               {
                  codeDataGridView[size - ind, rwnum + itr - 1].Value = end[ind];
                 if (start[ind] != end[ind]) codeDataGridView[size - ind, rwnum + itr
- 2].Style.BackColor = Color.FromArgb(150, 150, 150);
               }
             }
          }
          for (ind = size - 1; ind \geq 0; ind--)
          {
            start[ind] = end[size - ind - 1];
          }
          startCodeTextBox.Text = new String(start);
        }
       catch (Exception err)
        {
          startLabel.ForeColor = Color.Firebrick;
          startLabel.Text = err.Message;
       }
     }
     protected override void Dispose(bool disposing)
     {
```

```
if (disposing && (components != null))
{
    components.Dispose();
}
base.Dispose(disposing);
}
```

private void bitNumberNumericUpDown_ValueChanged(object sender,

```
EventArgs e)
```

```
{
    int size, ind, maxitr=0;
    size = (int)bitNumberNumericUpDown.Value;
    int[] rzval = new int[size];
    for (ind = 0; ind < size; ind++)
    {
        if (ind == 0) rzval[ind] = 1;
        if (ind == 1) rzval[ind] = 2;
        if (ind >= 2) rzval[ind] = rzval[ind - 1] + rzval[ind - 2];
    }
    for (ind = 0; ind < size; ind++) maxitr+=rzval[ind];
    cycleNumberNumericUpDown.Maximum = (decimal)maxitr;
    if (startCodeTextBox.Text.Length > size) startCodeTextBox.ResetText();
    startCodeTextBox.MaxLength = size;
}
```

private void reverseCountRadioButton_CheckedChanged(object sender, EventArgs e)

{

if (reverseCountRadioButton.Checked) directCountRadioButton.Checked =
false;

else if (!directCountRadioButton.Checked) reverseCountRadioButton.Checked = true;

}

private void directCountRadioButton_CheckedChanged(object sender, EventArgs e)

{

if (directCountRadioButton.Checked) reverseCountRadioButton.Checked =
false;

else if (!reverseCountRadioButton.Checked) directCountRadioButton.Checked = true;

}

Додаток Д

Список публікацій здобувача за темою дисертації.

[1] O. D. Azarov; O. G. Murashchenko; O. I. Chernyak; A. Smolarz; and G.Kashaganova, "Method of glitch reduction in DAC with weight redundancy". SPIE 9816, Optical Fibers and Their Applications 2015, 98161T (17 December 2015).

[2] O. D. Azarov, O. G. Murashenko, S. S. Katsiv, K. Gromaszek, G. Duskazaev, and O. Ussatova, "Mathematical model of glitches in DAC with weight redundancy", Proc. SPIE 11045, Optical Fibers and Their Applications 2018, 1104511 (15 March 2019).

[3] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко. "Метод побудови швидкодіючих фібоначчієвих лічильників", Проблеми інформатизації та управління, № 2(46), с. 5-8, 2014.

[4] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко, "Інформаційні аспекти лічби у модифікованій фібоначчієвій системі числення", Інформаційні технології та комп'ютерна інженерія. - №1(38), с. 48-52, 2017.

[5] О. Азаров, О. Черняк, та О. Муращенко "Методи перенесення і запозичення у швидкодіючих фібоначчієвих лічильниках", Інформаційні технології та комп'ютерна інженерія, №2(42), с. 55-63, 2018.

[6] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко, "Швидкодіючий реверсивний фібоначчієвий лічильник", Інформаційні технології та комп'ютерна інженерія, №1(32), с. 27-32, 2015.

[7] О. Д. Азаров, О. В. Кадук, О. В. Дудник, та О. Г. Муращенко, "Пряме і зворотне перетворення «робочий код – цифровий еквівалент» у АЦП і ЦАП, що самокалібруються, з ваговою надлишковістю", Проблеми інформатизації та управління, №2(30), с. 6-13, 2010.

[8] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко, "Порозрядне додавання в АМ-системах числення на основі адитивних перетворень", Проблеми інформатизації та управління, №1(45), с. 14-21, 2014.

[9] О. Д. Азаров, О. О. Решетнік, О. Г. Муращенко, та М. Ю.

Теплицький, "Структурна організація АЦП з прогресуючими тривалостями тактів порозрядного наближення", Інформаційні технології та комп'ютерна інженерія. №2, с. 6-13, 2010.

[10] О. Д. Азаров, М.Ю. Шабатура, та О.Г. Муращенко, "Динамічні похибки II роду в АЦП прискореного порозрядного наближення з ваговою надлишковістю", Наукові Праці Вінницького Національного Технічного Університету, №3, с. 9, 2010. [Електронний ресурс], Доступно: https://praci.vntu.edu.ua/index.php/praci/article/view/ 219.

[11] О. Д. Азаров, О. О. Лукащук, В.Г. Огнєв, О. Г. Муращенко, та О.М. Хорьков, заявник та патентовласник Вінницький національних технічний університет, "Підсилювач постійного струму", № 21203, Україна, МПК: H03F 3/26, 15.03.2007.

[12] О. Д. Азаров, С. В. Богомолов, В.Є. Яцик, та О. Г. Муращенко, заявник та патентовласник Вінницький національних технічний університет, "Двотактний симетричний підсилювач струму", №70121, Україна, МПК: H03F 5/22, 25.05.2012.

[13] О. Д. Азаров, С. В. Богомолов, М.В. Пономарьова, та О. Г. Муращенко, заявник та патентовласник Вінницький національних технічний університет, "Вхідний пристрій схеми порівняння струмів", №72312, Україна, МПК: H03F 5/00, 10.08.2012.

[14] О. Д. Азаров, О. I Черняк., та О. Г. Муращенко, заявник та патентовласник Вінницький національних технічний університет, "Лічильник, що віднімає у фібоначчієвій системі числення", №97829, Україна, МПК Н03К 23/00, 10.04.2015.

[15] О. Д. Азаров, О. І. Черняк, О. Г. Муращенко, та С. В. Богомолов, заявник та патентовласник Вінницький національних технічний університет, "Цифроаналоговий перетворювач", №94085, Україна, МПК: Н03М 1/46, 27.10.2014.

[16] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко, заявник та

патентовласник Вінницький національних технічний університет, "Цифроаналоговий перетворювач", №109785, Україна, МПК Н03М 1/46, 12.09.2016.

[17] О.Д. Азаров, О.В. Черняк, та О.Г. Муращенко, заявник та патентовласник Вінницький національних технічний університет, "Реверсивний лічильник у фібоначчієвій системі числення", №109080, Україна, МПК Н03К 23/00, Н03М 7/00, 10.08.2016.

[18] О. Д. Азаров, О. I. Черняк, О. Г. Муращенко, "Лічильник", №127185, Україна, МПК Н03М 1/46, 25.07.2018.

[19] О. Д. Азаров, О. Г. Муращенко, "АЦП порозрядного наближення з антиглітчевим кодуванням", на Міжнародній науково-практичній конференції "Інформаційні технології та комп'ютерна інженерія", Вінниця, 2010.

[20] О. Д. Азаров, та О. Г. Муращенко, "Метод антиглітчевого кодування в АЦП порозрядного наближення", на Міжнародній науковопрактичній конференції "Методи та засоби кодування, захисту й ущільнення інформації", Вінниця, 2011.

[21] О. Д. Азаров, та О. Г. Муращенко, "Метод зменшення глітчів у ЦАП із ваговою надлишковістю", на Міжнародній науково-практичній конференції "Методи та засоби кодування, захисту й ущільнення інформації", Вінниця, 2017.

[22] О. Д. Азаров, та О. Г. Муращенко, "Дослідження глітчів ЦАП залежно від рівня надлишковості р-кода Фібоначчі", свідоцтво про реєстрацію авторського права на твір №54904, 20.05.2014.

[23] О. Д. Азаров, та О. Г. Муращенко, "Дослідження глітчів ЦАП залежно від затримок вмикання і вимикання розрядів", свідоцтво про реєстрацію авторського права на твір №54903, 20.05.2014.